

FD-SOI：在硅片微型化研发过程中取得的重大突破

半导体行业正在不断提高芯片的计算能力，以满足市场日益增长的需求，然而晶体管设计却陷入了特征尺寸缩小导致性能受限的困境。

当晶体管尺寸缩小至纳米级别（十亿分之一米）时，要想控制晶体管电学特性，需要采用一种叫做全耗尽晶体管的新设计方法。十几年前，意法半导体的研究人员提出了在绝缘体上放置超薄硅衬底制作晶体管的初步想法。他们的努力为开发全耗尽型晶体管架构奠定了基础，该架构有效地绕过了继续缩小传统（体硅 CMOS）芯片制造技术节点需要解决的诸多复杂难题。

ST 的 FD-SOI（全耗尽绝缘体上硅）技术是在追求电子电路微型化过程中取得的一项重大突破，可以满足信息娱乐系统、ADAS 等下一代汽车系统的能效要求。物联网设备和服务器都对能效有最高的要求，需要集成各种数字、模拟、射频、嵌入式存储器等功能，FD-SOI 是物联网半导体技术的理想选择。

FD-SOI 并不是全耗尽半导体技术的唯一解决方案，还有一种叫做 FinFETs 的全耗尽半导体技术。FinFETs 方法实质上将 2D 平面晶体管旋转 90 度，在体硅衬底内构建 3D 晶体管。这种 3D 方法需要彻底改变设计技术和制造工艺，而 ST 的平面（2D）FD-SOI 是使用大家熟悉的常规设计技术和制造工艺，因此，FD-SOI 制造成本更低，加工制造更容易。FD-SOI 不只简单，还有很多优点。

FD-SOI 技术有很多独一无二的优点，包括导电沟道中不存在寄生效应和掺杂剂。因此，FD-SOI 晶体管的工作频率远高于常规 CMOS 晶体管。与成本相差无几的体硅技术器件相比，在法国 Crolles 300mm 设备中制造的意法半导体 28nm FD-SOI 技术平台可以在相同功耗下提高工作速度 30%，性能不变的情况下提高能效 50%。

散热少：FD-SOI 晶体管比体硅 CMOS 晶体管更节能，比同级体硅技术散热少。因此，采用 FD-SOI 芯片的终端产品散热少，工作时间长。

随着一系列设计正在有序进行，意法半导体的 FD-SOI 技术已为大规模量产做好准备，全球最大代工厂之一的三星已获得 ST 的 28 纳米技术许可，为电子产品实现出色性

能、更长的续航时间和充足产能保证开辟一条新途径。ST 在消费电子领域和 ASICs 市场抓住了很多推广 FD-SOI 的机会。

FD-SOI 产业化归功于意法半导体的科学智慧、战略眼光和坚强毅力，进一步强化了意法半导体在半导体行业中的地位，在影响微电子行业未来中发挥重要作用。

2015 年 3 月更新