



STM32L4 - DMA

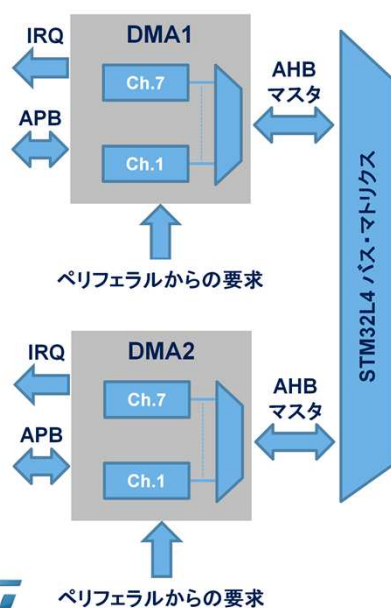
ダイレクト・メモリ・アクセス・コントローラ(DMA)

Revision 1



Dec-2015

STM32L4のダイレクト・メモリ・アクセス・コントローラ(DMA) [“ディー””エム””エー”と発音]のプレゼンテーションへようこそ。本プレゼンテーションでは、STM32のペリフェラルのデータ転送において広く使用される本モジュールの主な機能について説明します。



• STM32L4のDMA機能

- 自由度の高い設定
- ハードウェアおよびソフトウェアでの優先度管理
- データ転送モードの設定
 - ペリフェラル→メモリ転送、メモリ→ペリフェラル転送、ペリフェラル間転送、メモリ間転送モード

アプリケーションの利点

- タイマ、ADCおよび通信ペリフェラルのDMA対応
- データ転送管理におけるCPUの負荷低減
- シンプルな実装



STM32L4は2つのダイレクト・メモリ・アクセス・コントローラを持ち、CPUに負荷をかけることなく、ペリフェラルおよびメモリ間の効率のよいデータ転送に対応できるように設計されています。DMAコントローラは設定自由度が高く、ハードウェアおよびソフトウェアでのチャンネル間の優先度管理やデータ転送モードの設定が可能です。

- DMA1とDMA2において設定可能な14本の独立したチャンネル
 - 各チャンネルに対してハードウェア要求またはソフトウェアトリガを設定可能
 - ソフトウェアによる優先度設定が可能。優先度が同じ場合、ハードウェアの優先度が適用されます。
- 独立した自由度の高いチャンネル設定
 - 完全にプログラム可能なチャンネル（データフォーマット、インクリメントタイプ、アドレス）
 - 独立したチャンネル割り込みフラグ（ハーフ転送、転送完了、転送エラー、グローバルフラグ）
 - サーキュラバッファ管理をサポート
- バスアクセスエラー時に問題発生チャンネルを自動で無効化可能



2つのDMAコントローラ(DMA1とDMA2)は合計14本のチャンネルを持ち、それぞれのチャンネルは1つあるいは複数のペリフェラルからのメモリアクセス要求を個別に管理します。各チャンネルは自由度の高いハードウェア要求またはソフトウェアトリガを持っています。

チャンネルの優先度はソフトウェアでプログラム可能で、優先度が同じ場合は、ハードウェアの優先度が適用されます。各チャンネルは個々に

転送元および転送先のデータフォーマット、インクリメントタイプ、および、データアドレスの設定が可能です。

独立したチャンネル割り込みフラグにより、ハーフ転送、転送完了、転送エラーのイベントをトリガすることが可能です。

また、グローバルフラグにより、ソフトウェアの効率化を容易にします。

エラーが発生した際は、問題発生チャンネルが自動的に無効となり、他のアクティブなDMAチャンネルに影響を与える事

はありません。

自由度の高い個々のチャンネル

4

• プログラム可能な機能

- 個別に設定可能な転送元および転送先データサイズ(8bit/16bit/32bit)
- 個別に設定可能な転送元および転送先アドレス
- 個別に設定可能な転送元および転送先ポインタ・アドレス・インクリメント
- 最大65,535リクエストまでプログラム可能な転送データ数

• サーキュラモード

- 連続のデータフローにてサーキュラバッファを使用
- 転送元および転送先アドレスは自動的にリロードされます
- データ転送サイズは自動的にリロードされます



各チャンネルに対して、転送元および転送先のデータサイズフォーマットは8、16、32bitの packets に個別に設定可能です。転送元および転送先のアドレスおよびポインタのインクリメントも個別に設定可能です。

転送データサイズは予め最大65535までの値をプログラムしておく事ができます。

サーキュラバッファモードにより、連続のデータフローに対応することができます。

転送元および転送先のアドレスおよび、転送データ数は転送完了後に自動的にリロードされます。

- メモリ間モード
 - 転送はチャンネルが有効になるとすぐに開始されます。(ハードウェア要求はありません)
- ペリフェラル→メモリ、メモリ→ペリフェラル、ペリフェラル間
 - 転送はハードウェア要求毎に行なわれます。
 - 転送が完了すると、要求が受け入れられます。



メモリ間モードでは、ハードウェア要求無しに、1つのアドレス番地から別のアドレス番地に転送します。

チャンネルの設定が完了し有効化されるとすぐに転送が開始されます。

ペリフェラルから、またはペリフェラルへデータが転送されると選択されたペリフェラルからのハードウェア要求がデータ転送のトリガとして使用されます。

転送が完了すると、要求が受け入れられます。

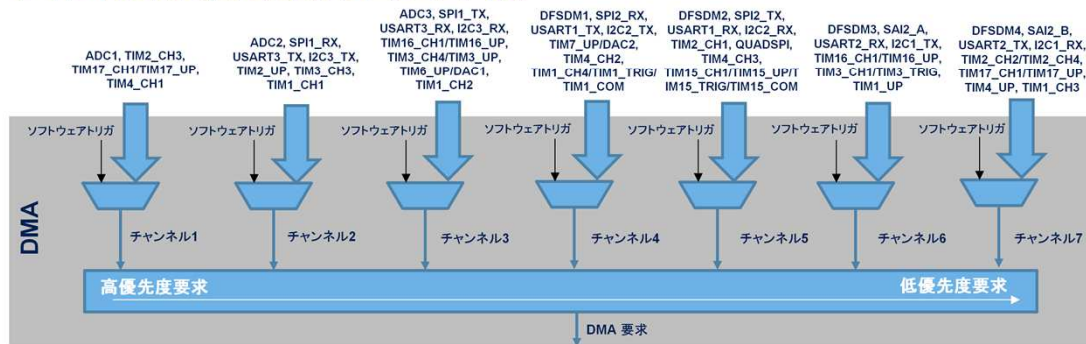
DMA 機能	DMA1	DMA2
チャンネル数	7	7

STM32L4には2つのDMAが搭載されており、それぞれ7チャンネルの対応となります。

DMA1 リクエスト・マッピング

7

- DMA1コントローラは7チャンネルへのアクセスを提供します。
 - 新機能: ペリフェラルの要求はマルチプレクサを介してマッピングされます (ORゲートでは有りません)
 - チャンネル毎に独立したソフトウェアトリガ



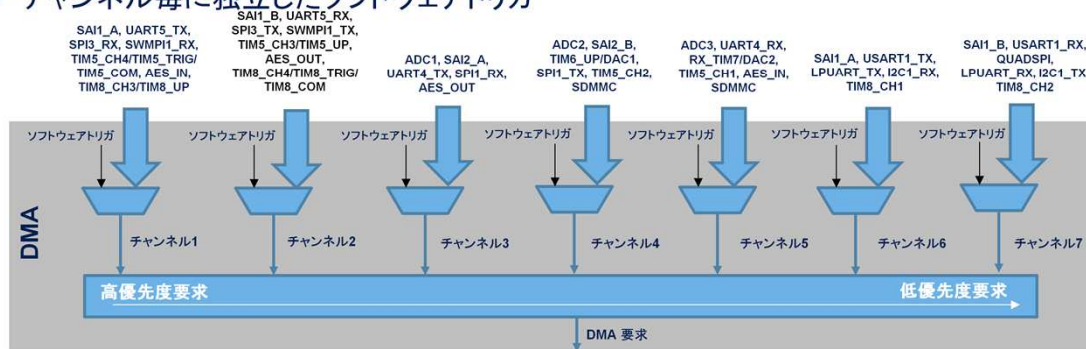
すべてのSTM32LのDMAリクエストはSTM32Fファミリと完全に互換です。

DMA1のペリフェラル要求はそれぞれの該当するチャンネルにおいて、マルチプレクサを介してマッピングされています。各チャンネルには、決められたペリフェラル要求のグループがあり、マルチプレクサにより各チャンネルに対して1つのペリフェラルのみ許可されます。

DMA2 リクエスト・マッピング

8

- DMA2コントローラは7チャンネルへのアクセスを提供します。
 - 新機能: ペリフェラルの要求はマルチプレクサを介してマッピングされます (ORゲートでは有りません)
 - チャンネル毎に独立したソフトウェアトリガ



すべてのSTM32LのDMAリクエストはSTM32Fファミリと完全に互換です。

DMA2コントローラも、7チャンネルへのアクセスを提供し、それぞれのチャンネルにおいて、独立したマルチプレクサを有しています。

幾つかのペリフェラル要求はDMA1と類似していますが、それとは別にユニークなペリフェラル要求もあります (例: TIM5、TIM8、LPUART、SWMPI1、UART4、UART5、およびAES)。

• 各チャンネルの割り込みイベント

割り込みイベント	説明
ハーフ転送	データ転送サイズの半分が転送完了した場合にセットされます
転送完了	データ転送サイズが全て転送完了した場合にセットされます
転送エラー	データ転送中にエラーが発生した場合にセットされます
グローバル割り込み	ハーフ転送、転送完了、フル転送イベントが発生した場合にセットされます



各DMAチャンネルはこの割り込みイベントのグループに配慮して設計されています。

ハーフ転送割り込みフラグは、データの半分の転送が完了した場合にセットされます。

転送完了フラグは、全てのデータの転送が完了した場合にセットされます。

転送エラーフラグは、データ転送中にエラーが発生した場合にセットされます。

グローバル割り込みフラグは、ハーフ転送、転送完了、フル転送イベントが発生した場合にセットされます。

低電力モード時のDMA

10

モード	説明
RUN	有効
SLEEP	有効。DMA 割り込みによりSTM32L4 を復帰可能。
低電力 RUN	有効。
低電力 SLEEP	有効。DMA 割り込みによりSTM32L4 を復帰可能。
STOP 1	固定。DMA レジスタの内容は保持されます。
STOP 2	固定。DMA レジスタの内容は保持されます。
STANDBY	パワーダウン。STANBY から復帰後、DMAの再初期化が必要になります。
SHUTDOWN	パワーダウン。SHUTDOWN から復帰後、DMAの再初期化が必要になります。



RUNモード、SLEEPモード、低電力RUNモード、および、低電力SLEEPモードでは、DMAは有効です。

SLEEPモード、および、低電力SLEEPモードでは、DMA割り込みによりSTM32L4を復帰します。

STOPモードでは、DMAは停止しDMAレジスタの内容は保持されます。

STANDBYモード、および、SHUTDOWNモードでは、DMAはパワーダウンされ、STANBYモード、または、SHUTDOWNモードから復帰後、DMAレジスタを再初期化する必要があります。