



STM32L4 - USB

USBインタフェース

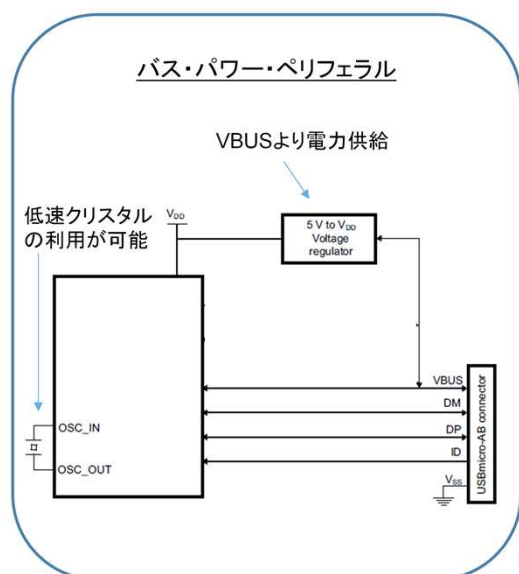
Revision 1



Jan - 2016

STM32L4のUSBインタフェースのプレゼンテーションへようこそ。

本プレゼンテーションでは、PCまたはUSBデバイスとマイコンを接続するのに広く使用されているこのIP[アイ・ピー]の機能について説明します。



- USB 2.0 フルスピードのインタフェースを提供します
 - “On-the-Go”対応製品へ、フルスピードペリフェラルを提供

アプリケーションの利点

- 低電力の実装
- On-the-Go機能
- バッテリー・チャージャ検出による迅速な充電

図はSTM32L4マイコンとUSBコネクタとの接続を示しています。STM32L4は、フルスピードのUSB通信インタフェースを備えており、マイコンとPCまたはUSBストレージとの通信を可能にします。

最もシンプルな実装はUSBペリフェラルデバイスですが、STM32L4はUSB“On-The-Go”機能にも対応しています。USBの実装には低電力機能も備えており、低速クリスタル発振の利用、On-The-Goホストまたはデバイス機能、および、より迅速なバッテリー充電を可能にします。

- USB2.0 フルスピード (12 Mbps)

- 最もシンプルな使い方はUSB FS デバイスです
- リンク・パワー・マネジメントに対応 (LPM)
- OTGの仕様にも対応 (ターゲットホストに対応)
 - “On-the-Go” 製品と組み込みホスト
 - デバイスに「組み込みホスト」として制限つきホスト機能を持たせることが出来ます
 - 最も新しいOTG2.0仕様に対応
- バッテリーチャージャー検出のハードウェアを含みます
 - 最も新しいBC1.2仕様に対応 (実装にはソフトウェアが必要です)
 - ハードウェアを使ってこの仕様を利用することで、BC1.2準拠のチャージャーからより多くの電流 (最大1.5) を引き出す事ができます。それにより、バッテリーの再充電の時間を減らす事ができます。



このスライドは、12Mbpsのビットレートで動作するUSB仕様2.0準拠のインタフェースであるこのフルスピードUSBインタフェースの主な機能についてまとめています。

最もシンプルな使い方として、フルスピードUSBデバイスを実装できます。

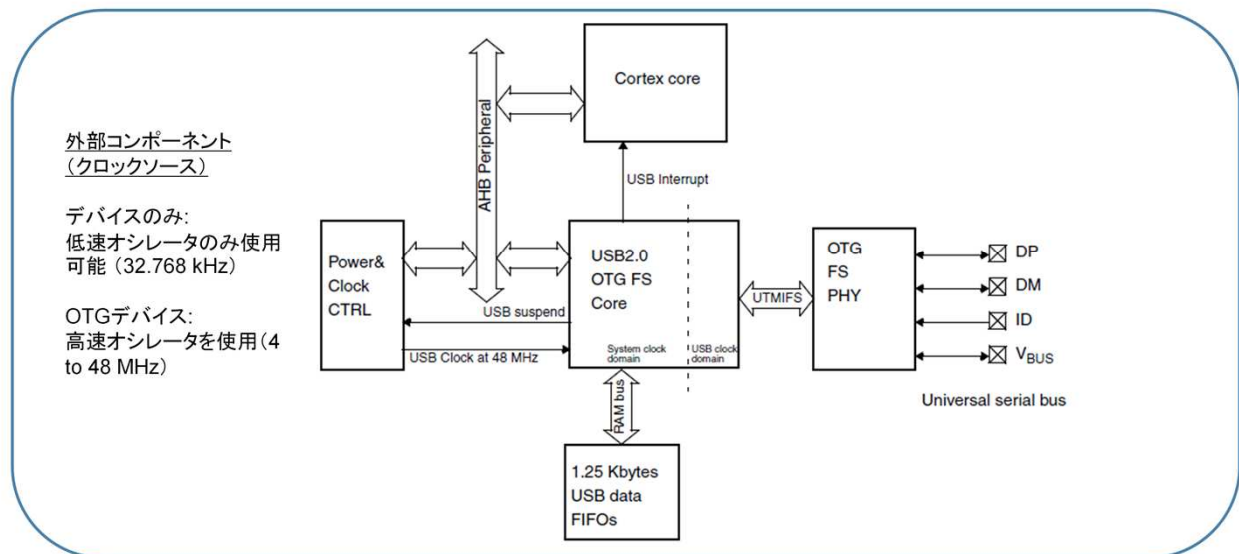
また、リンク・パワー・マネジメント機能を搭載しているため、USB2.0仕様に加え電力モードがより強化されます。

更に、“On-The-Go”または“OTG”機能により、ホストとして機能する、OTG製品または組み込みホストの実装を可能にします。

バッテリーチャージャー検出機能により、BC1.2準拠のチャージャーから最大1.5Aというより多くの電流を引き出すことが出来ます。

ブロック図

4



このブロック図は、OTGフルスピード USBコントローラコアを中心に示し、その下にデータFIFOを示しています。右側に、On-The-Goおよびバッテリー・チャージャ検出機能に関する多くの特定レベルの検出を含むアナログ信号レベルを扱う物理層を示しています。

USBの割込みは、Cortexプロセッサに接続されており、様々なUSB関連イベントの信号を扱います。AHBペリフェラルバスは、制御レジスタだけではなく電力およびクロック制御ブロックへの読み出しおよび書込みアクセスを可能にします。

使い方(デバイスのみ、または、OTGデバイス)によって、USBブロックへ正確な基準時間を供給するために低速または高速のクリスタル発振が必要になります。

- **ペリフェラル(デバイス)モードの機能:**

- 通常のデバイス(OTGではない)
- ペリフェラルモードで動作するOTGデバイス

- **ターゲットホストモードの機能:**

- 組込みホスト
- 組込みホストモードで動作するOTGデバイス



どのような場合でも、2つの動作モードのうち1つが動作しています。

ペリフェラルモードは、通常のデバイスまたはOTGデバイスにて使用されます。

ターゲットホストモードは、組込みホストまたはOTGデバイスにて使用されます。

割込みイベント	説明
レジャー／リモートウェイクアップ	サスペンド(L2)またはLPM(L1)時のウェイクアップ割込み
セッションリクエスト／新しいセッション検出	ホストモード: デバイスよりセッションリクエストを検出 デバイスモード: BペリフェラルデバイスでVBUSが有効な領域にある
切断検出	デバイスの切断が検出されるとアサート
コネクタID状態変化	コネクタID状態が変化
LPM割込み	デバイス: LPMトランザクションを受信し、非エラー返信した場合 ホスト: デバイスがLPMトランザクションに非エラー返信した場合、またはホストコアが予めプログラムされた回数のLPMトランザクションを完了した場合
周期Tx FIFOエンプティ	周期送信FIFOが半分または完全にエンプティであり、周期リクエストキューに書き込むために少なくとも1エントリー分の空きスペースがある場合
ホストチャンネル割込み	(ホストモード時) コアの少なくとも1チャンネルが割込みペンディングである場合
ホストポート割込み	ホストモードで、OTG_FSコントローラの1つのポートの状態に変化があったことを示す
リセット検出	デバイスモード時、デバイスがサスペンドモードで部分的パワーダウンモードの状態で、リセットを検出した場合にこの割込みはアサートされます



このUSBブロックから数多くのイベントや状態変化により割込みを生成させることができます。

このスライドおよび以降の3つのスライドは、割込みを生成できる全てのイベントを示します。

ご覧のように、これらの割込みソースは多様です。すなわち、低電力管理とOTGに関連するイベントから通常のホストとしての動作およびUSBのリセットや切断イベントに至るまで多岐にわたります。

スライドの注意: リセット検出: デバイスモード時、デバイスがサスペンドモードで部分的パワーダウンモードの状態で、リセットを検出した場合にこの割込みはアサートされます

割込み（続き）

7

割込みイベント	説明
未完了周期転送	ホスト: 完了していない周期トランザクションがペンディングの場合 デバイス: 転送が完了していないアイソクロナスOUTエンドポイントが少なくとも1つある場合
未完了アイソクロナスIN転送	現フレーム内に転送が完了していないアイソクロナスINエンドポイントが少なくとも1つある場合
OUTエンドポイント割込み	(デバイスモードで) コアのOUTエンドポイントの1つが割込みペンディングの場合
INエンドポイント割込み	(デバイスモードで) コアのINエンドポイントの1つが割込みペンディングの場合
周期フレーム割込み終了	現フレームにて、周期フレームインターバルフィールドにて指定された周期に達した場合
アイソクロナスOUTパケットドロップ割込み	RxFIFOにアイソクロナスOUTエンドポイントの最大サイズのパケットを収容する十分なスペースがないため、RxFIFOへのアイソクロナスOUTパケットの書き込みに失敗した場合
エニュメレーション完了	スピードエニュメレーション完了
USBリセット	デバイスモード: USBにてリセットを検出(注意: パーシャルパワーダウンモード以外の時)



割込みについて説明しているこの2番目のスライドでは、他の多様な割込みソースについて説明しています。

割込み（続き）

8

割込みイベント	説明
USBサスペンド	USBにてサスペンドを検出
アーリーサスペンド	USBにて3msのアイドル状態を検出
グローバル OUT NAK有効	アプリケーションによりグローバルOUT NAK ビットがセットされ、コアで有効化される
グローバルIN非周期的NAK有効	アプリケーションによりグローバル非周期的IN NAKビットがセットされ、コアで有効化される
非周期的Tx FIFOエンプティ	非周期的Tx FIFOが半分または完全にエンプティ
Rx FIFO非エンプティ	少なくとも1つのRxFIFOから読み出されるパケットがペンディング
フレーム開始	ホストモード: コアはこのビットをセットし、USBにてSOF (FS)またはキープアライブ (LS) が送信されたことを示す。 デバイスモード: コアはこのビットをセットし、USBにてSOF (FS)トークンを受信したことを示す。
OTG割込み	OTGプロトコルイベント
モード不一致割込み	コアがデバイスモードで動作時にホストモードレジスタへのアクセスが発生した場合（逆も同じ）



割込みソースについて説明しているこの3番目のスライドでは、多くのサスペンド、OTG機能およびFIFO状態のイベントに加え、汎用レジスタアクセスエラーについて列記しています。

割込み（続き）

9

割込みイベント	説明
ADPタイムアウト割込み	ADPタイムアウト（ADPプローブのみ）
ADPセンス割込み	VBUS電圧がVadpSnsよりも高いかVadpSnsに達した場合
ADPプローブ割込み	VBUS電圧がVadpPrbよりも高いかVadpPrbに達した場合

割込みソースについて説明しているこの最後のスライドでは、OTG機能の「アタッチ検出プロトコル」に関連する3つの割込みについて列記しています。

モード	説明
PHY: パワーダウン	PHYのフルスピード・トランシーバ・モジュールのオン／オフ切り替え
PHY: Vbus 検出	OTG動作に伴うVBUSセンシングコンパレータのオン／オフ切り替え
サスペンド: PHYクロックの停止	OTGフルスピードコア内の48MHzクロックドメインのほとんどはクロックゲーティングによりオフに切り替えられる
サスペンド: HCLKのゲーティング	OTGフルスピードコア内のシステムクロックドメインのほとんどはクロックゲーティングによりオフに切り替えられる
サスペンド: USBシステムの停止	アプリケーションにて、システム内の全てのクロック源を完全にシャットダウンすることで、全体の消費電力を大幅に低減することができます。



さて、ここで、PHY層とコントローラの様々な低電力モードを簡単に見ていきましょう。

PHY層では、例えば、VBUSがなく、現セッションがOTGではないと判断された場合、パワーダウンモードが利用できます。また、OTG機能が使用されていない場合、OTG (A-およびB-セッション) に関するVBUSセンシングを無効化することも可能です。

サスペンドモードでは、USBインタフェース上で信号の動的変化がないため、消費電力を低減するためのアプリケーションに応じた3種類の異なるコントロールが提供されています。

- デバッグに役立つ幾つかの専用ビットが用意されています:
 - USB 受信データ FIFO ステータス／コンテンツ（ホストおよびデバイスの両モードにて）
 - ADPを使用したUSB OTGアプリケーション
 - ホストモード: 周期的キュースケジューリング

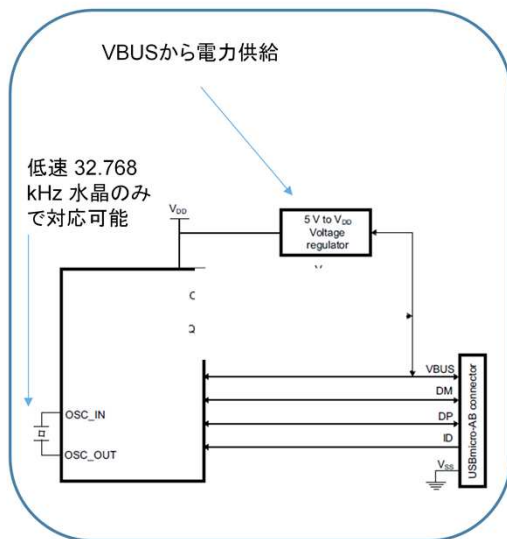
デバッグビット	説明
OTG_FS受信ステータスデバッグ読み出し／ OTG ステータス読み出しおよびポップレジスタ	デバッグ用の特別な読み出しFIFOアクセス
ADPタイムアウト割込みフラグ	ADP (OTG2.0) デバッグ
周期的送信要求キューの最上部	MACにて現在処理されている周期的Tx要求キューのエントリを示す



USBモジュールにて、USBアプリケーション向けに幾つかのデバッグ機能を提供する為の専用ビットが実装されています。これらのビットは、FIFOのステータスおよびコンテンツ、OTGのADP状態、および、ホストモード時の周期的キューのスケジューリングに関連します。これらのデバッグ用ビットの詳細は、このリストに列記されています。

アプリケーション: 低電力デバイス

12



- 回路図は「デバイスのみ」のアプリケーションの低電力設計例を示しています
- この例では、デバイスはバスパワーで供給され、VBUSからのみ電力供給されます
- 32.768 kHz の水晶発振を1つ使用します
- 外部水晶により内蔵48MHzオシレータの較正が可能です、USB FSで要求される0.25%の周波数精度を実現できます



こちらは低電力デバイスのアプリケーション例です。
電力はUSBのVBUS信号より直接引き出されます。
外部に低速32.768kHzの水晶発振が1つ必要になります。
この低速水晶発振を使用して、内蔵48MHzオシレータの較正が可能です、USB仕様で要求される周波数精度を満たす仕組みが実装されています。

• 詳細は、以下の情報を参照してください

- www.usb.org:usb20_docs (ZIPファイルには以下を含みます):
 - USB 2.0 仕様
 - USBレビジョン2.0仕様(USB2)のOn-The-Go および 組込みホストに関する補足、バージョン 1.1a
 - USB2.0 ECN: リンクパワーマネジメントの追加
- www.usb.org:devclass_docs
 - バッテリー・チャージャ v1.2 仕様



完全なUSB仕様の資料に関しては、USB.orgをご参照下さい。
 USB2.0資料のホームページにはZIPファイルがあり、USB2.0、
 OTG2.0仕様およびLPMのECNが含まれています。
 USBデバイスクラスに関する資料のページに、バッテリー・
 チャージャ仕様があります。