

超低功耗、高性能、Sub-1 GHz 收发器



成熟状态链路

S2-LP

特性

- 频段：
 - 413-479 MHz (S2-LPQTR)
 - 452-527 MHz (S2-LPCBQTR)
 - 826-958 MHz (S2-LPQTR)
 - 904-1055 MHz (S2-LPCBQTR)
- 调制方案：
 - 2(G)FSK, 4(G)FSK
 - OOK, ASK
- 空口数据率 0.1 至 500 kbps
- 超低功耗：
 - 7 mA RX
 - 10 mA TX @ +10 dBm
- 极佳接收器灵敏度：低至 -130 dBm
- 极佳接收器选择性和阻塞性能
- 最高 +16 dBm 的可编程射频输出功率
- 可编程 RX 数字滤波器
- 可编程通道间隔
- 快速启动和频率合成器稳定时间
- 自动频率偏移补偿、AGC 和符号定时恢复
- 超过 145 dB 射频链路预算
- 电池指示灯和低电量检测器
- RX 和 TX 128 字节 FIFO 缓冲区
- 4 线 SPI 接口
- 自动数据包确认和重传
- 嵌入式超时协议引擎
- 极佳接收器选择性 (> 80 dB @ 2 MHz)
- 可提供 ST 配套集成式巴伦/滤波器芯片
- 天线分集算法
- 完全集成的超低功耗 RC 振荡器
- 内部定时器或外部事件驱动唤醒
- 数字实时 RSSI
- 灵活的数据包长度，具有动态有效负载长度
- 可编程前导码和同步字质量过滤与检测
- 基于“先听后说”系统的嵌入式 CSMA/CA 引擎
- IEEE 802.15.4g 硬件包支持白化、FEC、CRC 和双同步字检测
- 支持无线 M-BUS
- 支持 KNX-RF
- 实现在 SIGFOX™ 和 MONARCH 网络中的运行

- 适于构建以下目标市场的系统：
 - **欧洲：** ETSI EN 300 220, 本身符合第 1.5 类, ETSI EN 303 131
 - **美国：** FCC 第 15 部分和第 90 部分
 - **日本：** ARIB STD T67, T108
 - **中国：** SRRC
- 工作温度范围：-40°C 至+105°C

应用

- 云端传感器
- 智能计量
- 家庭能源管理系统
- 无线报警系统
- 智能家居
- 建筑自动化
- 工业监测和控制
- 智能照明系统

1 说明

S2-LP 是高性能超低功耗 RF 收发器，适用于 sub-1 GHz 频段的 RF 无线应用。它能够在免许可证的 ISM 和 SRD 频带下（433、512、868 和 920 MHz）运行，但也可以对其进行编程，以便在 413-479 MHz、452-527 MHz、826-958 MHz、904-1055 MHz 频段运行。

S2-LP 支持不同的调制格式：2 (G) FSK、4 (G) FSK、OOK 和 ASK。可编程的空口数据速率 - 0.1 至 500 kbps。

S2-LP 可用于通道间隔低至 1 kHz 的系统中，从而实现窄带运行。

S2-LP 的远程通信 RF 链路预算高于 140 dB，并符合世界各地（包括欧洲、日本、中国和美国）适用法规的要求。

2 详细功能说明

S2-LP 集成了可配置的基带调制解调器与专有的完全可编程数据包格式，还适于：

- IEEE 802.15.4g 应用
 - 硬件包支持白化、CRC、FEC 和双同步字检测。
- 无线 M-BUS 应用

为了降低总系统功耗并提高通信可靠性，S2-LP 提供了嵌入式可编程自动数据包确认、自动数据包重传、CSMA/CA 引擎、低占空比协议、RX 监听模式和超时协议。

S2-LP 集成了天线切换控制算法，完全支持天线分集。

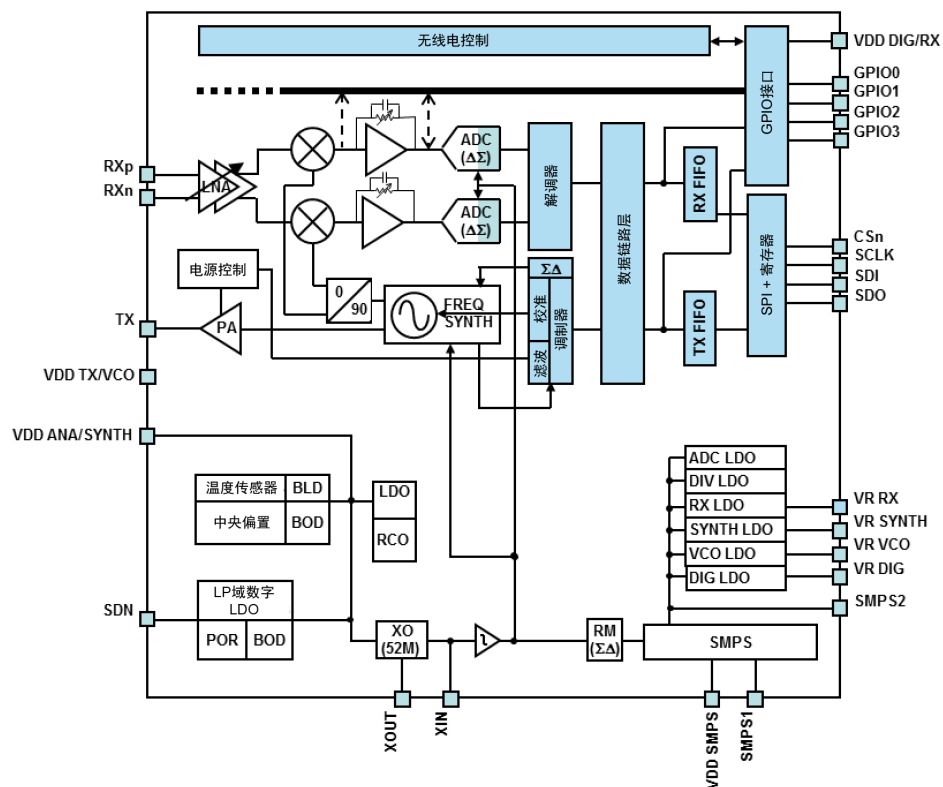
发送/接收的数据字节会缓存在两个不同的 128 字节 FIFO (TX FIFO 和 RX FIFO) 中，可通过 SPI 接口访问，以便进行主机处理。

此外，外部元件数量减少，促使 PCB 结构紧凑，从而可实现极具成本效益的解决方案。

S2-LP 面向大容量应用，比如：

- 云端传感器
- 智能计量
- 家庭能源管理系统
- 无线报警系统
- 智能家居
- 建筑自动化
- 工业监测和控制

图 1. S2-LP 简化框图



接收器架构采用低中频转换，即接收的射频信号经两级低噪声放大器（LNA）放大，然后降频正交转换（I 和 Q）为中频（IF）。LNA 和 IF 放大器构成 RX 前端（RXFE），并具有可编程增益。在 IF 时，ADC 使 I/Q 信号数字化。解调数据通过 128 字节的 RX FIFO（可通过 SPI 读取）或直接利用可编程的 GPIO 引脚传输到外部 MCU。

S2-LP 的发射器部分基于射频频率的直接合成。功率放大器（PA）输入是射频合成器生成的 LO，而输出水平可在天线级以 0.5 dB 步长配置在 -30 dBm 和 +14 dBm 之间（升压模式下可配置为 +16 dBm）。

待传输的数据可由外部 MCU 通过 128 字节的 TX FIFO（可通过 SPI 写入）或直接利用可编程的 GPIO 引脚提供。S2-LP 支持跳频、TX/RX 和天线分集切换控制，从而扩展了链路范围并提高了性能。

S2-LP 具有非常高效的电源管理（PM）系统。集成式开关模式电源（SMPS）稳压器允许在 +1.8 V 到 +3.6 V 的电池电压下工作，并具有 90% 的电源转换效率。

XIN 与 XOUT 之间必须连接一个晶振。可以通过数字配置，在不同晶振下工作。作为替代方案，还可以使用外部时钟信号来馈送 XIN，以确保正常工作。S2-LP 还具有集成式低功耗 RC 振荡器，因此可生成 34.7 kHz 信号，用作最慢超时的时钟。

采用标准 4 引脚 SPI 总线与外部 MCU 通信。提供 4 个可配置的通用 I/O。

3 典型应用图和引脚说明

本节介绍 S2-LP 的三种不同应用图。提供两种主要配置：

- HPM（高性能模式）配置
- LPM（低功耗模式）配置

在 LPM 工作模式下，将旁路 LDO，并且 SMPS 提供 1.2 V 稳压器电压。请注意，在 LPM 模式下，PA 由 SMPS 在 1.2 V 下供电（在 HPM 模式下提供 1.5 V），因此最大输出功率低于 HPM。下图展示了涵盖离散匹配网络和 SMPS-ON 的建议配置。

图 2. 建议的应用图（使用嵌入式 SMPS）

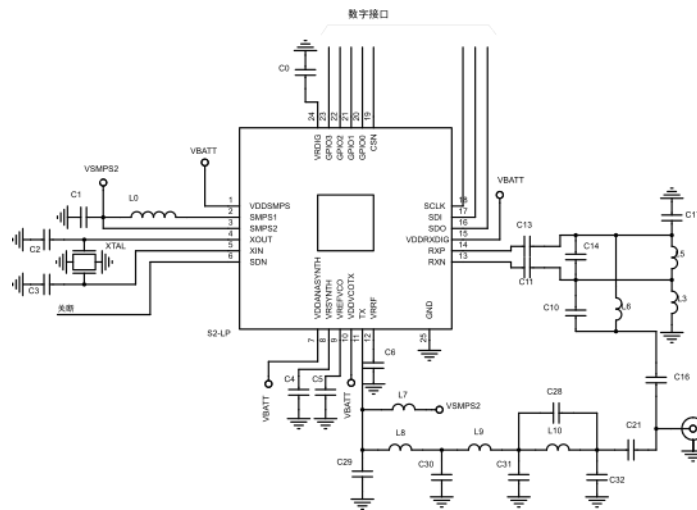


图 3. 建议的应用图（未使用嵌入式 SMPS）展示了涵盖离散匹配网络和 SMPS-OFF 模式的建议配置。

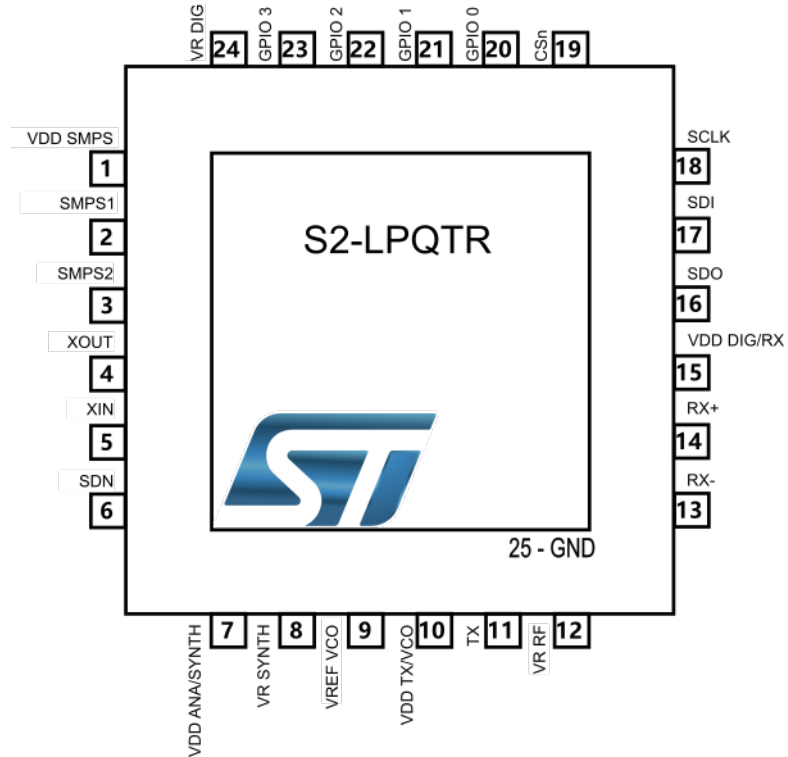
[illegible][illegible]

表 1. 典型应用图的外部元件说明

元件	HPM/LPM 离散巴伦		HPM/LPM 集成式巴伦	说明
	SMPS 打开	SMPS 关闭		
C0	X	X	X	片上稳压器至数字部分的解耦电容
C1	X	-	X	SMPS LC 滤波器电容
C2, C3	X	X	X	晶振负载电容
C4	X	X	X	片上稳压器至合成器（LF 部分）的解耦电容
C5	X	X	X	VCO 稳压器的带隙基准电压解耦电容
C6	X	X	X	片上稳压器至 LNA-MIXER 的解耦电容
C29, C30, C31, C32	X	X		TX LC 滤波器/匹配电容
C11, C13	X	X		隔直电容
C16, C21	X	X	X	
C10, C14, C17	X	X		RF 巴伦/匹配电容
L0	X	-	X	SMPS LC 滤波器电感
L7	X	X	X	RF 扼流圈电感或共振电感（基于射频网络拓扑结构）
L8, L9, L10	X	X		TX LC 滤波器/匹配电感
L3, L5, L6	X	X		RX 巴伦/匹配电感
XTAL	X	X	X	晶振

3.1 引脚图

图 5. 引脚图，QFN24（4x4 mm）封装



3.2 引脚说明

表 2. 引脚排列

号	引脚名称	引脚类型	说明
1	VDD SMPS	电源	1.8 V - 3.6 V 模拟电源仅用于 SMPS。
2	SMPS1	模拟输出	将进行外部滤波的 1.1 V - 1.8 V SMPS 稳压器输出
3	SMPS2	模拟输入	对 SMPS1 输出进行 LC 滤波后的 1.1 V - 1.8 V SMPS 电压输入
4	XOUT	模拟输出	晶体振荡器输出。连接到外部晶振或者在外部时钟源驱动 XIN 引脚时保持浮空
5	XIN	模拟输入	晶体振荡器输入。连接到外部晶振或外部时钟源。如果使用外部时钟源，则建议采用具有至少 0.2 VDC 电平的直流耦合以及 400 mVpp 的最小 AC 幅度（但是，输入处的瞬时电平不得超过 0 - 1.4 V 范围）
6	SDN	数字输入	关断输入引脚。所有模式下 SDN 应 = '0'，但关断模式除外
7	VDD ANA/ SYNTH	电源	1.8 V - 3.6 V 电源
8	VR SYNTH	模拟输入/输出	1.2 V SYNTH-LDO 解耦输出
9	VREF VCO	模拟输出	1.2 V VCO-LDO 带隙基准电压解耦
10	VDD VCO/TX	电源	1.8 V 至 3.6 V 电源
11	TX	RF 输出	RF 输出信号
12	VR RF	模拟输入/输出	1.2 V RX-LDO 解耦输出
13	RXn	RF in	LNA 的差分 RF 输入信号
14	RXp	RF in	

号	引脚名称	引脚类型	说明
15	VDD RX/DIG	电源	1.8 V 至 3.6 V 电源
16	SDO	数字输出	SPI 从数据输出
17	SDI	数字输入	SPI 从数据输入
18	SCLK	数字输入	SPI 从设备时钟输入
19	CSn	数字输入	SPI 芯片选择
20	GPIO0	数字 I/O	可通过 SPI 寄存器进行配置从而执行各种功能的通用 I/O
21	GPIO1	数字 I/O	
22	GPIO2	数字 I/O	
23	GPIO3	数字 I/O	
24	VR DIG	模拟输入/输出	用于解耦的 1.2 V 数字电源输出
25	GND	接地	连接至应用板接地的裸露焊盘

4 规格

4.1 绝对最大额定值

若超过绝对最大值，器件可能损坏。不建议在最大额定值的条件使用。所有电压均参照 GND。

表 3. 绝对最大额定值

参数	最小值	典型值	最大值	单位
电源和 SMPS 引脚	-0.3		+3.9	V
VREG 引脚上的 DC 电压	-0.3		+3.9	
数字输入引脚上的 DC 电压	-0.3		+3.9	
数字输出引脚上的 DC 电压	-0.3		+3.9	
接地引脚上的 DC 电压	-0.3		+3.9	
模拟引脚上的 DC 电压	-0.3		+1.8	
TX 引脚上的 DC 电压	-0.3		+3.9	
储存温度范围	-40		+125	°C
VESD-HBM			1000	V

4.2 工作范围

表 4. 工作范围

参数	最小值	典型值	最大值	单位
工作电池供电电压 (V_{BAT})	1.8 ⁽¹⁾	3.0	3.6	V
工作环境温度范围	-40	25	+105	°C

1. SMPS 开启情况下，设备在升压模式下工作时为 2 V。

4.3 热性能

表 5. 热工数据

参数	QFN24	单位
结到环境热阻	66	°C/W

4.4 功耗

除非特别说明，否则在推荐工作条件下测量特性。典型值基于 25°C 温度， $V_{BAT} = 3.3$ V。所有性能参照采用 50 欧姆天线连接器的 STEVAL-FKI433V2 或 STEVAL-FKI868V2。

表 6. 低功耗状态下的功耗

参数	测试条件	最小值	典型值	最大值	单位
供电电流	关断	-	2.5	-	nA
	待机		500		
	睡眠		700		
	睡眠（保留 FIFO）		0.95		μA
	就绪		350		

表 7. 接收时的功耗，TA = 25 °C，VDD = 3.3 V，fc = 868 MHz

参数	测试条件	最小值	HPM 典型值	LPM 典型值	最大值	单位
供电电流	RX @ 灵敏度水平	-	8.6	7.2	-	mA
	RX 处于监听模式 @ 1.2 kbps ⁽¹⁾		0.9			
	RX 处于监听模式 @ 38.4 kbps ⁽²⁾		0.8			
	RX 处于 LDC 模式 @ 1.2 kbps ⁽³⁾	-	21		-	μA
	RX 处于 LDC 模式 @ 38.4 kbps ⁽⁴⁾		3			

- 使用 2-FSK，FREQDEV = 2.4 kHz，DR=1.2 kbps，4 字节前导码和 8 kHz 通道滤波器。其中接收器定期唤醒以搜索传入数据包。
- 使用 2-FSK，FREQDEV = 20 kHz，DR=38.4 kbps，24 字节前导码和 100 kHz 通道滤波器。其中接收器定期唤醒以搜索传入数据包。
- 在 LDC 模式下每 1 秒检查一次数据包。2-FSK，FREQDEV = 1.2 kHz DEV 和 8 kHz 通道滤波器，DR=1.2 kbps，内部 RC 振荡器用作睡眠定时器。监听定时器启用。
- 在 LDC 模式下每 1 秒检查一次数据包。2-FSK，FREQDEV = 20 kHz，DR=38.4 kbps 和 100 kHz 通道滤波器，内部 34.6 kHz RC 振荡器用作睡眠定时器。监听定时器启用。

表 8. 传输时的功耗，fc = 915 MHz

参数	测试条件	最小值	典型值	最大值	单位
供电电流	TX CW @ 14 dBm		22		mA
	TX CW @ 10 dBm ⁽¹⁾		12.5		
	TX CW @ 16 dBm，升压模式 ⁽²⁾		32		

- SMPS 输出电压 1.2 V，LDO 禁用。
- SMPS 输出电压 1.8 V。

表 9. 传输时的功耗，fc = 840-868 MHz

参数	测试条件	最小值	典型值	最大值	单位
供电电流	TX CW @ 14 dBm		20		mA
	TX CW @ 10 dBm ⁽¹⁾		11.5		
	TX CW @ 16 dBm，升压模式 ⁽²⁾		29		

- SMPS 输出电压 1.2 V，LDO 禁用。
- SMPS 输出电压 1.8 V。

表 10. 传输时的功耗, $f_c = 434 \text{ MHz}$

参数	测试条件	最小值	典型值	最大值	单位
供电电流	TX CW @ 14 dBm ⁽¹⁾		21		mA
	TX CW @ 10 dBm ⁽²⁾		11.5		mA

1. SMPS 输出电压 1.6 V。
2. SMPS 输出电压 1.2 V, LDO 禁用。

表 11. 传输时的功耗, $f_c = 510 \text{ MHz}$

参数	测试条件	最小值	典型值	最大值	单位
供电电流	TX CW @ 14 dBm		19		mA
	TX CW @ 10 dBm ⁽¹⁾		12		
	TX CW @ 15 dBm ⁽²⁾		27		

1. SMPS 输出电压 1.2 V, LDO 禁用。
2. SMPS 输出电压 1.8 V。

4.5

一般特性

表 12. 一般特性

参数		典型值	单位
频率范围		413 - 479	MHz
		452-527	
		826 - 958	
		904-1055	
数据率 DR	2-(G)FSK	0.1 - 250	kbps
	4-(G)FSK	0.2 - 500	
	OOK/ASK	0.1 -125	
数据率精度		±100	ppm
频率偏移 FDEV		0.15 - 500	kHz

如果“曼彻斯特码”或“6 选 3”或 FEC 编码选项启用, 则会影响实际比特率如下:

表 13. 采用不同编码选项时的数据率

编码选项	2GFSK[kbps]	4GFSK[kbps]
NRZ	250	500
FEC	125	250
曼彻斯特码	125	不支持
6 选 3	166.6	不支持

4.6 频率合成器

表 14. 频率合成器参数

参数	测试条件	50 MHz	单位
频率步长	环外分频器比 = 4	23.8	Hz
RF 载波相位噪声 433 MHz	10 kHz	-109	dBc/Hz
	100 kHz	-110	
	1 MHz	-124	
	10 MHz	-141	
RF 载波相位噪声 510 MHz	10 kHz	-108	
	100 kHz	-109	
	1 MHz	-124	
	10 MHz	-140	
RF 载波相位噪声 868 MHz	10 kHz	-102	
	100 kHz	-103	
	1 MHz	-117	
	10 MHz	-138	
RF 载波相位噪声 915 MHz	10 kHz	-102	
	100 kHz	-102	
	1 MHz	-117	
	10 MHz	-138	

4.7 晶体振荡器

除非特别说明，否则在推荐工作条件下测量特性。所有典型值均基于 25°C 温度，V_{BAT} = 3.0 V。

设备支持[24-26] MHz 和[48-52] MHz 范围内的晶振。

如果晶振在[24-26] MHz 范围内，则模拟和数字部分必须均在此频率下工作。否则，如果使用[48-52] MHz 范围内的晶振，模拟部分必须在此频率下工作，数字部分必须在分频比为 2 的频率下工作。从现在起，在本文档中，XTAL 振荡器将标识 f_{XO} ，数字时钟将标识 f_{dig}

数字部分的分频器可以按照以下方式通过 XO_RCO_CONFIG1 的 PD_CLKDIV 位进行设置：

- 如果使用[48 – 52] MHz 晶振，则此位必须为 0（数字分频器启用）：

$$f_{dig} = \frac{f_{XO}}{2} \quad (1)$$

- 如果使用[24 – 26] MHz 晶振，此位必须为 1（数字分频器禁用）：

$$f_{dig} = f_{XO} \quad (2)$$

为规避禁用分频器时的数字时钟故障风险，建议切换到待机模式，接着通过寄存器设置禁用分频器，再恢复到就绪状态。

为了避免潜在的射频性能退化，晶振频率的选择应满足以下方程：

$$\left| nF_{CH} - \text{ROUND}\left(n\frac{F_{CH}}{f_{XO}}\right)f_{XO} \right| \geq 1\text{MHz} \quad (3)$$

其中 n 是[1-7, B]集合中的整数（B 是合成器的分压比）。

表 15. 晶体振荡器特性

参数	测试条件	最小值	典型值	最大值	单位
晶振频率		24		26	MHz
		48		52	
频率容差 ⁽¹⁾			± 40		ppm
外部参考相位噪声掩码 $f_{XO} = 26$ Mhz 的最低要求, 以免合成器相位/噪声退化	10 kHz			-135	dBc/Hz
	100 kHz			-140	
	1 MHz			-140	
	10 MHz			-140	
振荡器在启动时的可编程跨导		13		43	mS
启动时间 ⁽²⁾	VBAT=1.8 V, $f_{XO} = 26$ MHz		100		µs

1. 包括初始容差、晶振负载、老化和温度依赖性。可接受的晶振容差取决于射频频率和通道间隔/带宽。

2. 启动时间取决于晶振。为了补偿晶体振荡器串联电阻的变化, 可以调整晶体振荡器跨导。

表 16. 超低功耗 RC 振荡器

参数	测试条件	典型值	单位
校准频率	校准 RC 振荡器频率源自晶体振荡器频率。	33.3 ⁽¹⁾	kHz
校准后频率精度		±1	%

1. 取决于晶振频率, 报告值基于 50 MHz。

4.8

射频接收器

除非特别说明, 否则在推荐工作条件下测量特性。所有典型值均基于 25°C 温度, $V_{BAT} = 3.3$ V, RX 信号无频率偏移。整体性能参照采用 50 欧姆天线连接器的 STEVAL-FKI433V2、STEVAL-FKI512V1 或 STEVAL-FKI868V2。

表 17. RF 接收器特性

参数	测试条件	HPM/LPMSMPS 开启典型值	单位
接收器通道带宽 CHF		1-800	kHz
RX 输入回波损耗	最大 RX 增益, 绑定 (RX + TX) 匹配网络	433 MHz	dB
		868 MHz	
饱和度 1% BER	2-FSK 1.2 kHz FDEV, DR = 1.2 kbps, CHF = 4 kHz	433 MHz	dBm
		868 MHz	
输入三阶截点	干扰为连续波 @ 6 MHz 和 12 MHz 载波偏移	433 MHz	dB
		868 MHz	
噪声系数改为噪声配置	最大 RX 增益, 绑定 (RX + TX) 匹配网络	433 MHz	dB
		868 MHz	
LNA 的差分输入阻抗	最大 RX 增益 R/C	433 MHz	Ω/pF
		868 MHz	

4.8.1 433 MHz 下的阻塞性能和灵敏度

表 18. 433 MHz 下的阻塞性能和灵敏度

参数	测试条件	HPM SMPS 开启典型值	LPM SMPS 开启典型值	单位
选择性阻塞 1% BER @ 2-GFSK BT=0.5 1.2 kHz FDEV, DR = 1.2 kbps, CHF = 4 kHz	+12.5 kHz (临信道)	64	56	dB
	-12.5 kHz (临信道)	64	56	
	+25 kHz (间隔信道)	65	59	
	-25 kHz (间隔信道)	65	59	
	镜像抑制	60	63	
	±2 MHz	81	81	
	±10 MHz	82	85	
选择性阻塞 1% BER @ 2-GFSK BT=0.5 20 kHz FDEV, DR = 38.4 kbps, CHF = 100 kHz	+100 kHz (临信道)	50	37	dB
	-100 kHz (临信道)	50	37	
	+200 kHz (间隔信道)	51	45	
	-200 kHz (间隔信道)	51	45	
	镜像抑制	56	58	
	±2 MHz	67	67	
	±10 MHz	69	72	

4.8.2 433 MHz 下的灵敏度

表 19. 433 MHz 下的灵敏度

参数	测试条件	HPM/LPM SMPS 开启 (典型值)	单位
灵敏度 1% BER @ 2-GFSK BT = 0.5	DR = 0.3 kbps, FDEV = 0.25 kHz, CHF = 1 kHz	-128	dBm
	DR = 1.2 kbps, FDEV = 1.2 kHz, CHF = 4 kHz	-122	
	DR = 38.4 kbps, FDEV = 20 kHz, CHF = 100 kHz	-109	
	DR = 250 kbps, FDEV = 125 kHz, CHF = 780 kHz	-101	
灵敏度 1% BER @ 4-GFSK BT = 0.5	DR = 4.8 kbps, DEV = 2.4 kHz, CHF = 10 kHz	-114	dBm
	DR = 9.6 kbps, DEV = 4.8 kHz, CHF = 20 kHz	-111	
	DR = 19.2 kbps, DEV = 9.6 kHz, CHF = 40 kHz	-108	
灵敏度 1% BER @ OOK	DR = 0.3 kbps, CHF = 1 kHz	-120	dBm
	DR = 1.2 kbps, CHF = 4 kHz	-118	
	DR = 38.4 kbps, CHF = 100 kHz	-104	
	DR = 125 kbps, CHF = 250 kHz	-100	

4.8.3 阻塞性能和灵敏度 @ 510 MHz

表 20. 阻塞性能和灵敏度 @ 510 MHz

参数	测试条件	HPM SMPS 开启典型值	LPM SMPS 开启典型值	单位
灵敏度和阻塞 1% BER @ 2-GFSK BT = 0.5, 1.2 kHz FDEV, DR = 1.2 kbps, CHF = 4 kHz	+12.5 kHz (临信道)	64	56	dB
	-12.5 kHz (临信道)	65	56	
	+25 kHz (间隔信道)	64	59	
	-25 kHz (间隔信道)	65	59	
	镜像抑制	60	63	
	± 2 MHz	81	81	
	± 10 MHz	82	85	
灵敏度和阻塞 1% BER @ 2-GFSK BT = 0.5, 20 kHz FDEV, DR = 38.4 kbps, CHF = 100 kHz	+100 kHz (临信道)	50	37	dB
	-100 kHz (临信道)	50	37	
	+200 kHz (间隔信道)	51	45	
	-200 kHz (间隔信道)	51	45	
	镜像抑制	56	58	
	± 2 MHz	67	67	
	± 10 MHz	69	72	

4.8.4 510 MHz 下的灵敏度

表 21. 510 MHz 下的灵敏度

参数	测试条件	HPM/LPM SMPS 开启 (典型值)	单位
灵敏度 1% BER @ 2-GFSK BT = 0.5	DR = 0.3 kbps, FDEV = 0.25 kHz, CHF = 1 kHz	-128	dBm
	DR = 1.2 kbps, FDEV = 1.2 kHz, CHF = 4 kHz	-122	
	DR = 38.4 kbps, FDEV = 20 kHz, CHF = 100 kHz	-109	
	DR = 250 kbps, FDEV = 125 kHz, CHF = 780 kHz	-101	
灵敏度 1% BER @ 4-GFSK BT = 0.5	DR = 4.8 kbps, DEV = 2.4 kHz, CHF = 10 kHz	-114	dBm
	DR = 9.6 kbps, DEV = 4.8 kHz, CHF = 20 kHz	-111	
	DR = 19.2 kbps, DEV = 9.6 kHz, CHF = 40 kHz	-108	
灵敏度 1% BER @ OOK	DR = 0.3 kbps, CHF = 1 kHz	-120	dBm
	DR = 1.2 kbps, CHF = 4 kHz	-118	
	DR = 38.4 kbps, CHF = 100 kHz	-104	
	DR = 125 kbps, CHF = 250 kHz	-100	

4.8.5 868 MHz 下的阻塞性能和灵敏度

表 22. 阻塞性能和灵敏度 @ 868 MHz

参数	测试条件	HPM SMPS 开启典型值	LPM SMPS 开启典型值	单位
灵敏性和阻塞 1% BER @ 2-GFSK BT = 0.5, 1.2 kHz FDEV, DR = 1.2 kbps, CHF = 4 kHz	+12.5 kHz (临信道)	58	50	dB
	-12.5 kHz (临信道)	58	50	
	+25 kHz (间隔信道)	59	51	
	-25 kHz (间隔信道)	59	51	
	镜像抑制	58	60	
	± 2 MHz	81	81	
	± 10 MHz	82	86	
灵敏性和阻塞 1% BER @ 2-GFSK BT = 0.5, 20 kHz FDEV, DR = 38.4 kbps, CHF = 100 kHz	+100 kHz (临信道)	44	33	dB
	-100 kHz (临信道)	44	33	
	+200 kHz (间隔信道)	45	39	
	-200 kHz (间隔信道)	45	39	
	镜像抑制	50	55	
	± 2 MHz	67	70	
	± 10 MHz	69	73	

4.8.6 868 MHz 下的灵敏度

表 23. 868 MHz 下的灵敏度

参数	测试条件	HPM/LPM/SMPS 开启典型值	单位
灵敏度 1% BER @ 2-GFSK BT = 0.5	DR = 0.3 kbps, FDEV = 0.25 kHz, CHF = 1 kHz	-128	dBm
	DR = 1.2 kbps, FDEV = 1.2 kHz, CHF = 4 kHz	-122	
	DR = 38.4 kbps, FDEV = 20 kHz, CHF = 100 kHz	-109	
	DR = 250 kbps, FDEV = 125 kHz, CHF = 780 kHz	-101	
灵敏度 1% BER @ 4-GFSK BT = 0.5	DR = 4.8 ksps, DEV = 2.4 kHz, CHF = 10 kHz	-114	dBm
	DR = 9.6 ksps, DEV = 4.8 kHz, CHF = 20 kHz	-111	
	DR = 19.2 ksps, DEV = 9.6 kHz, CHF = 40 kHz	-108	
灵敏度 1% BER @ OOK	DR = 0.3 kbps, CHF = 1 kHz	-120	dBm
	DR = 1.2 kbps, CHF = 4 kHz	-118	
	DR = 38.4 kbps, CHF = 100 kHz	-104	
	DR = 125 kbps, CHF = 250 kHz	-100	

4.8.7 915 MHz 下的阻塞性能和灵敏度

表 24. 915 MHz 下的阻塞性能和灵敏度

参数	测试条件	HPM/ SMPS 开启典型 值	LPM/ SMPS 开启典型 值	单位
选择性 和阻塞 1% BER @ 2-GFSK BT=0.5 1.2 kHz FDEV, DR = 1.2 kbps, CHF = 4 kHz	+12.5 kHz (临信道)	58	50	dB
	-12.5 kHz (临信道)	58	50	
	+25 kHz (间隔信道)	59	51	
	-25 kHz (间隔信道)	59	51	
	镜像抑制	58	60	
	±2 MHz	81	81	
	±10 MHz	82	86	
选择性 和阻塞 1% BER @ 2-GFSK BT=0.5 20 kHz FDEV, DR = 38.4 kbps, CHF = 100 kHz	+100 kHz (临信道)	44	33	dB
	-100 kHz (临信道)	44	33	
	+200 kHz (间隔信道)	45	39	
	-200 kHz (间隔信道)	45	39	
	镜像抑制	50	55	
	±2 MHz	67	70	
	±10 MHz	69	73	

4.8.8 915 MHz 下的灵敏度

表 25. 915 MHz 下的灵敏度

参数	测试条件	HPM/LPM/SMPS 开启 典型值	单位
灵敏度 1% BER @ 2-GFSK BT = 0.5	DR = 0.3 kbps, FDEV = 0.25 kHz, CHF = 1 kHz	-128	dBm
	DR = 1.2 kbps, FDEV = 1.2 kHz, CHF = 4 kHz	-122	
	DR = 38.4 kbps, FDEV = 20 kHz, CHF = 100 kHz	-109	
	DR = 250 kbps, FDEV = 125 kHz, CHF = 780 kHz	-101	
灵敏度 1% BER @ 4-GFSK BT = 0.5	DR = 4.8 kbps, DEV = 2.4 kHz, CHF = 10 kHz	-114	dBm
	DR = 9.6 kbps, DEV = 4.8 kHz, CHF = 20 kHz	-111	
	DR = 19.2 kbps, DEV = 9.6 kHz, CHF = 40 kHz	-108	
灵敏度 1% BER @ OOK	DR = 0.3 kbps, CHF = 1 kHz	-120	dBm
	DR = 1.2 kbps, CHF = 4 kHz	-118	
	DR = 38.4 kbps, CHF = 100 kHz	-104	
	DR = 125 kbps, CHF = 250 kHz	-100	

4.9 RF 发射器

除非特别说明，否则在推荐工作条件下测量特性。所有典型值基于 25°C 温度， $V_{BAT} = 3.3\text{ V}$ 。所有性能参照采用 50 Ω 天线连接器的 STEVAL-FKI433V2 或 STEVAL-FKI868V2。

表 26. RF 发射器特性

参数	测试条件	HPM 典型值	LPM 典型值	单位
最大输出功率	CW @ 天线端	14	10	dBm
升压模式下的最大输出功率	CW @ 天线端	16	12	
最小输出功率	CW @ 天线端	-30	-30	
输出功率幅度	-10 ≤ 输出功率 ≤ +10 dBm	0.5	0.5	dB
输出功率幅度(1)	输出功率 > +10 dBm	1 ⁽¹⁾		

1. 这种情况下，寄存器 0x64 设为 0x4A。

表 27. PA 阻抗

参数	测试条件	典型值	单位
最佳负载阻抗	433 MHz	56+25j	Ω
	510 MHz	24+14j	
	868 MHz	30+24j	
	920 MHz	29+23j	
最大允许 VSWR @ 天线点	433 MHz	2	
	510 MHz	2	
	868 MHz	5	
	920 MHz	5	

表 28. 监管标准

频段	适用合规标准：
413 - 479 MHz 452 - 527 MHz	ETSI EN300 220 第 1.5 类
	FCC 第 15 部分，FCC 第 90 部分
	ARIB STD-T67
	中国 SRRC
826 - 958 MHz 904 - 1055 MHz	ETSI EN300 220-2 第 1.5 类
	FCC 第 15 部分
	ARIB STD-T108
	中国 SRRC

4.9.1 433 MHz 下的谐波发射

表 29. 433 MHz 下的谐波发射

参数	测试条件	SMPS 打开	单位
H1	CW	14	dBm

参数	测试条件	SMPS 打开	单位
H2	CW	-51	dBm
H3	CW	-56	
H4	CW	-39	
H5	CW	-34	
H6	CW	-46	
H7	CW	-44	

4.9.2 510 MHz 下的谐波发射

表 30. 510 MHz 下的谐波发射

参数	测试条件	HPM/LPM/SMPS 开启	单位
H1	CW	14	dBm
H2	CW	-38	
H3	CW	-34	
H4	CW	-44	
H5	CW	-36	
H6	CW	-44	
H7	CW	-55	

4.9.3 840-868 MHz 下的谐波发射

表 31. 840-868 MHz 下的谐波发射

参数	测试条件	HPM/LPM/SMPS 开启	单位
H1	CW	14	dBm
H2	CW	-38	
H3	CW	-54	
H4	CW	-52	
H5	CW	-52	
H6	CW	-43	
H7	CW	-51	

4.9.4 915 MHz 下的谐波发射

表 32. 915 MHz 下的谐波发射

参数	测试条件	HPM/LPM/SMPS 开启	单位
H1	CW	14	dBm
H2	CW	-46	
H3	CW	-55	
H4	CW	-46	
H5	CW	-49	
H6	CW	-48	
H7	CW	-51	

4.10 数字接口规范

表 33. 数字 SPI 输入、输出和 GPIO 规范

参数	测试条件	最小值	典型值	最大值	单位
SPI 时钟频率			8	10	MHz
端口 I/O 电容			1.4		pF
上升时间	从 0.1*VDD 到 0.9*VDD, CL=20 pF (低输出电 流编程)		6.0		ns
	从 0.1*VDD 到 0.9*VDD, CL=20 pF (高输出电 流编程)		2.5		
下降时间	从 0.1*VDD 到 0.9*VDD, CL=20 pF (低输出电 流编程)		7.0		ns
	从 0.1*VDD 到 0.9*VDD, CL=20 pF (高输出电 流编程)		2.5		
逻辑高电平输入电压		VDD/2 +0.3			V
逻辑低电平输入电压				VDD/8 +0.3	V
高电平输出电压	IOH = -2.4 mA (-4.2 mA 进入高输出电流模 式)。	(5/8)* VDD+ 0.1			V
低电平输出电压	IOL = +2.0 mA (+4.0 mA 进入高输出电流模 式)。			0.5	V
SCLK 在低功耗模式状态下 从 CSn 低电平到正沿			40		μs
SCLK 在就绪状态下从 CSn 低电平到正沿		30			ns

4.11 电池指示

除非特别说明，否则在推荐工作条件下测量特性。所有典型值均基于 25°C 温度，V_{BAT} = 3.0 V。

表 34. 电池指示灯和低电量检测器

参数	测试条件	最小值	典型值	最大值	单位
电池电量阈值#1			2.1		V
电池电量阈值#2			2.3		
电池电量阈值#3			2.5		
电池电量阈值#4			2.7		
欠压阈值	在缓慢的电池变化（静态）条件下测量 （不准确模式）		1.5		
欠压阈值	在缓慢的电池变化（静态）条件下测量 （准确模式）		1.7		
欠压阈值迟滞			70		mV

注意： 对于电池供电设备，在电池电量低情况下，TX 不会在错误频率下传输。设备会保持在任一通道或者停止传输。通过使用锁定检测和/或在电池监测器控制下关闭 PA，即可实现停止传输。为了进行测试，可以通过 SPI 启用/禁用此控制。

5 模块说明

5.1 电源管理

S2-LP 集成了高效的降压转换器，该转换器与 LDO 级联，旨在为模拟和数字部分供电。但是，通过外部电池直接供电的 LDO 将为数据接口模块提供受控电压。

S2-LP 的电源管理（PM）策略除了为不同模块提供适当电源的基本功能外，还面临两个主要限制因素：第一个是以最大效率实现配电，第二个是保证关键模块之间的隔离。

效率目标通过使用开关模式电源（SMPS）实现，该电源将电池电压（1.8 V - 3.6 V）转换为较低的电压（可设置在 1.2 V - 1.8 V 之间），效率高于 90%。

SMPS 输出电压可通过 PM_CONF0 寄存器中的 SET_SMPS_LVL 字段进行控制。SET_SMPS_LVL 与 SMPS 的 VOUT 之间的关系如下表所示：

表 35. SMPS 输出电压

SET_SMPS_LVL	SMPS 输出电压
001b	1.2 V
010b	1.3 V
011b	1.4 V
100b	1.5 V
101b	1.6 V
110b	1.7 V
111b	1.8 V

仅 TX 状态或者 RX 和 TX 状态时的 SMPS 输出电压可根据 PM_CONF1 寄存器的 SMPS_LVL_MODE 位进行控制。

- 1: 仅在 TX 状态下，SMPS 输出电平将取决于 PM_CONFIG 寄存器中的值，在 RX 状态下，将固定为 1.4 V。
- 0: 在 RX 和 TX 状态下，SMPS 输出电平将取决于在 PM_CONFIG0 寄存器（SET_SMPS_LEVEL 字段）中写入的值。

SMPS 开关频率可通过 2 个寄存器 PM_CONF3 和 PM_CONF2 进行设置。

如果 KRM_EN 为 0，则启用分频比为 4 的数字分频器。这种情况下，SMPS 的开关频率为：

$$F_{sw} = \frac{f_{dig}}{4} \quad (4)$$

如果 KRM_EN 为 1，则 SMPS 的开关频率可根据以下公式通过 KRM 字进行设置：

$$F_{sw} = K_{rm} \frac{f_{dig}}{2^{15}} \quad (5)$$

其中 f_{dig} 是数字域频率（如果为 24、25 或 26 MHz，则等于 f_{XO} ）和（如果 f_{XO} 为 48、50 或 52 MHz，则等于 $\frac{f_{XO}}{2}$ ）。

本数据手册中报告的所有 RX 测量值均在 SMPS 频率设为 1.56 MHz 的情况下获得。

根据报告的公式，由于 $f_{dig} = 25$ MHz，PM_CONF3 = 0x87，PM_CONF2 = 0xFC，所以 F_{sw} 为 1.56。降低开关频率可以略微提高灵敏度，但缺点是电流消耗较大。

通过为每个关键模块使用专用的线性低压降稳压器（LDO）即可实现隔离目标，该 LDO 通常根据工作模式提供来自电池级或 SMPS 级的 1.2 V 输出电压。

如果 LDO 输出为 SMPS 的最小值 1.2 V 时, V_{out} 必须比 LDO 的 V_{out} 至少高 100 mV。这意味着在 HPM (SMPS+LDO) 模式下, SMPS_VOUT 的最小值必须为 1.3 V。

S2-LP PM 可在两个主要模式下通过 SPI (PM_CONFIG [1]寄存器中的 BYPASS_LDO 字段) 进行配置:

1. 高性能模式 (HPM)
2. 低功耗模式 (LPM)

在 HPM 模式下, 使用 SMPS 提供的所有可用 LDO, 实现最佳隔离以及最小的低频噪声水平和 SMPS 波纹。SMPS 必须至少设为 1.4 V。

在 LPM 模式下, 将旁路与 SMPS 连接的 LDO, 而 SMPS 必须经过配置提供 1.2 V 输出电平, 以提高稳压效率, 但此举会降低隔离性能并增加低频噪声和 SMPS 波纹。

SMPS 的负载电感必须具有以下特性:

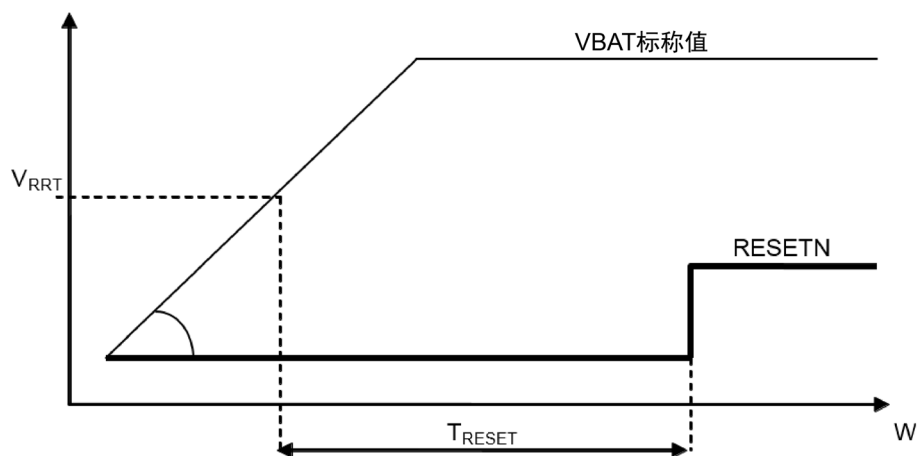
- 典型 10 μ H 标称值 $\pm 10\%$
- 额定电流至少 100 mA
- 直流电阻尽可能低 (以保证 SMPS 模块的最大效率), 常见的理想值约为 1 欧姆, 但实际是越小越好

5.2 上电复位

上电复位 (POR) 电路会在上电时生成用于初始化整个数字逻辑的复位脉冲。上电复位会检测 V_{BAT} 电压。

S2-LP 提供自动 POR 电路, 当 V_{BAT} 达到复位释放电压阈值 V_{RRT} 后, 此电路会在 T_{RESET} 时间中生成内部 RESETN (低电平有效) 电平, 如图 6. 上电复位时间和限值所示。输入引脚 SDN 发生降压后 ($V_{DD} > V_{RRT}$), 就会生成相同的复位脉冲。GPIO0 引脚可提供此信号。

图 6. 上电复位时间和限值



参数 V_{RRT} 和 T_{RESET} 设计为固定值, 以保证状态机的可靠复位过程。此外, 所有寄存器均初始化为默认值。而且, 还可以使用软件指令 SRES, 实现 S2-LP 的内部局部复位。

表 36. POR 参数

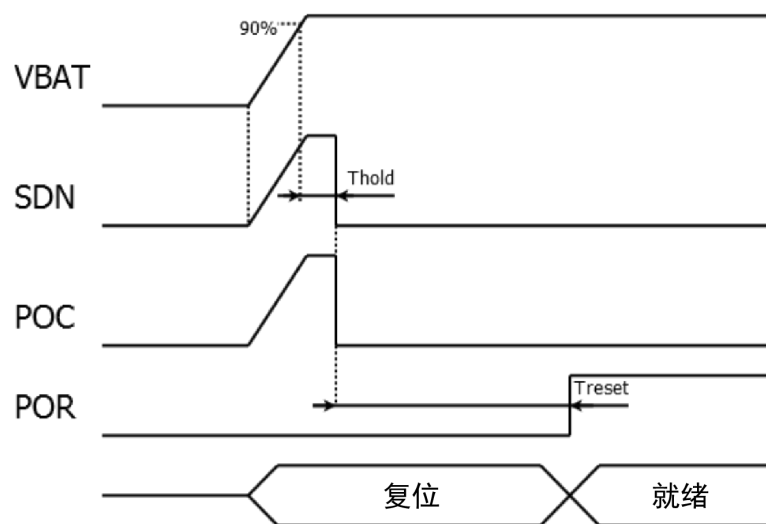
参数	备注	最小值	典型值	最大值	单位
复位启动阈值电压			0.5		V
保持脉冲宽度 (T_{hold} , 下图)	为使 SDN 有效	1			μs
复位脉冲宽度 (T_{reset} , 下图)			0.7	2	ms
上电 VDD 斜升			2.0		V/ms

下图展示了 S2-LP 的控制方式，即 SDN 信号必须绑定到 VBAT 引脚，以避免启动阶段的两个潜在问题：

1. GPIO 上出现可用指令前可能会发生跨导。
2. SDN 焊盘上的 ESD 保护二极管可吸收与 SDN 相连的外部驱动器上的电流。

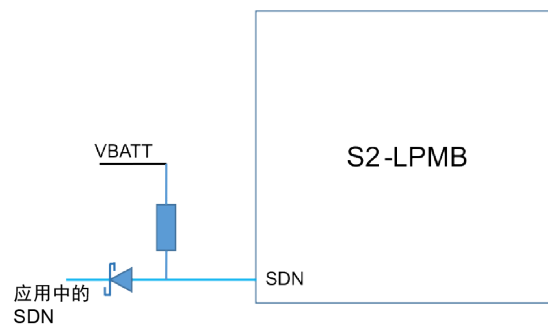
另外，SDN 信号还会生成内部信号（POC），当其设为 1 时，将禁用数字 I/O。

图 7. 启动阶段



可能连接示例

图 8. SDN 引脚的可能连接示例



5.3 射频合成器

连接至 XIN 和 XOUT 的晶振为频率合成器提供时钟信号。允许的时钟信号频率在[24-26]与[48-52] MHz 范围之间。

作为替代方案，外部时钟信号也可馈送 XIN，以确保正常工作。采用此选项时，XOUT 可浮空或绑定到接地。

由于不能在双倍频率（48、50 或 52 MHz）下记录数字宏的时间，这种情况下，将使用分频时钟（参见第 4.7 节“晶体振荡器”）。

集成式锁相环（PLL）能够合成 413 - 479 MHz、452 - 527 MHz、826 - 958 MHz 或 904 - 1055 MHz 频段，从而为 RX 链提供 LO 信号，为 TX 链中的 PA 提供输入信号。

根据使用的射频频率和通道，可能需要精度非常高的晶振或 TCXO。

射频合成器采用分数式 sigma-delta 架构，以实现快速稳定和窄通道间隔。它完全集成，并使用多频段 VCO 覆盖整个频率范围。所有内部校准均自动完成。

根据合成的频率，用户必须根据 LO 频率变化来设置电荷泵电流，以获得恒定的环路带宽。电荷泵电流由 PLL_CP_ISEL 字段（SYNT3 寄存器）和 PLL_PFD_SPLIT_EN（SYNTH_CONFIG2）控制。这些字段应按以下方式设置：

表 37. 电荷泵字

VCO 频率 (MHz)	f _{xo} (MHz)	PLL_CP_ISEL	PLL_PFD_SPLIT_EN	ICP (μA)
3760	50	010	0	120
3760	25	001	1	200
3460	50	011	0	140
3460	25	010	1	240

S2-LP 会为频率合成器提供自动且非常快速的校准过程。如果未禁用，则每次合成器需要锁定到编程的射频通道频率时都会执行校准（从 READY 过渡到 LOCK/TX/RX 或者从 RX 过渡到 TX 或反之）。完成后，S2-LP 使用校准字并存储到寄存器中。

为了在校准过程禁用的情况下锁定合成器，必须由用户预先将正确的校准字分别存储到 TX 和 RX 寄存器中。其优点是能够减少锁定设置时间。

由于合成器的响应时间缩短且编程非常快速，因此过渡时间使 S2-LP 可以完成跳频操作。

5.3.1 射频通道频率设置

通道中心频率可编程如下：

中心频率设置

$$f_c = f_{base} + \left(\frac{f_{xo}}{2^{15}} \cdot CHSPACE \right) \cdot CHNUM \quad (6)$$

f_{base} 设置主通道频率；此值取决于 f_{xo} 值（XTAL 振荡器的频率，通常为 24-26 MHz 或 48-52 MHz）。

基本频率设置

$$f_{base} = \frac{f_{xo}}{\frac{B}{2} \cdot D} \cdot \frac{SYNT}{2^{20}} \quad (7)$$

其中：

SYNT 是可编程的 28 位整数（SYNT[3:0]寄存器）。

B 是环外 SYNTH 分频器（SYNT3 寄存器的 BS 字段）：

PLL 分频器

(8)

$$B = \begin{cases} 4 & \text{适于高频段 (826 MHz - 1055 MHz, BS = 0)} \\ 8 & \text{适于中频段 (413 MHz - 527 MHz, BS = 1)} \end{cases}$$

D 是参考分频器 (XO_RCO_CONFIG0 寄存器的 REFDIV 位)

参考分频器

$$D = \begin{cases} 1 & \text{如果 REFDIV = 0, 则内部参考分频器禁用} \\ 2 & \text{如果 REFDIV = 1, 则内部参考分频器启用} \end{cases} \quad (9)$$

基本频率编程值的分辨率取决于所选的实际频段。

表 38. 频率分辨率

fxo [MHz]	高频段分辨率[Hz]	低频段分辨率[Hz]
24	11.4	5.7
25	11.9	6.0
26	12.4	6.2
48	22.9	11.4
50	23.8	11.9
52	24.8	12.4

f_c 是与指定通道相关的频率。射频通道可使用 CHSPACE 和 CHNUM 寄存器定义。如此一来, 仅需更改 8 位寄存器, 即可更快地改变通道, 从而设置 256 个通道和跳频序列。对于 26 MHz 配置, 实际通道间隔为 793 Hz - 202342 Hz (793 Hz 步长), 对于 52 MHz 配置, 实际通道间隔为 1587 - 404685 Hz (1587 Hz 步长)。

表 39. 通道间隔分辨率

fxo [MHz]	通道间隔分辨率[Hz]
24	732.42
25	762.94
26	793.45
48	1464.84
50	1525.88
52	1586.91

5.4

数字调制器

S2-LP 支持频率调制: 2-FSK、4-FSK、2-GFSK、4-GFSK 以及幅度调制 OOK 和 ASK。使用寄存器, 用户还可以编写非调制载波, 以进行实验室测试和测量。在直接极性调制的特殊模式下, 可以构建特定的调制方案, 从而直接控制合成载波的幅度和频率。使用寄存器 MOD_TYPE 选择以下调制方案之一。

表 40. 调制方案

MOD_TYPE	调制方案
0000b	2-FSK
0001b	4-FSK
0010b	2-GFSK
0011b	4-GFSK
0101b	ASK/OOK
0110b	直接极性 (仅 TX)
0111b	CW

5.4.1 调频

对于 2-（G）FSK 和 4-（G）FSK 调频，可以根据以下公式在取决于 f_{xo} （XTAL 频率）的较宽范围内调整频率偏移：

频率偏移

$$f_{dev} = \begin{cases} \frac{f_{xo}}{2^{19}} \cdot \frac{\text{round}(D \cdot FDEV_M \cdot B/8)}{D \cdot B} & \text{如果 } FDEV_E = 0 \\ \frac{f_{xo}}{2^{19}} \cdot \frac{\text{round}(D \cdot (256 + FDEV_M) \cdot 2^{(FDEV_E - 1)} \cdot B/8)}{D \cdot B} & \text{如果 } FDEV_E > 0 \end{cases} \quad (10)$$

其中 f_{xo} 是 XTAL 振荡频率，D 是参考分频器，B 是频段选择器。

编程的频率偏移对应外部星座符号的偏移。内部符号的偏移是此编程值的 1/3，如下表所示，下表中提供了 4 个选项。

此外，由于通常以字节为单位布置有效负载，所以布置时可以利用 CONST_MAP（寄存器 MOD1）通过以下方式更改 2-（G）FSK 和 4-（G）FSK 调制的映射：

表 41. 星座映射 2-（G）FSK

格式	符号	CONST_MAP 编码			
		0	1	2	3
2-(G)FSK	0	-FDEV	NA	+FDEV	NA
	1	+FDEV	NA	-FDEV	NA

表 42. 星座映射 4-（G）FSK

格式	符号	CONST_MAP 编码			
		0	1	2	3
4-(G)FSK	00	-FDEV/3	-FDEV	+FDEV/3	+FDEV
	01	-FDEV	-FDEV/3	+FDEV	+FDEV/3
	10	+FDEV/3	+FDEV	-FDEV/3	-FDEV
	11	+FDEV	+FDEV/3	-FDEV	-FDEV/3

另外，在 4-（G）FSK 调制时，还可以使用 4FSK_SYM_SWAP 字段（寄存器 PCKTCTRL3）交换符号，如下所示：

$$\begin{aligned} &\text{当 4FSK_SYM_SWAP} = 0 \text{ 时:} \\ &\quad \begin{cases} S0 = \langle b7b6 \rangle \\ S1 = \langle b5b4 \rangle \\ S2 = \langle b3b2 \rangle \\ S3 = \langle b1b0 \rangle \end{cases} \\ &\text{当 4FSK_SYM_SWAP} = 1 \text{ 时:} \\ &\quad \begin{cases} S0 = \langle b6b7 \rangle \\ S1 = \langle b4b5 \rangle \\ S2 = \langle b2b3 \rangle \\ S3 = \langle b0b1 \rangle \end{cases} \end{aligned} \quad (11)$$

5.4.1.1 高斯成形

在 2-GFSK 或 4-GFSK 模式下，高斯滤波器 BT 乘积可以利用寄存器 BT_SEL 设置为 1 或 0.5。

高斯滤波通过多相滤波实现，每个符号时间包含 8 个抽头。为了进一步缓和滤波器形状并改进频谱整形，可以通过设置寄存器 MOD_INTERP_EN，对滤波器输出进行线性插值。

将数学插值因子应用到高斯滤波器输出的每个样本。如果数据率对应 DATA_RATE_E < 5，则该因子为 64；

如果 $5 \leq \text{DATA_RATE_E} < 11$ ，则该因子自动缩放为 $\frac{64}{2^{\text{DATA_RATE_E}-5}}$ ；如果 DATA_RATE_E = 11，则自动禁用该因子。

注意： 实现的实际插值因子可能会受到频率合成器的最小频率分辨率限制。

5.4.1.2 4- (G) FSK ISI 消除

由于 4- (G) FSK 调制格式会在很大程度上受到符号间干扰的影响，因此在解调器中引入了 ISI 消除均衡器。均衡器可以通过使用 EQU_CTRL 寄存器在两种模式下启用：单通均衡和双通均衡。通常使用双通均衡可以实现最佳性能。

5.4.2 幅度调制

S2-LP 支持幅度调制 OOK 和 ASK。ASK 的选择取决于功率斜升使能。

当选择 OOK 时，将在通过寄存器 PA_POWER[PA_LEVEL_MAX_INDEX]设置的编程功率下传输位 ‘1’，并在无输出功率（PA 关闭）情况下，按照寄存器 PA_POWER[0]指定，传输位 ‘0’。

如果 PA_POWER[0] = 0，则调制模式将为 OOK，否则当 PA_POWER[0]未设为 0 时，调制模式将为 ASK。通过将 CONST_MAP 寄存器设置为任何非零值，即可使 0/1 映射反转。

当选择 ASK 时，传输位 ‘1’ 时功率斜升从寄存器 PA_POWER[0]指定的最小值增加到寄存器 PA_POWER[PA_LEVEL_MAX_INDEX]中指定的 PA 最大水平，对于位 ‘0’ 则执行相反过程。每个功率步长的持续时间是符号时间的 1/8 的倍数，可通过寄存器 PA_RAMP_STEP_WIDTH 进行配置。如果连续传输多个 ‘1’，则 PA 功率将使输出功率保持为编程值。如果连续传输多个 ‘0’，则对于第一个 ‘0’ 以后的所有 ‘0’，PA 功率将保持为最低功率。

为了改进频谱发射掩码 ASK，实施了数字插值可选功能。当通过寄存器 PA_INTERP_EN 启用此功能时，调制器将对 PA_POWER 寄存器中指定的功率值进行线性插值，然后再应用到 PA。

如果数据率对应 DATA_RATE_E < 5，则每个斜升步长的插值因子为 64 倍；如果 $5 \leq \text{DATA_RATE_E} < 11$ ，则该因子自动缩放为 $64/2^{(\text{DATA_RATE_E}-5)}$ ；如果 DATA_RATE_E = 11，则自动禁用该因子。

请注意，当 DATA_RATE_E ≥ 5 时，连续 PA 标记之间的时钟周期数始终在 8 与 4 之间（DATA_RATE_M=0 时为 8，DATA_RATE_M=65535 时为 4）。

OOK/ASK 解调通过 RSSI_FLT 寄存器中的 OOK_PEAK_DECAY 参数（建议值为 3）控制。

5.4.2.1 OOK 平滑

OOK 可以利用数据路径中添加的 FIR 滤波器进行平滑处理。通过将寄存器 PA_CONFIG1 中的 FIR_EN 位设为 1，即可实现此功能。

FIR 滤波器不能完全自定义，但可以设置为频谱形状（和带宽）不同的 3 种不同配置：

- **滤波器：**针对过采样 8 次的位流进行适当的 FIR 滤波；
- **斜升：**优化 FIR 滤波器，从而在 PA_POWER_MAX 与 PA_POWER_0 之间执行斜升（对于 OOK，此值应设为 0）。
- **切换：**逻辑 1 和 0 与单个功率值相关，预计不会在这 2 个逻辑之间转换。

当 FIR_EN 位为 1 时，DIG_SMOOTH_EN（PA_POWER_0 寄存器）必须设为 1。

最后，可以使用二阶贝塞尔模拟滤波器使输出信号平滑。此滤波器的带宽应根据设置寄存器 PA_CONFIG0 的 PA_FC 字段时使用的数据率进行设置，如下表所示：

表 43. PA 贝塞尔滤波器字

PA_FC 位	截止频率 (kHz)	最大数据率 (Kbit/s)
00	12.5	16
01	25	32
10	50	62.5
11	100	125

注意: FIR 斜升模式的使用与数字斜升模式相互排斥。当使用数字斜升时，应禁用 FIR 斜升。反之亦然，如果使用 FIR 斜升，则不使用数字斜升。

5.4.3 直接极性模式

S2-LP 允许用户以非常低的电平驱动 SYNTH 和 PA。以与 DATARATE 芯片设置相关的速率，对 TX_FIFO 中写入的字节对进行采样（采样率 = 8*DATARATE）。

此字节对的第一个字节驱动频率合成器，以获得以下公式给出的瞬时输出频率偏移：

极性模式下的频率偏移

$$f_{dev} = f_{dev_programmed} * \frac{f_{dev_fifo_sample}}{128} \quad (12)$$

其中 $f_{dev_programmed}$ 是通过寄存器 MOD[1:0]在芯片中编程的频率偏移（参见第 5.4.1 节“调频”）， $f_{dev_fifo_sample}$ 是从 TX_FIFO 中采样的字节对的第一个字节。

$f_{dev_fifo_sample}$ 可以理解为是一个 2 补数 8 位数，因此可以是正值，也可以是负值。

瞬时频率的计算公式如下：

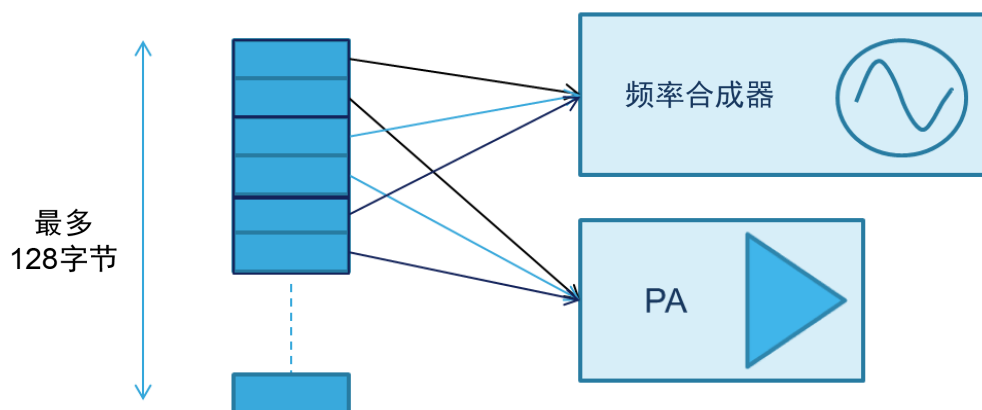
极性模式下的瞬时功率

$$f = f_{c_programmed} + f_{dev} \quad (13)$$

TX_FIFO 对的第二个字节驱动 PA，提供瞬时输出功率。

根据与 PA_POWER 寄存器相同的代码后面的此值，将生成输出功率（参见第 5.6.1 节“PA 配置”）。

图 9. 直接极性模式展示了如何从 TX FIFO 进行字节对采样并发送到 SYNTH 和 PA 模块。

图 9. 直接极性模式


对于正常的 TX 操作，将消耗 TX_FIFO 样本，并需要管理 TX_FIFO_THRESHOLD，以执行长度超过 128 个样本的传输。

传输绝不会自动停止，应发出特定指令 SABORT 才能终止传输。

此功能适于实现差分二进制相移键控调制（DBPSK），如 SigFox 协议使用的数据调制。

5.4.4 测试模式

5.4.4.1 连续波

设备可通过编程生成无任何调制的连续波载波。这样，将持续传输载波，直至向设备发送 SABORT 指令。
如需设置连续波，则（MOD2 寄存器的）MOD_TYPE 字段必须设置为 0x77。

5.4.4.2 PN9

可将伪随机二进制序列 9（PN9）设置为调制器的数据源。这样，将持续调制这些数据，直至向设备发送 SABORT 指令。

（PCKTCTRL1 寄存器的）TXSOURCE 字段必须设置为 0x03。

5.4.5 数据率

可编程的数据率在 0.1 kbps 到 500 kbps 之间（更多详情请参见表 12. 一般特性）。

将 DATARATE_M 和 DATARATE_E 寄存器的值与以每秒符号数为单位的数据率联系起来的数据率公式如下：

数据率公式

$$DataRate = \begin{cases} f_{dig} \cdot \frac{DATARATE_M}{2^{32}} & \text{如果 } DATARATE_E = 0 \\ f_{dig} \cdot \frac{(2^{16} + DATARATE_M) \cdot 2^{DATARATE_E}}{2^{33}} & \text{如果 } DATARATE_E > 0 \\ \frac{f_{dig}}{8 \cdot DATARATE_M} & \text{如果 } DATARATE_E = 15 \end{cases} \quad (14)$$

其中 f_{dig} 是数字时钟频率。

如果 $DATARATE_E < 15$ ，则实际的调制器时间则由分数时钟分频器生成，因此会受到一定量抖动的影响。为了在特定模式下产生无抖动的数据率，必须使用最后一个等式， $DATARATE_E = 15$ （仅限传输）。

5.5 接收器

S2-LP 包含一个低功耗低中频接收器，它能够放大输入信号，并以适当的信噪比将其提供给 ADC。射频天线信号通过外部巴伦转换为差分信号，此外巴伦还执行阻抗转换。接收器增益可进行编程，以适应动态范围内的 ADC 输入信号。在中频下完成降压转换后，采用一阶滤波器减弱带外阻塞。

5.5.1 自动频率补偿

自动频率补偿（简称 AFC）算法可在一定限度内补偿发送设备与接收设备之间因晶振不准确等因素导致的相对频率误差。

AFC 算法仅适用于频率调制，如 2-（G）FSK 和 4-（G）FSK。

由于所采用的解调算法，在分割前，任何频率误差都会导致解调信号出现直流偏移。

AFC 的基本工作原理是检测最大和最小信号频率，然后计算修正，从而消除上述偏移。

此修正将以偏移补偿形式应用到分割器级（默认模式），或者利用此修正来调整第二中频转换级频率。在前一种模式下，可以快速恢复频率误差，但无法防止通道滤波器截断部分收到的信号功率；在后一种模式下，将在进入通道滤波器前调整信号频率，因此可以避免功率损失，但是需要更长的稳定时间。正常操作时建议使用第一种模式。

AFC 还通过 AFC_CORR 寄存器提供估计的频率误差。如果已知频率误差恒定（例如，同一对设备之间始终进行通信），则可以直接使用此值校正编程的中心频率。

AFC_CORR 寄存器：

$F_{dig} / (3 \cdot 2^{13})$ ，其中 F_{dig} 是数字时钟频率（24、25 或 26 MHz）。

1 LSB 为：

24 MHz：976.5625 Hz

25 MHz：1017.25260416 Hz

26 MHz 处：1057.9427083 Hz

为了保证快速锁定和顺利跟踪，AFC 具有快速模式和慢速模式。一旦超过 RSSI 阈值，AFC 将以快速模式启动，并将在可编程周期后切换到慢速模式。

AFC 由以下参数控制：

- RSSI 阈值：此参数设置 AFC 算法启动时的最小信号功率（RSSI_TH 寄存器）。
- AFC 快速增益 log2：此参数设置快速模式下的环路增益（AFC0 寄存器），允许范围为 0...15。
- AFC 慢速增益 log2：此参数设置慢速模式下的环路增益（AFC0 寄存器），允许范围为 0...15。
- AFC 快速期：此参数以样本数量设置快速期的长度（AFC1 寄存器），允许范围为 0...255。此参数的建议设置为快速期等于前导码长度。由于算法通常在每个符号上操作 2 个样本，因此编程值应是前导码符号数量的两倍。如果此参数设为 0，则通过同步字检测控制快慢模式的切换，例如，在同步字检测前使用快速增益，在同步字检测后使用慢速增益。
- AFC 模式：此参数设置 AFC 修正模式（AFC2 寄存器 0b：分割器修正，1b：第二中频修正）。
- AFC 启用：此参数启用 AFC 算法（AFC2 寄存器）。

5.5.2 自动增益控制

自动增益控制（简称 AGC）算法旨在从收到的约 -50 dBm 信号功率开始，以 6 dB 步长控制 RF 链的增益，达到 48 dB 的最大衰减量，从而使 IF ADC 输入处的信号幅度保持在特定范围内。

从实现角度看，在初级抽取滤波器链后面的数字域中测量（峰值）信号幅度，并与下限阈值和上限阈值进行比较。如果幅度高于上限阈值，则循序地增加衰减，直到幅度低于阈值；如果幅度低于下限阈值，则循序地减小衰减，直到幅度高于阈值。

AGC 算法由以下参数控制：

上限阈值：此值设置数字信号电平，如果高于此电平，将增加射频衰减（AGCCTRL1 寄存器，允许值 0...15）。此参数的建议设置为 0x5。

下限阈值：如果模拟衰减步长明显分布在标称 6 dB 衰减量附近，使用此参数可以更好地调谐下限阈值。实际用于每个步长的阈值会通过 LOW_THRESHOLD_SEL（AGCCTRL3）寄存器的各位进行选择。下限阈值 0 的建议设置为 0x5，下限阈值 1 的建议设置为 0x4。LOW_THRESHOLD_SEL 的建议值为 0x10。

测量时间：此参数设置在减小 AGC 衰减量前监测信号电平的测量间隔。尤其是，如果信号电平在此期间始终低于下限阈值，将减小衰减。

实际时间为 $T_{AGC\ meas} = \frac{12}{f_{dig}} \cdot 2^{MEAS_TIME}$ ，范围在约 0.5 μ s 至 15 ms 之间。

对于调频，测量时间通常设置为几 μ s，以实现算法的快速稳定。

对于幅度，为了避免特性不稳定，测量时间必须大于在前导码/同步字期间预期的最长 ‘0’ 符号序列的持续时间。

该参数的默认值为 0x2。

保持时间：此参数设置算法使信号电平在衰减水平变化后达到稳定的等待时间。

实际时间为 $T_{AGC\ hold} = \frac{12}{f_{dig}} \cdot HOLD_TIME$ ，范围在约 0.5 μs 至 32 μs 之间。

此参数的建议设置为 0x0C。

AGC 启用：启用 AGC 算法。

同步冻结：收到同步字后冻结 AGC 电平。

AGC 算法的工作方式如下：

- 如果幅度高于**上限阈值**，则将循序地增加衰减，直至幅度低于此阈值。这种情况下，Tmeas 设为 0，且仅使用保持时间。因此，如果信号高于上限阈值，则每 Thold 秒更改一次 AGC 字。
- 如果幅度低于**下限阈值**，则将循序地减小衰减，直至幅度高于此阈值。这种情况下，Tmeas 设为以下值：Thold = (12*2MEAS_TIME) / fdig。因此，如果信号低于下限阈值，则每 Tmeas + Thold 秒更改一次 AGC 字。

两个操作循环反复执行，直到输入信号强度介于上限阈值和下限阈值之间。

5.5.3 符号定时恢复

S2-LP 支持两种不同的定时恢复算法。算法的选择通过寄存器 CLOCK_REC_ALGO_SEL 完成。

- 如果 CLOCK_REC_ALGO_SEL = 0，则使用简单的一阶算法（简称 DLL）。
- 如果 CLOCK_REC_ALGO_SEL = 1，则使用二阶算法（简称 PLL）。

除了上述配置参数外，以下寄存器的设置也会影响时钟恢复算法的特性。

- **后置滤波器长度：**此参数控制解调器后置滤波器的长度（CLOCKREC 寄存器）。将此值设为 1B 可能会提高解调性能，但是会减慢恢复速度。此参数的建议值为 0B。
- **RSSI 阈值：**此参数设置定时恢复启动时的最小信号功率（RSSI_TH 寄存器）。

5.5.3.1 DLL 模式

DLL 算法基于一阶环，仅可控制本地位定时发生器的延迟，从而使其与收到的位周期一致。如果实际收到的位周期与标称位周期之间存在误差，则相对边沿将随时间漂移，且算法将定期应用延迟修正来恢复。由于存在较长的 0 或 1 序列，因此无法估计任何定时误差，如果周期误差较大（大于 3%），则环路将失锁。

环路的收敛速度由 CLOCKREC1 和 CLOCKREC2 寄存器中的 CLK_REC_P_GAIN_FAST/SLOW 参数（KP）控制，此值越小，环路越快。允许的 KP 值为 0 - 7。适于所有调制和数据率的最佳值为 KP = 1 或 KP = 2。

5.5.3.2 PLL 模式

PLL 算法跟踪本地定时发生器相对于收到的位周期的相位误差，并控制频率和相位，以实现定时锁定。一旦估计存在相对周期误差并在例如前导码阶段予以校正，那么即使存在较长的 0 或 1 序列，环路也能够保持锁定。

为了提高算法的性能，可以配置两组增益系数，分别用于同步字检测之前和之后。

尤其是，同步前使用 CLK_REC_I_GAIN_FAST 和 CLK_REC_P_GAIN_FAST，而同步检测后则使用 CLK_REC_I_GAIN_SLOW 和 CLK_REC_P_GAIN_SLOW。

5.5.4 RX 通道滤波器带宽

可编程的接收器通道滤波器带宽介于 1 kHz - 800 kHz 之间。请根据下表通过寄存器 CHFLT 进行设置。

表 44. 通道滤波器字

	E=0	E=1	E=2	E=3	E=4	E=5	E=6	E=7	E=8	E=9
M=0	800.1	450.9	224.7	112.3	56.1	28.0	14.0	7.0	3.5	1.8
M=1	795.1	425.9	212.4	106.2	53.0	26.5	13.3	6.6	3.3	1.7
M=2	768.4	403.2	201.1	100.5	50.2	25.1	12.6	6.3	3.1	1.6
M=3	736.8	380.8	190.0	95.0	47.4	23.7	11.9	5.9	3.0	1.5
M=4	705.1	362.1	180.7	90.3	45.1	22.6	11.3	5.6	2.8	1.4
M=5	670.9	341.7	170.6	85.3	42.6	21.3	10.6	5.3	2.7	1.3
M=6	642.3	325.4	162.4	81.2	40.6	20.3	10.1	5.1	2.5	1.3
M=7	586.7	294.5	147.1	73.5	36.7	18.4	9.2	4.6	2.3	1.2
M=8	541.4	270.3	135.0	67.5	33.7	16.9	8.4	4.2	2.1	1.1

将上表中的值乘以系数 $\frac{f_{dig}}{26000000}$ ，即可获得任何数字时钟频率的实际滤波器带宽。带宽值预期用于双端。

5.5.5 中频设置

中频 (IF) 可以通过寄存器 IF_OFFSET_ANA 和 IF_OFFSET_DIG 进行调整和控制，并且可以设置如下：

中频

$$f_{IF} = \frac{f_{xo}}{12} \cdot \frac{(IF_OFFSET_ANA + 100)}{2^{11}} = \frac{f_{dig}}{12} \cdot \frac{(IF_OFFSET_DIG + 100)}{2^{11}} \quad (15)$$

其中 f_{xo} 是 XTAL 振荡器频率， f_{dig} 是数字时钟频率。建议 IF 值约为 300 kHz。

5.5.6 RX 定时器管理

使用的可编程 RX 定时器可通过质量指示符进行配置，从而避免在有效数据包期间因 RX 定时器超时造成不必要的中断。用于停止 RX 定时器的质量指示符包括 SQI、CS 和 PQI。更具体地说，可以配置任何质量指示符之间的 AND 或 OR 布尔关系，以适于用户应用。特别是，需要始终包含有效的 SQI 检查，以避免在超时停止但未检测到有效 SQI 时无限期地保持在 RX 状态（这种情况下，可以使用 SABORT 指令退出 RX 状态）。

定时器超时后，将中止接收，并丢弃数据包。

表 45. RX 定时器停止条件配置

RX_TIMEOUT_AND_OR_SELECT	CS_TIMEOUT_MASK	SQI_TIMEOUT_MASK	PQI_TIMEOUT_MASK	说明
0	0	0	0	RX 超时绝不会过期，并在接收数据包后结束接收
1	0	0	0	RX 超时无法停止。它在 RX 状态下开始并在结束时过期
X	1	0	0	RSSI 高于阈值
X	0	1	0	SQI 高于阈值（默认）
X	0	0	1	PQI 高于阈值
0	1	1	0	RSSI 和 SQI 均高于阈值
0	1	0	1	RSSI 和 PQI 均高于阈值
0	0	1	1	SQI 和 PQI 均高于阈值
0	1	1	1	全部高于阈值
1	1	1	0	RSSI 或 SQI 高于阈值
1	1	0	1	RSSI 或 PQI 高于阈值
1	0	1	1	SQI 或 PQI 高于阈值
1	1	1	1	任意高于阈值

5.5.7 接收器数据模式

直接模式主要用于完全旁路自动数据包处理程序，从而为用户在选择帧格式时提供灵活性。尤其是：

- **直通 FIFO 模式：**连续接收数据包字节并写入到 RX FIFO 中，而不进行任何处理。微控制器负责避免 RX FIFO 上的任何溢出条件。
- **直通 GPIO 模式：**将数据包位连续写入到一个 GPIO 引脚，而不进行任何处理。为了实现外部数据接收器的同步，还在一个 GPIO 引脚上提供一个数据时钟信号。设备会在此时钟信号的下降沿时更新数据，因此 MCU 必须在 CLK 的下降沿期间读取数据。

5.5.8 接收器质量指示符

5.5.8.1 RSSI

测得 RSSI 的步长为 1 dB，范围在 0 - 255 之间（1 字节值），其偏移导致数字 0 对应-146 dBm，因此可以通过减去 146，转换寄存器值（dBm）。为了获得准确的绝对功率测量值，可能需要实验室校准。RSSI 值可以通过两个寄存器读取：RSSI_LEVEL_CAPTURE and RSSI_LEVEL_RUN.特别是，RSSI_LEVEL_CAPTURE 报告在同步字检测结束、通过 SABORT 指令退出 RX 状态或 RX 超时过期时捕获的 RSSI 值，而 RSSI_LEVEL_RUN 报告 RSSI 滤波器的连续输出。最后一种模式支持连续快速 SPI 读取，这意味着如果 SPI 接口的 CSn 信号在前 16 位（S2-LP 状态寄存器）后保持低电平，那么将每 8 个 SPI 时钟周期提供一个新 RSSI 值（此模式与 SPI 突发模式相同，但地址不会自动增加）。

5.5.8.2 载波侦听

载波侦听功能可用于检测是否收到任何射频信号，此检测基于测得的 RSSI 值。载波侦听具有两种工作模式：静态和动态载波侦听。

当使用静态载波侦听（CS_MODE = 0）时，如果测得 RSSI 高于 RSSI_TH 寄存器中指定的值，则视为载波侦听信号有效，如果 RSSI 比相同阈值低 3 dB，则视为载波传感信号无效。

当使用动态载波侦听（CS_MODE = 1、2、3）时，如果信号高于阈值，并检测到功率快速增加 6、12 或 18 dB，则视为载波侦听信号有效；如果检测到相同幅度的功率下降，则视为信号无效。

载波侦听信号还在内部用于解调器，以启动自动频率补偿和定时恢复算法，并用于 CSMA 过程（在此用途中，应设置 CS_MODE = 0）。

载波侦听功能由以下参数控制：

- **RSSI 阈值：**此参数设置载波侦听信号有效时的最小信号功率（RSSI_TH 寄存器）。
- **CS 模式：**此参数控制载波侦听工作模式。

表 46. CS 模式描述

CS_MODE	说明
0	静态载波侦听
1	具有 6 dB 动态阈值的动态载波侦听
2	具有 12 dB 动态阈值的动态载波侦听
3	具有 18 dB 动态阈值的动态载波侦听

5.5.8.3 PQI

前导码质量指示符 (PQI) 旨在衡量所检测前导码的可靠性。每发生一次位反转, PQI 就加 1, 每发生一次位重复, PQI 就减 4。比较运行峰值 PQI 与阈值, 一旦超过阈值, 视为前导码 IRQ 有效。前导码质量指标阈值为 $4 \times PQI_TH$ (其中 $PQI_TH = 0, 1 \dots 15$)。

5.5.8.4 SQI

同步质量指示符 (SQI) 旨在衡量收到的同步字和预期的同步字之间的最佳相关性。此指示符计算为收到的数据流和预期的同步字之间的峰值互相关性。如果 $SQI_EN = 1b$, 则比较运行峰值 SQI 与阈值, 一旦超过阈值, 视为同步 IRQ 有效。同步质量阈值等于 $SYNC_LEN - 2 \times SQI_TH$ (其中 $SQI_TH = 0, 1 \dots 7$)。当 $SQI_TH = 0b$ 时, 需要完美匹配。建议 SQI 检查始终启用。SQI 峰值可从寄存器 $SQI[5:0]$ 中读取, 表示峰值在 0 - 32 之间, 而当位 $SQI[6]$ 等于 '1' 时, 则表示 SQI 峰值参照辅助同步字。

5.5.9 CS 消隐

CS 消隐功能可阻止在实时 RSSI 值低于 RSSI 阈值 (通过 $RSSI_TH$ 字段设置) 时接收数据。此功能可以通过 ANT_SELECT_CONF 寄存器中的 $CS_BLANKING$ 位启用。

5.5.10 天线切换

设备采用基于切换的天线分集算法。天线切换功能支持通过控制外部开关来选择天线, 从而提供测得的最高 RSSI。切换决定基于在前导码接收期间比较天线 1 与天线 2 上收到的功率水平, 然后通过 GPIO 控制外部射频开关来选择天线, 从而提供测得的最高 RSSI。

当天线切换启用时, 在接收每个数据包的前导码过程中将反复切换两个天线, 直至达到载波侦听阈值 (必须使用静态 CS 模式)。此后, 将选择功率最高的天线, 并冻结切换。开关控制信号可通过 GPIO 和 $MC_STATE[1]$ 寄存器提供。

此算法由以下参数控制:

- AS_MEAS_TIME : 此寄存器/参数控制 RSSI 测量的时间间隔。实际测量时间通过以下公式计算得出。

天线切换测量时间

$$T_{meas} = \frac{24 \cdot 2^{CHFLT_E} \cdot 2^{AS_MEAS_TIME}}{f_{dig}} \quad (16)$$

对于 FSK 调制, 使用整个 T_{meas} , 以使信号电平在天线切换后达到稳定并在此时间结束后进行一次测量。

对于 OOK 调制, 与用于使信号电平在天线切换后达到稳定的 T_{meas} 相等的第一个间隔后, 使用仍然等于 T_{meas} 的第二个间隔执行峰值功率测量并选择最佳天线。

- AS_ENABLE : 此参数启用天线切换功能。

5.6 发射器

S2-LP 含有一个集成式 PA, 能够传输可以 0.5 dB 步长编程的 -30 dBm 至 +14 dBm (升压模式下的 +16 dBm) 之间的输出电平。

PA 为单端配置，配有专用引脚（TXOUT）。PA 输出缓慢增加和减小，以防止不必要的频谱扩散。在 TX 模式下，PA 将频率合成器生成的信号输出到天线端。传输的电力和谐波内容取决于 PA 遇到的外部阻抗。可以编程 TX，以发送未调制的载波。

输出级由 SMPS 通过外部扼流圈供电，并加载 LC 型网络，该网络具有转换天线阻抗和谐波滤波功能。TX 和 RX 引脚直接绑定，以共用天线。在 TX 期间，LNA 输入在内部对地短接，以允许外部网络共振，从而最大限度降低因 RX 导致的功率损耗。

5.6.1 PA 配置

PA 输出功率水平允许以 0.5 dB 步长进行编程。用户可以存储多达 8 个输出电平，以在调频传输以及 ASK 调制成形开始和结束时提供灵活的 PA 功率缓升和缓降。

当数字功率斜升启用时（PA_POWER0 寄存器中的 PA_RAMP_EN = 1），斜升从编程的最小输出功率开始，并在编程的最大值处停止，因此最多可以设置 8 个步长，如图 10. 输出功率斜升配置所示。根据实际数据率，插值因子在 64 - 1 之间。假设输出功率单调减小。每个步长保持以位周期单位（ $T_b/8$ ）表示的可编程时间间隔，最大值为 3（意味着 $4 \times T_b/8 = T_b/2$ ）。因此，PA 斜升可维持 4 T_b （如果比特率为 1.2 kbit/s，约为 3.3 ms）。

$$T_{ramp} = \frac{(PA_RAMP_STEP_LEN + 1) \times (PA_LEVEL_MAX_IDX + 1)}{8 \times DataRate} \quad (17)$$

其中 *DataRate* 是以符号数/秒表示的传输数据率。

8 个级别用于塑造 ASK 信号形状。这种情况下，调制器作为计数器，当传输 1 时，则计数，当传输 0 时，则倒数。计数器的计数速率是符号速率的 8 倍（这种情况下，步长宽度由符号速率确定）。

对于 OOK 调制，信号仅在两个电平之间突然切换：无功率和最大功率。利用设置 PA_RAMP_EN=0，即可进入此模式。

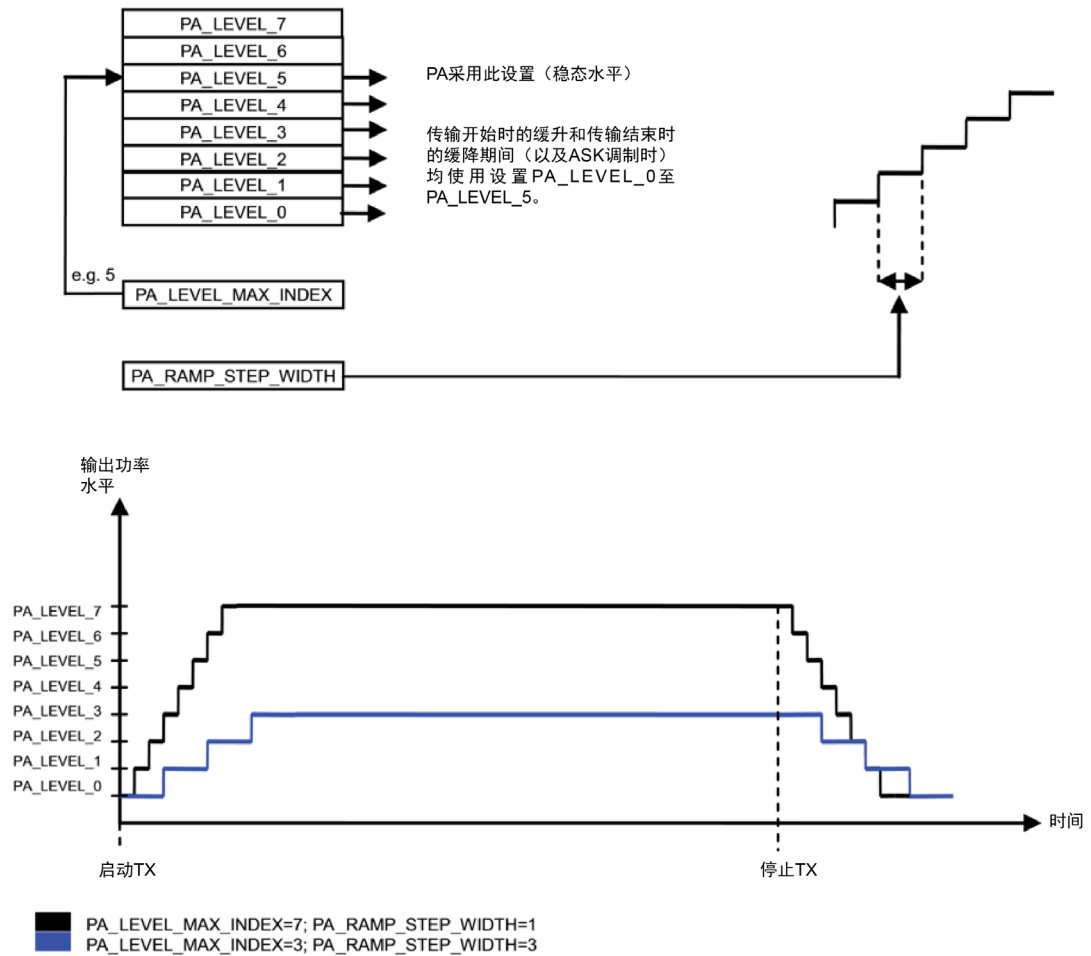
采用数字功率斜升时，可以通过 MOD1 寄存器的 PA_INTERP_EN 字段启用数字 PA 插值。

当此功能启用时，调制器会对 PA_POWER 寄存器中指定的功率值进行线性插值，然后再应用到 PA。

若数据率对应 DATA_RATE_E < 5，则施加到每个输出样本的数学插值因子为 64，然后自动缩放为

$\frac{64}{2^{DATA_RATE_E - 5}}$ ，若 DATA_RATE_E = 11，将自动禁用插值因子。

图 10. 输出功率斜升配置



5.6.2 发射器数据模式

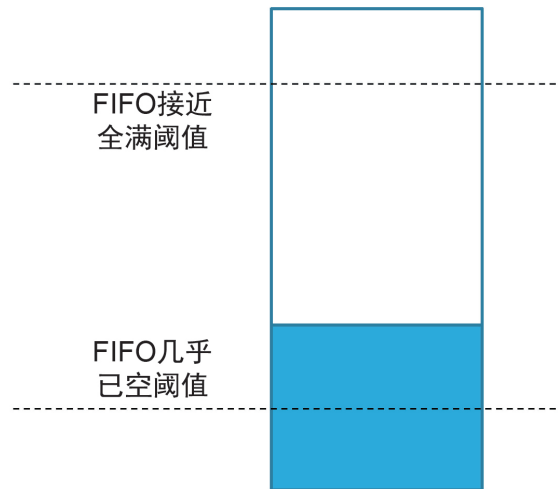
直接模式主要用于完全旁路自动数据包处理程序，从而为用户在选择帧格式时提供灵活性。具体而言：

- **直通 FIFO 模式：**将数据包写入到 TX FIFO 中。用户根据自己的需求构建数据包，包括前导码、有效负载等。传输数据而不进行任何处理。
- **直通 GPIO 模式：**从一个 GPIO 引脚连续读取数据包位，适当配置并传输而不进行任何处理。为了实现外部数据源的同步，还在一个 GPIO 引脚上提供一个数据时钟信号。设备在此时钟信号的上升沿时对数据进行采样；外部数据源负责在此上升沿时提供稳定输入。
- **PN9 模式：**在内部生成伪随机二进制序列。此模式仅限用于测试。

5.6.3 数据 FIFO

S2-LP 中包含两个具有 128 字节空间的数据 FIFO：即用于传输数据的 TX FIFO 和用于接收数据的 RX FIFO。SPI 接口用于从地址 0xFF 开始从 RX FIFO 读取数据以及将数据写入到 TX FIFO。

图 11. FIFO 中的阈值



TX FIFO 具有两个可编程阈值（参见上图）。当 TX FIFO 中的数据达到任何这些阈值时，就会发生中断事件。第一个阈值是“FIFO 接近全满”阈值，TX_AF_THR 寄存器。此字段中的值对应以字节数表示的所需阈值 + 2。当 TX FIFO 内的空位置（空闲）量达到此极限阈值时，就会对 MCU 生成中断，以便其可以发送 TX 指令，从而传输 TX FIFO 的内容。第二个 TX 阈值是“FIFO 几乎已空”阈值，TX_AE_THR 寄存器。当从 TX FIFO 中移出的数据达到几乎已空阈值时，也会生成中断。MCU 可以退出 TX 模式或将新数据填充到 TX FIFO 中。

RX FIFO 具有两个可编程阈值（参见上图）。第一个阈值是“FIFO 接近全满”阈值，RX_AF_THR0 寄存器。此寄存器中的值对应以字节数表示的所需阈值。当 RX FIFO 内的空位置（空闲）量达到此极限阈值时，将对 MCU 生成中断。MCU 之后应开始从 RX FIFO 读取数据。第二个 RX 阈值是“FIFO 几乎已空”阈值，RX_AE_THR 寄存器。当从 RX FIFO 中移出的数据达到几乎已空阈值时，也会生成中断。MCU 将需要切换到 RX 模式，将新数据填充到 RX FIFO，或者在 RX_AE_THR 寄存器指示的字节数后停止读取。

为了启用 RX_FIFO 阈值中断，FIFO_GPIO_OUT_MUX_SEL（PROTOCOL2 寄存器）位必须设为 1。要启用 TX_FIFO 阈值中断，FIFO_GPIO_OUT_MUX_SEL 必须设为 0。

FIFO 控制器会检测 RX FIFO 中的上溢或下溢。MCU 负责避免 TX FIFO 上溢，因为 MCU 仅可决定在 TX FIFO 上写入。TX FIFO 上溢会导致 TX FIFO 内容错误，而下溢会导致连续传输 TX FIFO 中存储的最后一个字节。同样地，当读取 RX FIFO 时，MCU 必须避免在达到已空状态后继续读取 RX FIFO，因为 RX FIFO 下溢将导致从 RX FIFO 读出的数据出错。

当检测到上溢或下溢时，MCU 必须发出 SABORT 和 FLUSHTXFIFO/ FLUSHRXFIFO 指令，然后再恢复正常的收发器活动。对于每个 FIFO，当检测到一个上述错误时，就会对 MCU 生成中断。

S2-LP 能够自动重传 FIFO 中存储的最后一个数据包（如果 PROTOCOL 寄存器中的 NMAX_RETX > 0，且连续重传之间未将新数据包加载到 TX FIFO）。此功能适用于“信标”传输或者当因缺乏有效确认而需要重传时。只有完全符合 TX FIFO 的数据包才可使用重传功能。当数据包长度超过 128 字节时，传输后的 FIFO 内容仅为有效负载的最后一部分。这种情况下，必须由 MCU 重新加载 FIFO。

TX FIFO 可通过发布 FLUSHTXFIFO 指令进行刷新（参见表 49. 指令）。同样，FLUSHRXFIFO 指令会刷新 RX FIFO。

TX/RX FIFO 的满/空状态可通过 MC_STATE 寄存器的[9:8]位读取，同时会生成相关的 IRQ。

在睡眠状态下，只有选择 SLEEP_B 模式时，才会保留 FIFO 内容（寄存器 0x79 中的位 SLEEP_MODE_SEL=1）。

5.7 集成式 RCO

S2-LP 包含一个精度高于 1% 的超低功耗 RC 振荡器。RC 振荡器频率经过校准作为参考 XO 频率。它取决于两个值：原始值（4 位）和精细值（5 位）。原始值通过线性搜索算法获取，此算法会计算每个值在 RCO 周期内的半时钟参考。当修正接近最终值时，二分搜索算法启动。

当 RCO_CALIBRATION 位设为 1 时，RCO 校准开始。当校准完成时，设置 RC_CAL_OK 位并且 ERROR_LOCK 位复位。

此外，睡眠或待机状态后，如果 RCO_CALIBRATION 位保持 1，当设备恢复就绪状态时，RCO 校准将自动运行，以补偿一些漂移。

使用以下过程可以执行 RCO 的离线校准：

1. 将此位设为 1，启用 RCO CALIB
2. 等待 RC_CAL_OK 变为 1
3. 复制 RWT_IN 和 RFB_IN 字段（寄存器 0x6E 和 0x6F）中的 RWT_OUT 和 RFB_OUT（寄存器 0x94 和 0x95）输出值
4. 将此位设为 0，禁用 RCO CALIB

这样，RCO 将在这些值下工作。建议反复执行 RCO 校准，以排除与温度变化相关的影响。如果以下睡眠时间（即使用 LDC 模式时）较短或与校准时间相当，建议使用此过程。

默认情况下，复位时会禁用校准，以避免使用超出范围的参考频率，正确配置内部时钟分频器后，用户可以通过寄存器启用 RCO 校准。

校准后，RCO 会生成时钟频率，而此频率取决于所使用的 XO 频率：

表 47. RCO 频率

参考频率[MHz]	RCO 频率 [kHz]
24 或 48	32
25 或 50	33.33
26 或 52	34.66

5.8 低电量指示器

电池指示器可为用户提供电池电压水平指示。检测电量的模块有两个：

- 具有固定阈值的欠压保护装置
- 具有可编程阈值的电池电量检测器

MCU 可根据需要利用这些模块提供即将发生电源故障预警。这种预警并不会复位系统，但将为 MCU 提供有序下电的准备时间，并为程序存储器中存储的数据提供硬件保护。

低电量指示器功能在任何 S2-LP 工作模式下均可用。由于此功能需要内部偏置电路工作，因此待机、睡眠和就绪模式下的总电流消耗会增加 400 μ A。

5.9 电压参考

此模块提供内部电路所需的精确参考电压。

6 工作模式

S2-LP 配有内置主控制器，该控制器在 SPI 指令驱动下控制两种主要工作模式之间的切换：发射器（TX）和接收器（RX）。

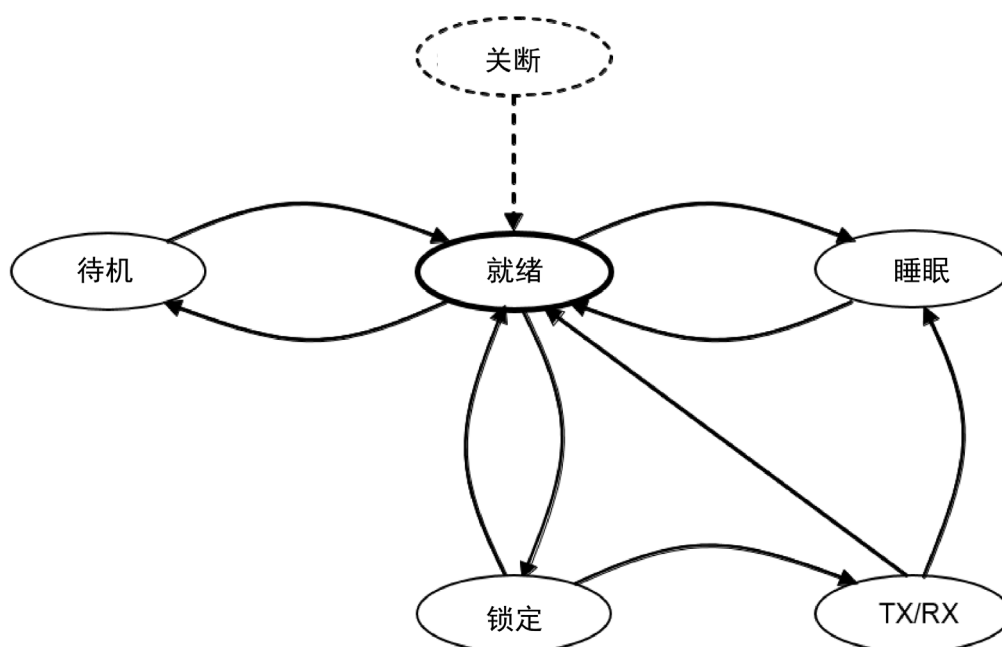
在关断状态下（S2-LP 可以通过外部引脚 SDN 开启/关闭），不会产生内部电源，且存储的所有数据和配置会丢失。

在关断状态时，S2-LP 可开启并进入具有参考时钟信号的就绪状态。

S2-LP 可从就绪状态切换至锁定状态，生成高精度 LO 信号，然后进入 TX 或 RX 模式。只有经历锁定状态后，才可以从 RX 切换到 TX 或者从 TX 切换到 RX。此操作由主控制器通过单个用户指令（TX 或 RX）进行管理。操作结束时，S2-LP 可返回到就绪状态或者可以进入功耗非常低的睡眠状态。

睡眠状态可以进行配置，以保留 FIFO 内容或不启用极低功耗模式。如果无需唤醒定时器，S2-LP 可从就绪状态切换到电流消耗最低的待机状态。

图 12. 状态图



三种状态：就绪、待机和锁定可定义为稳定状态。

所有其他状态均为瞬态，这意味着，在典型配置中，控制器在这些状态下最多保持任何超时定时器持续时间。此外，当未使用特定指令直接访问就绪和锁定状态时（例如，在达到 TX 或 RX 状态前暂时使用锁定状态时），这些状态也像瞬态一样。

SYNTH_SETUP 是在建议执行状态下发送 SABORT 指令时可以访问的稳定状态。如果在睡眠状态下将一对 SABORT 和 RX（或 TX）指令发送到设备，设备将仍处于睡眠状态，但如果传入 READY 指令，则会使设备进入 SYNTH SETUP 状态。

表 48. 状态说明

状态码	状态名称	说明
NA	关断	不产生内部电源
0x02	待机	唤醒定时器不激活
0x01	SLEEP_A	唤醒定时器激活，不保留 FIFO
0x03	SLEEP_B	唤醒定时器激活，保留 FIFO
0x00	就绪	无线电处于就绪状态
0x14	LOCKST	因锁定操作失败导致错误状态
0x0C	LOCKON	高精度 LO 信号可用
0x30	RX	无线电处于接收器模式
0x5C	TX	无线电处于发射器模式
0x50	SYNTH_SETUP	当在睡眠状态下发送一对 SABORT 和 RX（或 TX）指令时且发送 READY 指令前达到的非理想状态
0x7C	WAIT_SLEEP	在 LDC RX 模式下，在 RX 周期结束时生成至少一个中断时会进入的状态

S2-LP 利用指令更改工作模式以及使用其功能。指令通过 SPI 接口发送，然后可进行任何其他 SPI 访问，无需将 CSn 拉高。指令代码是通过 MOSI 引脚发送的第二个字节（第一个字节必须是 0x80）。这些指令在 SPI 传输完成后立即生效（无需任何 CSn 正沿）。

6.1 指令列表

表 49. 指令

指令代码	指令名	执行状态	说明
0x60	TX	就绪、SYNTH_SETUP	使 S2-LP 进入 TX 发送状态
0x61	RX	就绪、SYNTH_SETUP	使 S2-LP 进入 RX 接收状态
0x62	就绪	待机、睡眠、锁定	进入就绪状态
0x63	待机	就绪、SYNTH_SETUP	进入待机状态
0x64	睡眠	就绪、SYNTH_SETUP	进入睡眠状态
0x65	LOCKRX	就绪、SYNTH_SETUP	使用合成器的 RX 配置进入锁定状态
0x66	LOCKTX	就绪、SYNTH_SETUP	使用合成器的 TX 配置进入锁定状态
0x67	SABORT	TX, RX	退出 TX 或 RX 状态并进入就绪状态
0x68	LDC_RELOAD	任意	使用寄存器中的预编程值重新加载 LDC 定时器
0x70	SRES	任意	复位 S2-LP 状态机和寄存器值
0x71	FLUSHRXFIFO	全部	清理 RX FIFO
0x72	FLUSHTXFIFO	全部	清理 TX FIFO
0x73	SEQUENCE_UPDATE	任意	使用寄存器中存储的值重新加载数据包序列计数器

6.2 状态转换响应时间

表 50. 响应时间

初始状态	最终状态	响应时间 [μs]
关断	就绪	500
就绪	待机/睡眠	3
就绪	无 VCO 校准的锁定	70
就绪	具有 VCO 校准的锁定	85
RX/TX	就绪	1
待机/睡眠	就绪	100
锁定	RX/TX	26

注意： 由于合成器的响应时间缩短且编程非常快速，因此过渡时间使 S2-LP 可以完成跳频操作。响应时间取决于数字域时钟频率，此频率在 24 MHz - 26 MHz 之间。

注意： 如果 PA 斜升未启用，将在达到 TX 状态后发送前导码的第一位。如果 PA 斜升启用，将在 tramp 后发送第一位（参见第 5.6.1 节“PA 配置”）。

6.3 睡眠状态

S2-LP 提供 2 种睡眠状态：

- 不保留 FIFO 的睡眠状态（SLEEP_A）：在此低功耗状态下，设备保留所有寄存器值，但不保留 TX 和 RX FIFO。此为设备默认的睡眠状态。
- 保留 FIFO 的睡眠状态（SLEEP_B）：在此低功耗状态下，设备保留寄存器以及两个 FIFO 的内容。

用户需要对所使用的睡眠类型负责。要选择睡眠模式，可以使用位 SLEEP_MODE_SEL（寄存器 0x79）。如果此位设为 0，每次设备进入睡眠状态时将使用 SLEEP_A（通过 SPI 指令，LDC 流程或 CSMA 在非持续模式下）。如果此位设为 1，则使用 SLEEP_B。

在 Tx 的 CSMA 和 LDC 等配置下，必须使用 SLEEP_B 模式。

7 数据包处理程序引擎

S2-LP 提供一个高度灵活且完全可编程的数据包处理程序（成帧器/解帧器），此处理程序会根据用户配置设置构建数据包。数据包类型包括：BASIC 格式、使用自动确认和自动重传的 S-TACK 格式、802.15.4g 数据包格式和 UART 无线数据包格式。

支持 WMBUS 格式，但是需要使用适当的功能组合。

RX 数据包处理程序负责处理解调器产生的原始位。RX 数据包处理程序的主要功能包括：

- 检测有效的前导码
- 检测有效的同步字和帧开始
- 根据所选的数据包格式提取所有数据包字段
- 执行错误修正和交织
- 计算本地 CRC 并与接收的 CRC 进行比较

设备支持 4 种不同的数据包格式。当前数据包格式通过 PCKTCTRL3 寄存器的 PCK_FRMT 字段设置。

尤其是：

- 0：BASIC 数据包格式
- 1：802.15.4g 数据包格式
- 2：UART 无线数据包格式
- 3：S-TACK 数据包格式

7.1 BASIC 数据包格式

在寄存器 PCK_FRMT 中写入 0b，即可选择 BASIC 数据包格式。此数据包帧如下所示：

表 51. BASIC 数据包格式

前导码	SYNC	长度	地址	有效负载	CRC	后导码
0:2046 位	0:32 位	0:2 字节	0:1 字节	0:65535 字节	0:4 字节	0:510 位

- **前导码：**每个前导码是通过寄存器 PREAMBLE_LENGTH 编程的一对 ‘01’ 或者 0 对至 1023 对的 ‘10’。下表中总结了在各种调制模式上传输的二进制序列（最先传输最左侧位）。

表 52. 前导码字段选择

PREAMBLE_SEL	2 (G) FSK 或 OOK/ASK	4(G)FSK
0	0101	0111
1	1010	0010
2	1100	1101
3	0011	1000

- **同步：**识别帧开始的模式，值可以配置，可编程长度在 0 到 32 位之间，步长 1 位。此设置通过寄存器 SYNC_LENGTH 完成。S2LP 支持与主同步字或辅同步字的双重同步。主同步字的二进制内容可以通过寄存器 SYNCx (x= 0、1、2、3) 进行编程。辅同步字的二进制内容可以通过寄存器 SEC_SYNCx (x= 0、1、2、3) 进行编程，但是请注意，这些寄存器需要与地址过滤寄存器交替使用。在发射器端，将根据 SECONDARY_SYNC_SEL 寄存器的值传输主或辅同步字，尤其是如果 SECONDARY_SYNC_SEL = 0，则传输主同步字；如果 SECONDARY_SYNC_SEL = 1，则传输辅同步字。在接收器端，主同步字始终启用。设置 SECONDARY_SYNC_SEL = 1b，即可启用辅同步字搜索。这种情况下，将搜索两个二进制模式，并且两者均可触发开始有效负载解调。LINQ_QUALIF 寄存器中报告的 SQI[5:0]值是主字和辅字的 SQI 之间的最大值。位 SQI[6]表示已检测到同步字：尤其是，如果检测到辅同步字，则 SQI[6] = 1b，否则如果检测到主同步字，则 SQI[6] = 0b。根据所编程的同步字长度，从 x = 1 的最高有效位开始到 x = 4 的最低有效位，实时传输 SYNCx (或 SEC_SYNCx) 中编程的二进制模式。
- **长度：**设备支持 0 至 65535 字节的固定和可变数据包长度传输。在发送设备上，数据包长度始终通过两个寄存器 PCKTLENx (x= 1、2) 进行设置如下：PCKTLEN1 × 256 + PCKTLEN0。在接收设备上，如果 FIX_VAR_LEN 寄存器设为 '1'，则直接从所接收数据包本身的 Length 字段中提取数据包长度。如果寄存器 FIX_VAR_LEN = 0b，则不使用所接收数据包的 Length 字段，因为发射器始终通过寄存器 PCKTLENx (x= 1、2) 获取此长度。对于基本和堆栈数据包格式，还通过数据包长度值计算地址字节数。不包括 CRC。此外，当使用可变数据包长度 (FIX_VAR_LEN=1b) 时，必须按照以下方式通过 LEN_WID 寄存器配置传输的二进制字段宽度：
 - 如果数据包长度为 0 - 255 字节（有效负载 + 地址字段），则 LEN_WID = 0b（传输 1 字节长度字段）。
 - 如果数据包长度为 0 - 65535 字节（有效负载 + 地址字段），则 LEN_WID = 1b（传输 2 字节长度字段）。
- **目的地址：**可通过寄存器 ADDRESS_LEN 启用或禁用。如启用，ADDRESS_LEN=1b，其大小为 1 字节。目的地址字段从寄存器 RX_SOURCE_ADDR 中读取（仅 TX）。接收器使用此字段对 TX_SOURCE_ADDR 中的编程值进行自动过滤（仅 RX）。
- **有效负载：**来自发射器的主数据，嵌入式自动数据包处理程序支持最大长度为 65535 字节。
- **CRC：**可以基于传输的数据（长度字段、地址字段和有效负载）计算并附在有效负载末尾（参见第 7.9 节“CRC”）。
- **后导码：**数据包后导码允许将一定数量的 '01' 位对插入到数据包末尾处。后导码位对的数量可通过 MBUS_PSTMBL 寄存器进行设置。

7.2 SStack 数据包

表 53. SStack 数据包

前导码	SYNC	长度	目的地址	源地址	序列号	NO_ACK	有效负载	CRC	后导码
0:2046 位	0:32 位	0:2 字节	1 字节	1 字节	2 位	1 位	0:65535 字节	0:4 字节	0:510 位

- **前导码：**每个前导码是通过寄存器 PREAMBLE_LENGTH 编程的一对 '01' 或者 0 对至 1023 对的 '10'。表 52. 前导码字段选择中，总结了在各种调制模式下传输的二进制序列（最先传输最左侧位）。

- **同步：**识别帧开始的模式，值可以配置，可编程长度在 0 到 32 位之间，步长 1 位。此设置通过寄存器 SYNC_LENGTH 完成。S2LP 支持与主同步字或辅同步字的双重同步。主同步字的二进制内容可以通过寄存器 SYNCx (x= 0、1、2、3) 进行编程。辅同步字的二进制内容可以通过寄存器 SEC_SYNCx (x= 0、1、2、3) 进行编程，但是请注意，这些寄存器需要与地址过滤寄存器交替使用。在发射器端，将根据 SECONDARY_SYNC_SEL 寄存器的值传输主或辅同步字，尤其是如果 SECONDARY_SYNC_SEL = 0，则传输主同步字；如果 SECONDARY_SYNC_SEL = 1，则传输辅同步字。在接收器端，主同步字始终启用。设置 SECONDARY_SYNC_SEL = 1b，即可启用辅同步字搜索。这种情况下，将搜索两个二进制模式，并且两者均可触发开始有效负载解调。LINK_QUALIF 寄存器中报告的 SQI[5:0]值是主字和辅字的 SQI 之间的最大值。位 SQI[6]表示已检测到同步字：尤其是，如果检测到辅同步字，则 SQI[6] = 1，否则如果检测到主同步字，则 SQI[6] = 0。根据所编程的同步字长度，从 x = 1 的最高有效位开始到 x = 4 的最低有效位，实时传输 SYNCx (或 SEC_SYNCx) 中编程的二进制模式。
- **长度：**设备支持 0 至 65535 字节的固定和可变数据包长度传输。在发送设备上，数据包长度始终通过两个寄存器 PCKTLENx (x= 1、2) 进行设置如下：PCKTLEN1 × 256 + PCKTLEN0。在接收设备上，如果 FIX_VAR_LEN 寄存器设为 '1'，则直接从所接收数据包本身的 Length 字段中提取数据包长度。如果寄存器 FIX_VAR_LEN = 0b，则不使用所接收数据包的 Length 字段，因为发射器始终通过寄存器 PCKTLENx (x= 1、2) 获取此长度。此外，当使用可变数据包长度 (FIX_VAR_LEN=1b) 时，必须按照以下方式通过 LEN_WID 寄存器配置传输的二进制字段宽度：
 - 如果数据包长度为 0 - 255 字节 (有效负载 + 地址字段)，则 LEN_WID = 0 (传输 1 字节长度字段)。
 - 如果数据包长度为 0 - 65535 字节 (有效负载 + 地址字段)，则 LEN_WID = 1 (传输 2 字节长度字段)。
- **目的地址：**接收器使用此字段对其值进行自动过滤。它是一个常开的强制性字段。目的地址字段从寄存器 RX_SOURCE_ADDR 中读取 (仅 TX)。
- **源地址：**接收器使用此字段对其值进行自动过滤。它是一个常开的强制性字段。源地址字段从寄存器 TX_SOURCE_ADDR 中读取 (仅 TX)。
- **序列号：**是一个 2 位字段，包含所传输数据包的序列号。每传输一个新数据包时将自动递增。可以使用 SEQUENCE_UPDATE 指令手动更新。由于 S2-LP 会丢失序列号，因此需要在事务结束时将其存储到 MCU，然后在待机会话后恢复。
- **NO_ACK：**是 1 位字段，通知接收器是否必须确认数据包。此位仅适用于 SStack 数据包格式。
- **有效负载：**来自发射器的主数据，嵌入式自动数据包处理程序支持最大长度为 65535 字节。
- **CRC：**可以基于传输的数据 (长度字段、目的地址字段、源地址字段、序列号、无确认和有效负载) 计算并附在有效负载末尾 (参见第 7.9 节 “CRC”)。
- **后导码：**数据包后导码允许将一定数量的 '01' 位对插入到数据包末尾处。后导码位对的数量可通过 MBUS_PSTMBL 寄存器进行设置。

7.3 802.15.4g 数据包

表 54. 802.15.4g 数据包

前导码	SYNC	PHR	MHR+MAC 有效负载	CRC
0:2046 位	0:32 位	2 字节	2:2047 字节	0:4 字节

- **前导码：**每个前导码是通过寄存器 `PREAMBLE_LENGTH` 编程的一对 ‘01’ 或者 0 对至 1023 对的 ‘10’（表中写入 2046 位）。表 52. 前导码字段选择中，总结了在各种调制模式下传输的二进制序列（最先传输最左侧位）。
- **同步：**识别帧开始的模式，值可以配置，可编程长度在 0 到 32 位之间，步长 1 位。此设置通过寄存器 `SYNC_LENGTH` 完成。S2LP 支持与主同步字或辅同步字的双重同步。主同步字的二进制内容可以通过寄存器 `SYNCx`（ $x = 0, 1, 2, 3$ ）进行编程。辅同步字的二进制内容可以通过寄存器 `SEC_SYNCx`（ $x = 0, 1, 2, 3$ ）进行编程，但是请注意，这些寄存器需要与地址过滤寄存器交替使用。在发射器端，将根据 `SECONDARY_SYNC_SEL` 寄存器的值传输主或辅同步字，尤其是如果 `SECONDARY_SYNC_SEL = 0`，则传输主同步字；如果 `SECONDARY_SYNC_SEL = 1`，则传输辅同步字。在接收器端，主同步字始终启用。设置 `SECONDARY_SYNC_SEL = 1b`，即可启用辅同步字搜索。这种情况下，将搜索两个二进制模式，并且两者均可触发开始有效负载解调。`LINK_QUALIF` 寄存器中报告的 `SQI[5:0]` 值是主字和辅字的 `SQI` 之间的最大值。位 `SQI[6]` 表示已检测到同步字：尤其是，如果检测到辅同步字，则 `SQI[6] = 1b`，否则如果检测到主同步字，则 `SQI[6] = 0b`。根据所编程的同步字长度，从 $x = 1$ 的最高有效位开始到 $x = 4$ 的最低有效位，实时传输 `SYNCx`（或 `SEC_SYNCx`）中编程的二进制模式。对于 802.15.4g 数据包格式，当 FEC 启用（`FEC_EN = 1`）且忽略 `SECONDARY_SYNC_SEL` 设置时，仅在 TX 端自动选择辅同步字。
- **PHR：**PHR（物理头文件）字段是 802.15.4g 数据包格式的特定字段，由数据包处理程序模块基于当前寄存器配置自动构建。

表 55. PHR 帧

位串索引	0	1-2	3	4	5-15
位映射	MS	R_1-R_0	FCS	DW	$L_{10}-L_0$
字段名称	模式切换	保留	FSC 类型	数据白化	帧长度

尤其是：

- MS 始终设为 0b（不支持模式切换）。
- R_1-R_0 始终设为 00b。
- FCS 设为：
 - 0b—如果选择 CRC 模式 5。
 - 1b—如果选择 CRC 模式 3。
- DW 设为：
 - 0b—如果白化禁用，寄存器 `WHIT_EN = 0`。
 - 1b—如果白化启用，寄存器 `WHIT_EN = 1`。
- $L_{10}-L_0$ 利用两个寄存器 `PCKTLENx`（ $x = 1, 2$ ）设置为等于数据包长度寄存器的 11 位 LSB，如下：
 $PCKTLEN1 \times 256 + PCKTLEN0$ 。数据包长度为 0 - 65535 字节（MHR + MAC 有效负载 + CRC），则 `LEN_WID = 1b`（传输 2 字节长度字段）。
- **有效负载：**来自发射器的主数据，嵌入式自动数据包处理程序支持最大长度为 65535 字节。
- **CRC：**可以基于传输的数据（MHR + MAC 有效负载）计算并附在有效负载末尾（参见第 7.9 节“CRC”）

- 在 802.15.4g 中，CRC 在标准中称为 FCS，属于 PSDU（PHY 有效负载）的一部分，因此，数据包长度必须包括 2 或 4 字节 CRC：
 - 如果 PCKTLEN1 和 PCKTLEN0 中编程的数据包长度为 L 且 CRC 模式为 3，则在 TX/RX FIFO 中读取/写入 L-2 个字节，并解释为 MHR + MAC 有效负载，自动计算 2 字节 CRC 并在传输时插入到数据包末尾并在接收时剥离。
 - 如果 PCKTLEN1 和 PCKTLEN0 中编程的数据包长度为 L 且 CRC 模式为 5，则在 TX/RX FIFO 中读取/写入 L-4 个字节，并解释为 MHR + MAC 有效负载，自动计算 4 字节 CRC 并在传输时插入到数据包末尾并在接收时剥离。
 - 如果 CRC 模式为 0，则在 TX/RX FIFO 中读取/写入 L 字节并解释为 MHR + MAC 有效负载 + MCS。这种情况下，将不进行 CRC 计算、插入/剥离，而是由 MAC 层负责对其进行处理。

对于 CRC 模式 3，根据标准规范，会在传输前将 CRC 输出补为 1。

对于 CRC 模式 5，如果有效负载长度小于 4 字节，则对有效负载进行零填充，以达到 4 字节的最小长度。填充位仅用于计算 CRC，而不进行实时传输。在接收器上则自动执行相反操作。

7.4 UART 无线数据包格式

表 56. UART 无线数据包格式

前导码	SYNC	有效负载
0:2046 位	0:32 位	0:65535 字节

当选择此格式时，可以编程一个起始位和一个停止位，以添加到 TX FIFO 的每个字节中。将所接收有效负载写入到 RX FIFO 前将自动清除此起始位和停止位。起始位和停止位不会添加到同步字中。

另外，还可以设置 BYTE_SWAP 位，以优先发送最低有效位中的 FIFO 字节（实际默认最高有效位优先）。起始位和停止位的实际二进制值可以通过 PCKTCTRL2 寄存器的 START_BIT 和 STOP_BIT 字段进行设置。

7.5 无线 MBUS 数据包（W-MBUS、EN13757-4）

利用寄存器设置对基本数据包进行编程可以获得参考 EN13757 的 W-MBUS 数据包结构，以适应所使用的特定子模式。

前导码	SYNC	第一个模块	第二个模块	可选模块	后导码
-----	------	-------	-------	------	-----

前导码：前导码完全可编程，以适于 W-MBUS 协议。一般设置为一对 ‘01’ 或者 1 对至 1024 对 ‘10’（最大 256 字节）。

同步：识别帧开始的模式，完全可编程，以适于 W-MBUS 协议。一般设置为值可编程长度为 1 位到 64 字节，步长 1 位。

数据模块：数据编码完全可以采用 NRZ、曼彻斯特或 6 选 3 形式进行编程。

后导码：数据包后导码允许将一定数量的 ‘01’ 位对插入到数据包末尾处。后导码位对的数量可以根据所选的子模式基于 W-MBUS 协议通过 MBUS_PSTMBL 寄存器进行设置。

7.6 有效负载传输顺序

来自 TX FIFO 和写入到 RX FIFO 的数据的位序由 BYTE_SWAP 寄存器控制。尤其是，如果 BYTE_SWAP = 0，则优先传输 MSB，如果 BYTE_SWAP = 1，则 LSB 优先。

7.7 自动数据包过滤

接收器采用以下过滤标准拒绝所接收的数据包。仅 BASIC 和 STack 数据包格式支持自动过滤。

- **CRC:** 如果 CRC 检查失败，则丢弃所接收的数据包。发射器和接收器必须配置相同的 CRC 多项式。
- **目的地址与我的地址:** 如果收到的目的地址字段与编程的接收器的我的地址不一致，则丢弃所接收的数据包。
- **目的地址与广播地址:** 如果收到的目的地址字段与编程的接收器的广播地址不一致，则丢弃所接收的数据包。
- **目的地址与多播地址:** 如果收到的目的地址字段与编程的接收器的多播地址不一致，则丢弃所接收的数据包。
- **源地址:** 如果收到的源地址与编程的源地址参考（可以包含位掩码）不一致，则丢弃所接收的数据包。仅 STack 数据包格式支持。

可以编程自动过滤，以丢弃低于一定阈值设置的数据包。这种过滤具有通用性，可用于任何数据包格式。

- **载波侦听:** 载波侦听（CS）功能检测是否收到任何信号，此检测基于测得的 RSSI 值。载波侦听具有 2 种工作模式：静态和动态。在静态 CS 模式下，当测得的 RSSI 高于指定的 RSSI 阈值时，CS 为高电平，当 RSSI 比阈值低 3 dB 时，CS 为低电平。在动态 CS 模式下，如果信号高于阈值，并检测到功率快速增加 6、12 或 18 dB，则 CS 为高电平。CS 还用于在解调器内部启动 AFC 和定时恢复算法以及用于 CSMA 过程（仅限静态 CS 模式）。
- **PQI:** 可以设置 PQI 阈值，从而在 PQI 低于阈值时自动中止数据包解调。
- **SQI:** 可以设置 SQI 阈值，从而在 SQI 低于阈值时自动中止数据包解调。当 SQI 阈值设为 0 时，需要完美匹配。建议始终启用 SQI 检查。

7.8 数据编码和完整性检查

7.8.1 FEC

设备提供支持检错与纠错的硬件。

因此可以根据链路可靠性和功耗需求来启用或禁用纠错功能。

根据需要可以对数据应用卷积编码（速率 1/2）和交织（FEC）。FEC 可通过设置 FEC_EN 寄存器启用。当 FEC 启用时，传输的位数会大约增加一倍，因此实时数据包持续时间也会大约增加一倍。本节中指定的数据速率始终适用于实时传输的数据。

FEC 适用于 BASIC 和 STack 数据包格式的所有字段，但前导码、同步和后导码除外。对于 802.15.4g 数据包格式，则适用于除了前导码和同步以外的所有字段。

对于 802.15.4g 数据包格式，可以根据 FEC_TYPE_4G 寄存器的设置选择两种不同的编码方案。尤其是，如果 FEC_TYPE_4G = 0，则选择 NRNSC 编码器，否则选择 RSC 编码器。请注意，802.15.4g 中的 NRNSC 编码器与 Basic 和 STack 格式中使用的编码器相同，只是输出符号的逻辑反转。

当 FEC 启用时，发射器会自动选择辅同步字。在接收器端，则通过接收辅同步字识别 FEC 编码帧，然后自动激活 FEC，而与 FEC_EN 寄存器的设置无关。

FEC 编码的使用排斥曼彻斯特编码和 6 选 3 编码。

7.8.1.1 交织

为了提高卷积编码的有效性，会对卷积编码器输出的编码数据进行矩阵交织处理。

将编码器输出的原始符号从左上单元开始写入到 4x4 矩阵缓冲区，并从右下单元开始以列向顺序读取。

与单个编码位对应的每对编码符号将分入单个矩阵单元。对于编码的每个符号对，将首先实时传输 $s_0(n)$ ，接着传输 $s_1(n)$ 。

请注意，对于 Basic 和 Stack 数据包格式，交织始终与 FEC 一起启用，而对于 802.15.4g 数据包格式，则可以通过将 INT_EN_4G 寄存器设为“1”来启用交织。

7.8.2 曼彻斯特编码

只有对于 Basic 和 Stack 数据包格式，才可以通过将 MANCHESTER_EN 寄存器设为“1”，来启用曼彻斯特编码。

曼彻斯特编码与 FEC 和 6 选 3 编码不兼容。

当曼彻斯特编码启用时，每个位“1”实际上将以“10”序列形式实时传输，而位“0”则以“01”序列形式传输。如果启用，则会将曼彻斯特编码应用到同步字后面的所有位。

7.8.3 6 选 3 编码

6 选 3 编码是一种块编码形式，适用于 Basic 数据包格式，可通过将 PKTCTRL2 的 MBUS_3OF6_EN 位设为“1”启用，兼容 MBUS 标准。这种编码预期不会用于其他数据包格式，并且排斥 FEC 和曼彻斯特编码。

编码详情如下表所示。

表 57. 6 选 3 编码方案

NRZ 代码	NRZ-十进制	6 位代码	6 位十进制	转换次数
0000	0	010110	22	4
0001	1	001101	13	3
0010	2	001110	14	2
0011	3	001011	11	3
0100	4	011100	28	2
0101	5	011001	25	3
0110	6	011010	26	4
1000	8	101100	44	3
1001	9	100101	37	4
1010	10	100110	38	3
1011	11	100011	35	2
1100	12	110100	52	3
1101	13	110001	49	2
1110	14	110010	50	3
1111	15	101001	41	4

7.9 CRC

检错通过循环冗余校验码实现。对于前导码和同步字以外的所有字段，都会计算 CRC。校验和的长度可编程为 8、16、24 或 32 位。可以选择以下标准 CRC 多项式：

- 模式 1: 8 位: 多项式为 $(0x07) X^8 + X^2 + X + 1$
- 模式 2: 16 位: 多项式为 $(0x8005) X^{16} + X^{15} + X^2 + 1$
- 模式 3: 16 位: 多项式为 $(0x1021) X^{16} + X^{12} + X^5 + 1$
- 模式 4: 24 位: 多项式为 $(0x864CFB) X^{24} + X^{23} + X^{18} + X^{17} + X^{14} + X^{11} + X^{10} + X^7 + X^6 + X^5 + X^4 + X^3 + X + 1$
- 模式 5: 32 位: 多项式为 $(0x4C11DB7) X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$ 。
兼容 802.15.4g

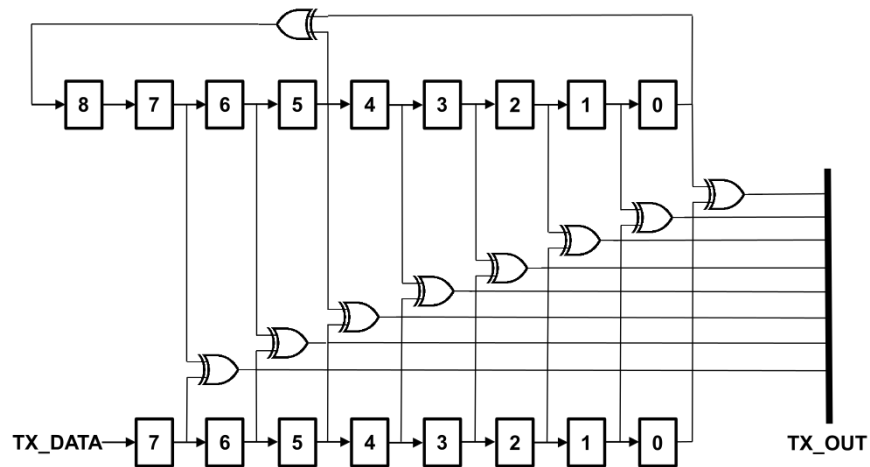
在所有情况下，CRC 多项式的初始状态就是所有 1b 的状态。

7.10 数据白化

为了防止会产生谱线的短重复序列（例如，0 或 1 序列），这种谱线可能会导致接收器端的符号跟踪复杂化或干扰其他传输，设备实现了数据白化功能。数据白化采用最大长度 LFSR 实现，它会生成伪随机二进制序列，以用于进入编码链之前的 XOR 数据。LSFR 的长度设为 9 位。伪随机序列全部初始化为 1。当通过 WHIT_EN 寄存器启用时，将在传输前打乱数据，以避免较长的 0 或 1 序列，并提高物理层算法性能。

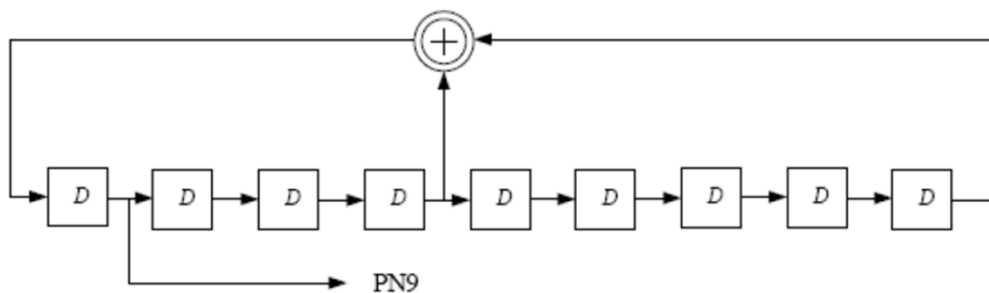
在接收器端，数据是具有相同伪随机序列的 XOR 端。根据以下 LFSR 实现情况应用白化。始终建议数据白化。对于 BASIC 和 Sack 数据包格式，将根据以下方案对前导码、同步字和后导码以外的所有字段应用数据白化：

图 13. 数据白化方案



对于 802.15.4g 数据包格式，在接收器端，会通过所接收 PHR 的一个特定位为每个数据包发送白化使用信号，因此仅在发射器端使用 WHIT_EN 值。根据标准，如果启用，将对 PHR 字段后面的所有字段应用白化，具体操作如下框图所示：

图 14. 数据白化方案 802.15.4g



8 链路层协议

8.1 自动确认

S2-LP 中内置的自动确认功能使接收器将 ACK 数据包发回到发射器，从而确认已接收数据包。自动确认必须在接收器端通过寄存器 `AUTO_ACK = 1b` 进行配置。

在发射器端，必须根据数据包的 `NACK` 字段设置 ACK 请求：当寄存器 `NACK = 0b` 时，`NO_ACK` 字段为 '0'，代表 ACK 请求。

发射器发送包含 ACK 请求的数据包后，将等待采用常规 RX 配置的 ACK 数据包：因此，必须根据数据率以及接收器通道滤波器带宽和 `SQI` 设置 RX 定时器。如果发射器在必须收到数据包时未收到任何 ACK 数据包，则视为传输的数据包丢失，并且没有 `TX_DATA_SENT` IRQ 通知。

发送的 ACK 数据包格式如下：

- 目的地址字段设置应与所接收数据包的源地址字段相同。
- 源地址字段应填写寄存器 `TX_SOURCE_ADDR` 的内容。
- ACK 数据包的序列号将与所接收的数据包相同。
- 应根据任何预先协商的配置设置控制字段。
- 主控制器应检查是否已设置 `PIGGYBACKING` 位标志：
 - 如果已设置，将检查 TX FIFO 中是否存在任何数据：如果发现任何数据，则通过有效负载字段传输
- 如果任何上述检查失败，则不传输有效负载：将发送仅包含源地址和目的地址以及所确认数据包的序列号的空数据包。不管怎样，由于仅在列表中读取一次 TX FIFO，所以，当遇到空 FIFO 时，将产生下溢条件。若清除 FIFO，需要 `FLUSHTXFIFO` 指令。
- `NO_ACK` 标志应设为 '1'（无明确确认）。

注意： 当且仅当未因 RX 超时而丢弃数据包，或经过过滤且序列号与发送数据包的序列号匹配时，视为已接收 ACK 数据包（没有明确的方法可以表明一个数据包是否为 ACK 数据包。如果在发送需要确认的数据包之后，发射器收到来自接收器的包含相同序列号的数据包，则假定此数据包为 ACK 数据包）。

如果自动确认启用（接收器端），则不支持且不得使用 TX 指令。

对于有效负载长度固定的数据包，由于 '空数据包' 未包含任何有效负载（因为未设置 `PIGGYBACKING` 位），所以接收器无法对数据包进行解帧处理。因此，S2-LP 不支持有效负载长度固定、但没有捎带的数据包选项。

S2-LP 设备无法同时在自动确认和自动重新发送模式下工作（每次仅限一种模式）。

仅支持 STack 数据包格式的自动确认。

如果 `CSMA_ON` 位设为 1，则 TX 设备无法接收任何数据包（RX 操作仅适用于载波侦听）。为了能够接收 ACK 数据包，切换到 RX 状态前，会将 `CSMA_ON` 位设为 0b。

8.1.1 包含捎带的自动确认

接收器可在 ACK 数据包中添加数据。但必须设置捎带模式，且必须在 TX FIFO 中添加有效负载才能传输。

当发射器采用捎带来填充 ACK 数据包时，将明确不再支持进一步的自动确认和/或重传。发射器可以根据发起方将是否重传原始数据包来确定是否已收到其捎带的数据包。简言之：

- 如果接收器未重传其数据包，则意味着其已正确接收确认，即收到捎带数据包，因此一切正常。
- 如果发起方重传其数据包，则目的应重新确认此数据表并再次重新方发送捎带数据包。

8.1.2 自动重传

如果发射器未收到请求的 ACK 数据包，则可以对其进行配置，以执行其他传输。可配置的最大传输数是 16，此值可在寄存器 NMAX_RETX 中指定（允许值在 0 - 15 之间，若将其设为 '0'，将禁用此功能）。当前 TX 尝试次数可在 N_RETX 寄存器中读取。自动重传过程结束时，寄存器 N_RETX 会包含已完成的有效尝试次数（最多 NMAX_RETX+1 次，这种情况下，将生成“Max Re-TX reached”中断，且不清除 TX FIFO，MCU 将决定是否刷新 TX FIFO）。

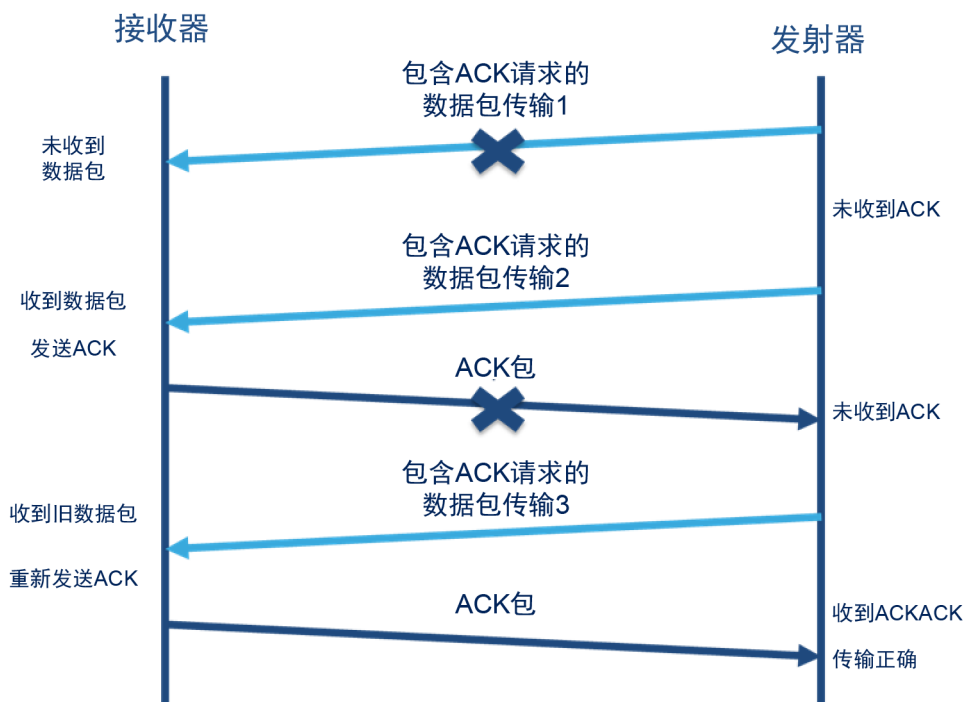
重传时无需再次填充 TX FIFO，但必须加载单次写入 FIFO 操作。

如果自动重传启用（发射器端），则不支持且不得使用 RX 指令。

图 15. 自动重传场景中展示了可能的场景：

1. 接收器未收到数据包，因此未履行第一次传输的确认请求。
2. 发射器再次发送数据包，但是此次确认数据包丢失。因此，通信再次失败。
3. 发射器再次发送数据包并收到确认数据包。这次通信正常工作。

图 15. 自动重传场景



8.2 超时协议引擎

S2-LP 提供可编程定时器，以达到最低的低功耗，同时保持高效的通信链路。

表 58. 定时器说明和持续时间（值与 26 MHz 的 fdig 相关）

定时器名称	说明	f_{source}	时间步长[μs]	最大时间	公式
RX 定时器	过期后，接收结束	$\frac{f_{dig}}{1210}$	~46	~3s	$\frac{1}{f_{source}} * (PRESCALER + 1) * (COUNTER + 1)$ PRESCALER: 寄存器 0x47 COUNTER: 寄存器 0x46

定时器名称	说明	f_{source}	时间步长[μs]	最大时间	公式
LDC 定时器 ⁽¹⁾	设置 LDC 操作期间的唤醒时间	$f_{rco}, \frac{F_{rco}}{2}, \frac{F_{rco}}{4}, \frac{F_{rco}}{8}$	~29 ~58 ~116 ~232	~2s ~4s ~8s ~16s	$\frac{1}{f_{source}} * ((PRESCALER + 1) * COUNTER - 1)$ PRESCALER: 寄存器 0x48、0x4A COUNTER: 寄存器 0x49、0x4B
监听定时器	有效载波侦听前的 RSSI 稳定时间	$\frac{F_{dig}}{24 \cdot 2^{CHFLT_E}}$	1 μs – 473 μs	235 μs – 120 ms	$\frac{1}{f_{source}} * FAST_RX_TIMER$ FAST_RX_TIMER: 寄存器 0x54

1. LDC 定时器可以缩放 1、2、4 或 8 倍。

8.2.1 低占空比模式

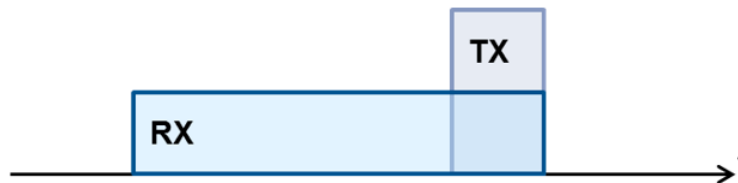
S2-LP 提供了嵌入式低占空比模式（LDC），在此模式下，可以降低接收操作期间的平均功耗，以及构建同步启动网络，使发射器和接收器均可定期进入低功耗模式，以降低平均功耗。

LDC 模式基本上由 LDC 定时器控制，它会定期唤醒 S2-LP，以执行传输或接收。

在接收模式下，还涉及设置 RX 定时器，以最大限度缩短 S2-LP 等待数据包的时间。RX 定时器会定义在有效同步字内应检测的 RX 时间范围。

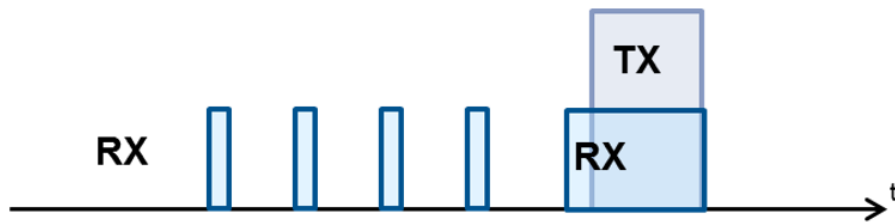
如图 16. 常规 RX 操作所示，常规接收器通常长时间处于 RX 状态，等待 TX 数据包。

图 16. 常规 RX 操作



使用 LDC 模式时，S2-LP 会定期唤醒，以节省大量电力。

图 17. LDC RX 操作



如果发射器和接收器之间需要同步，可以在同步字检测时通过接收器或 SPI 指令重新加载可编程的定时器值。用于等待唤醒（TWU）的定时器由 RCO 电路生成的信号（或由 GPIO 引脚处的外部时钟）计时，并可使用寄存器 LDC_PRESCALER 和 LDC_COUNTER 进行编程。使用 LDC 模式前，必须校准 LDC 定时器使用的内部 RC 振荡器。

内部定时器发出唤醒信号后，S2-LP 会切换到 RX (TX) 状态并发出中断请求（如启用且未屏蔽）。为使模拟电路稳定，应在有效操作前留出空闲时间 TIDLE：有效的接收开始时间关系到与发送方的同步。但是，空闲时间可能会导致超出使 RX 电路稳定所需的最短时间，这样将导致功率浪费。为了最大限度缩短 TIDLE，S2-LP 支持在运行时执行内部唤醒定时器的相位调整，如下所示：

- 对于 RX 和 TX 设备，可以在运行时使用 LDC_RELOAD 指令将 LDC_RELOAD_PRESCALER 和 LDC_COUNTER 寄存器中写入的值重新加载为唤醒定时器的值。这样即可延迟或提前计数。
- 仅对于 RX 设备，收到同步时可以自动重新加载唤醒定时器。此选项必须在 PROTOCOL 寄存器上启用。

MCU 将负责估计为了获得最佳 LDC 相位调整需要重新加载的值，并且应利用任何可用的时钟输出与 S2-LP RCO 实现同步。

有关 RX 设备的 LDC 操作详情如下：

1. 起始状态为就绪：当用户设置 LDC_MODE 位时，LDC 计数器在自由运行模式下启动。
2. RX 指令触发第一个 RX 操作。
3. 应执行第一个 RX 并发生较长（或无限）超时（LDC 计数器仍自由运行，未同步）。
4. 第一个 RX 后，用户应使用 LDC_RELOAD 指令同步 LDC 计数器。
5. 当检测到同步字时，可自动触发同步。
6. 每个 RX 后，状态机运行如下：
 - a. 如果没有待处理中断（nIRQ=1），则仅在 RCCAL_OK 变为 1（RCO 校准完成）后，LDC 自动进入睡眠状态。
 - b. 如有任何待处理中断（nIRQ=0），则保持 WAIT_SLEEP（MCU 发送 SLEEP 指令，以进入睡眠状态和恢复 LDC 操作）。
7. 如果 FIFO 未保持在睡眠状态，则 MCU 必须在就绪状态期间发出 SLEEP 指令前读取 RX FIFO。
8. 当复位 LDC_MODE 位时，LDC 计数器继续递减，并且
 - a. 如果在睡眠模式期间清除 LDC_MODE 位，则 LDC 定时器不再唤醒设备。需要 MCU 的 READY 指令。
 - b. 如果在 RX 操作期间清除 LDC_MODE 位（因此仍处于激活模式时），则设备会在 RX 结束时进入就绪状态。

有关 TX 设备的 LDC 操作详情如下：

1. 起始状态为就绪：当用户设置 LDC_MODE 位时，LDC 计数器在自由运行模式下启动。
2. TX 指令触发第一个 TX 操作。
3. 始终执行第一个 TX（即使 TX FIFO 为空）；只有 TX FIFO 非空时才执行以下操作。
4. 执行第一个 TX 时，自动重新加载 LDC 计数器。
5. 如果 TX FIFO 为空，则跳过当前时隙，且设备仍保持在睡眠状态。
6. 在睡眠状态期间仍可在 TX FIFO 中写入。
7. 当复位 LDC_MODE 位时，LDC 计数器继续递减，并且
 - a. 如果在睡眠模式期间清除 LDC_MODE 位，则 LDC 定时器不再唤醒设备。需要 MCU 的 READY 指令。
 - b. 如果在 TX 操作期间清除 LDC_MODE 位（因此仍处于激活模式时），则设备会在 TX 结束时进入就绪状态。

然而，还会出现以下情况：

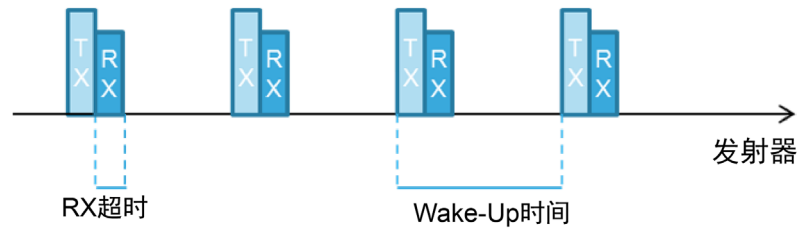
- a. 如果 TX FIFO 为空，设备仍保持在睡眠状态，直至在 FIFO 中写入或提供 READY 指令。
- b. 如果 TX FIFO 非空，则在 LDC 停止前执行最后一个 TX 操作。

对于 TX，SLEEP_MODE_SEL 位应设为 1，即选择 SLEEP_B 模式。这样，在睡眠状态下也可以在 TX_FIFO 中写入。

8.2.1.1 自动确认

LDC 模式可结合自动确认一起使用。这种情况下，在单个 LDC 周期中，将同时执行接收和传输操作。对于 TX，设备在每个唤醒时间唤醒一次，并切换至 RX 持续设定的 RX_TIMEOUT 时间，等待确认。

图 18. 包含自动确认的 TX 时的 LDC

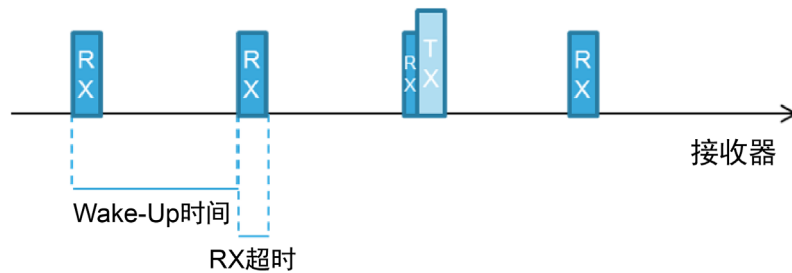


在每个唤醒时隙中，只有 TX-FIFO 非空时，S2-LP 才进入 TX，否则将跳过 TX 时隙，而设备仍保持在睡眠模式。

这种情况下，TX-FIFO 必须保持在睡眠状态下，因此，必须将 SLEEP_MODE_SEL 位设为 1，选择 SLEEP_B。

对于 RX，设备将进入 RX 并等待数据包，如果收到数据包，则立即发回确认。

图 19. 包含自动确认的 RX 时的 LDC



8.2.2 监听模式

监听定时器可以通过设置寄存器 FAST_CS_TERM_EN 启用，从而在定期接收周期内执行检测操作。这样，接收器将在监听定时器定义的时间内（非常短的时间）保持在 RX 状态。一旦检测到有效的载波侦听事件（载波侦听高于可编程的 RSSI 阈值），RX 定时器就会启用。典型场景是异步低占空比模式，在此模式下，接收器必须“监听”载波（前导码序列），并接收数据包。监听定时器支持非常低的占空比，因此可以实现超低功耗的接收模式。监听定时器频率可以根据以下等式计算。

监听定时器等式

$$f_{sniff} = \frac{f_{dig}}{(24 \cdot 2^{\Lambda_{CHFLT_E}})} \quad (18)$$

通道滤波器指数值越高，此频率较高。原因在于，通道滤波器带宽越大，RSSI 稳定时间越短。

监听定时器的过期值通过 RSSI_SETTLING_LIMIT 寄存器进行编程。此定时器预期编程为在 PQI/SQI 检测前过期。

当监听定时器启用时，主控制器会监测 RSSI 的稳定情况。待有效稳定后，主控制器会检查是否存在 CS 有效信号：

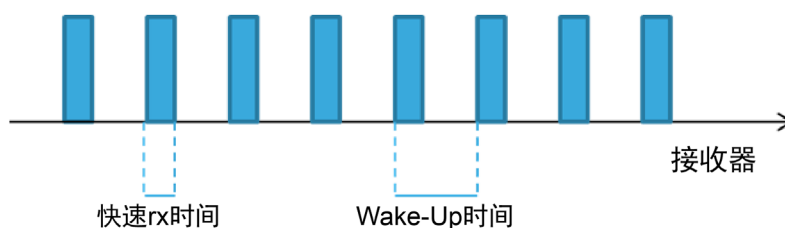
- 如果 CS 有效信号为低电平，则立即中止 RX。
- 如果 CS 有效信号为高电平，则 RX 继续且主控制器启动所编程的 CS/PQI/SQI 超时机制。

上述功能的典型应用场景为异步 LDC。

更具体地说，如果接收器和发射器未同步，那么接收器必须在唤醒时隙的大部分时间内（在前导码传输内）“监听”载波的存在情况，如果载波电平高于编程阈值（CS 有效），必须等待前导码后面的同步字。

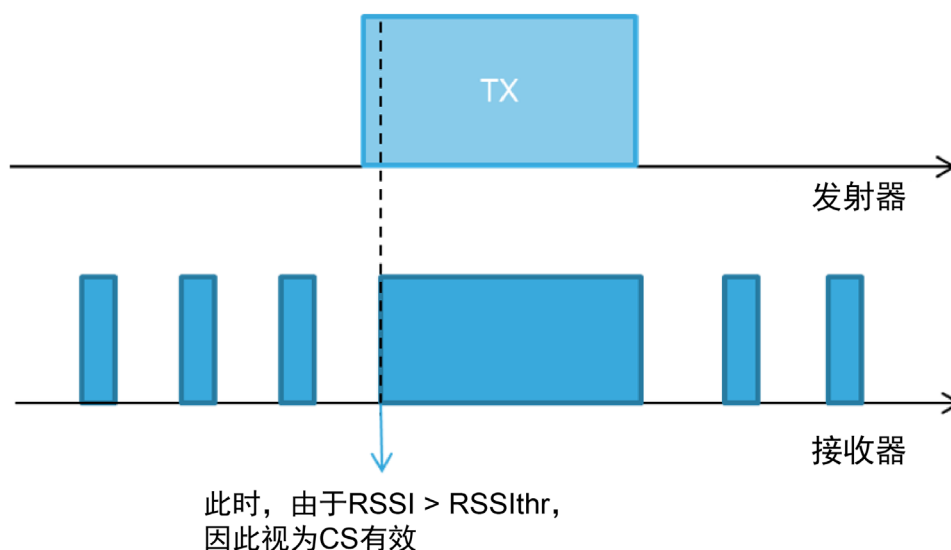
如果不存在载波，则接收器应该尽快返回睡眠状态，而不是继续等待，以节省平均电流消耗。

图 20. 具有 LDC 的快速 RX 终止模式



如果存在载波，则可以接收整个帧，因为 RX 超时停止条件会切换到正常 PQI/SQI 机制并且可以检测同步：

图 21. 快速 Rx 终止：CS 检测



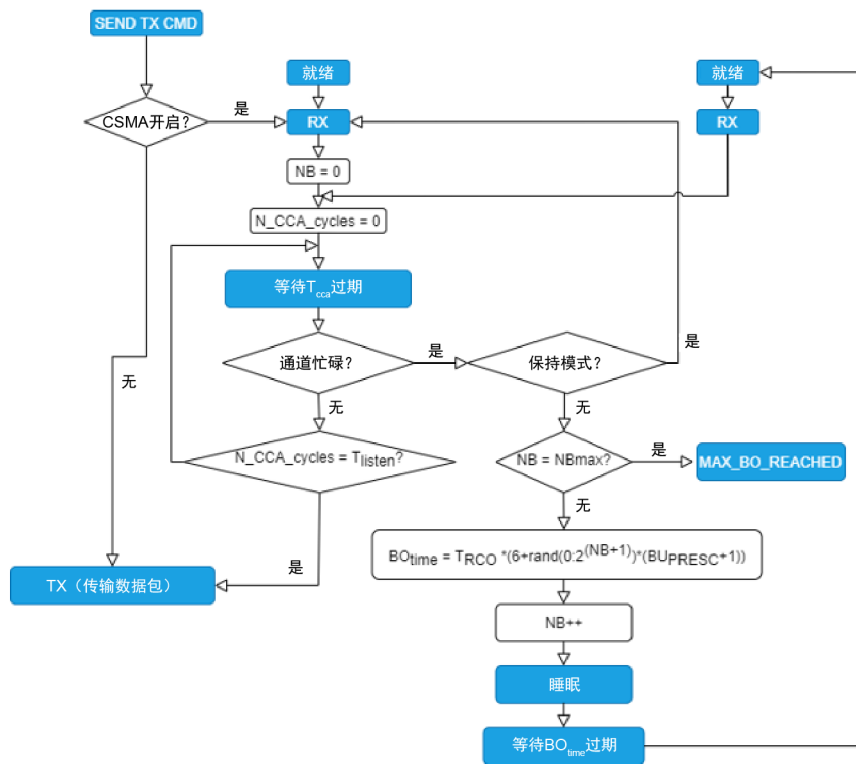
为了确保始终捕获 TX 帧，建议将唤醒时间设置为小于前导码时间。

8.3 CSMA/CA 引擎

CSMA/CA 引擎是一种基于先听后发（先听后说）原则的通道访问机制。这种机制避免了不同发射器同时使用通道，并增加了正确接收所传输数据的概率。它会比较检测的 RSSI 与可编程阈值，以完成访问过程。如果通道繁忙，则可激活回落过程，重复该过程一定次数，直至发现通道空闲。当达到限值时，中断将通知反复发现通道繁忙，因此未执行传输。在回落时，S2-LP 会保持在睡眠状态，以减小功耗。CCA 也可以保持持续，直至通道空闲或直至 MCU 停止此操作。使用此选项旨在使 MCU 可以自行管理 CCA，例如，分配传输定时器情况下：当 MCU 完成待传输数据的发送时，此定时器就会启动；在 CCA 期间过后，当 MCU 预计已发生传输时，此定时器将结束。

CSMA/CA 整体流程图如图 22. S2-LP CSMA 过程的流程图所述，其中 T_{cca} 和 T_{listen} 是控制清晰通道评估过程的两个参数。设计实践建议，这些参数应为一定时期内以位周期（ T_{cca} ）倍数表示的通道能量平均值，并在较长时间（ T_{listen} ）内多次重复此类测量。通过检查接收器模块生成的载波侦听（CS），直接进行测量。

图 22. S2-LP CSMA 过程的流程图



为了避免不同通道竞争者之间等待同步，因为这种等待可能导致 CCA 操作连续失败，所以将在竞争窗口内随机计算回落等待时间。回落时间 BO 表示为回落时间单位（BU）的倍数。竞争窗口基于二进制指数回落（BEB）技术计算得出，此参数是每次回落重试（存储在 NB 计数器中）时的窗口大小的两倍：

$$BO_{time} = T_{RCO} * \left(6 + \text{rand} \left(0 : 2^{(NB+1)} \right) * (BU_{PRESK} + 1) \right) \quad (19)$$

在此期间，S2-LP 会保持在睡眠状态。如果采用这种 CSMA 模式，用户必须将 SLEEP_MODE_SEL 位设为 1，以确保在睡眠阶段保持 FIFO。

CSMA 过程由以下参数控制：

CSMA_ON: 启用/禁用 CSMA 过程，每次传输数据包时会检查此位。

CSMA_PERS_ON: 保持载波侦听，这意味着将连续监测通道，直至通道再次空闲，跳过回落等待步骤。MCU 可利用 SABORT 指令停止此过程。

CCA_PERIOD: 两次连续 CS 采样之间的 T_{cca} 时间（以 T_{bit} 样本的倍数表示）的编程代码，如下所示：

- 00b: $64 \times T_{bit}$
- 01b: $128 \times T_{bit}$
- 10b: $256 \times T_{bit}$
- 11b: $512 \times T_{bit}$

NUM_OF_CCA_PERIOD: T_{listen} 配置 = $[1..15] \times T_{cca}$ 。

SEED_RELOAD: 启用/禁用每个 CSMA 过程开始（复位计数器时，例如 $NB=0$ ）时回落随机发生器所用种子的重传。如果此功能未启用，发生器电路本身会自动生成并更新种子。

BU_COUNTER_SEED_MSB/LSByte: 如果 SEED_RELOAD 位启用，则使用这些字节在 CSMA 周期启动时设置伪随机数发生器的种子。不允许 0 值，因为这种情况下伪随机发生器将不工作。

BU_PRESCALER: 用于配置回落时间单位 $BU=BU_PRESCALER$ 的 PRESCALER。

不允许 $BU_PRESCALER$ 值等于 0。

NBACKOFF_MAX: 最大回落周期数。

以下是使用 CSMA 进行传输的主要案例时间线。

如果通道空闲，不论 `persistent_mode` 位的值如何，设备必须认定通道在传输前的 **NUM_OF_CCA_PERIOD** 周期数（ T_{listen} ）内为空闲状态：

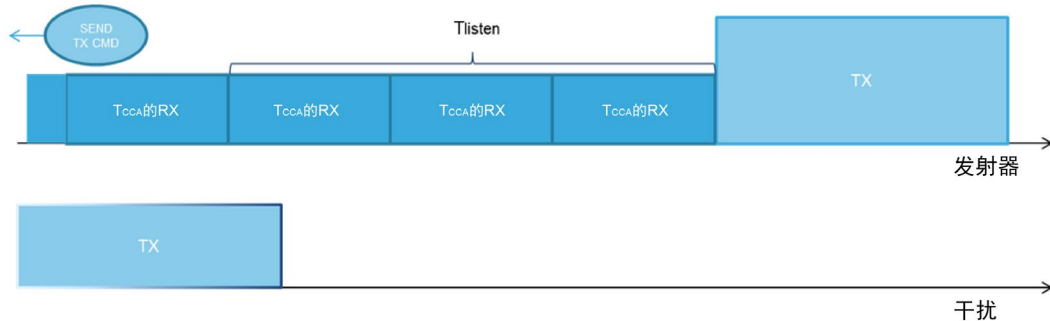
图 23. 通道空闲时的 CSMA（时间线）



如果通道忙碌且 `persistent_mode` 位为 1，设备会在 T_{cca} 时间内连续检查通道。

当通道空闲时，必须认定通道在传输前的 **NUM_OF_CCA_PERIOD**（ T_{listen} ）周期数内处于空闲状态：

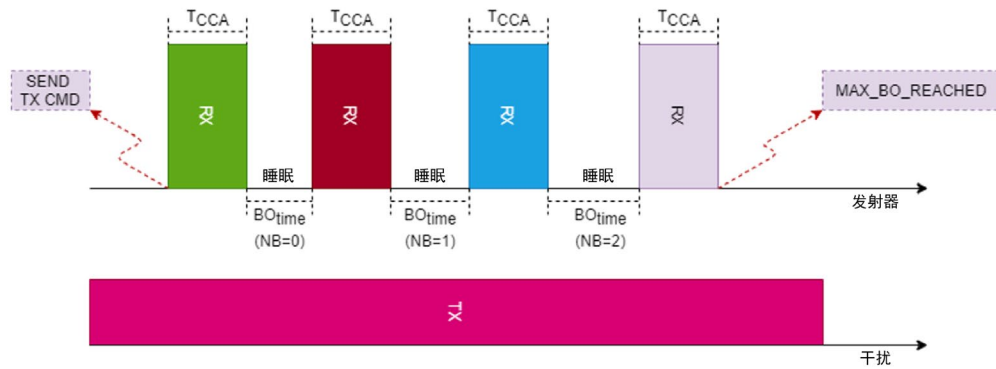
图 24. 通道忙碌时在持续模式下的 CSMA（时间线）



如果通道忙碌且 `persistent_mode` 位为 0，设备将在 T_{cca} 时间内检查通道。结束时，CS（载波侦听）信号为高电平，设备将进入睡眠状态，持续的随机时间 $BO_{time} = T_{RCO} * (6 + \text{rand}(0 : 2^{(NB+1)})) * (BU_{PRESC} + 1)$ ，其中 $NB=0$

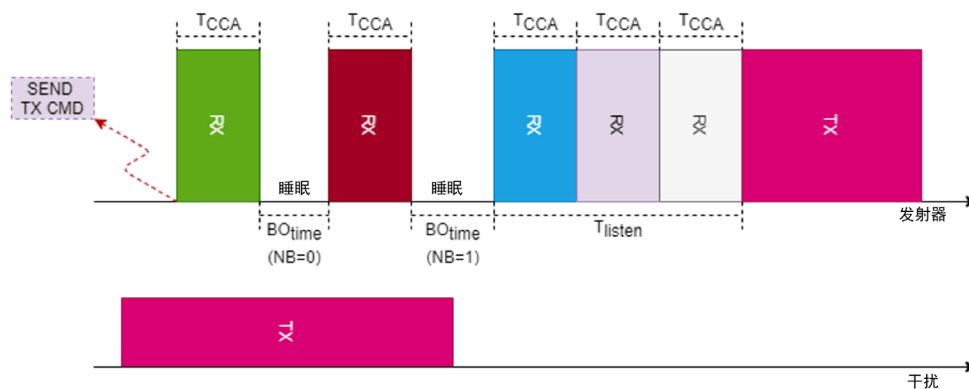
此时间结束时，将再次切换到 RX 保持 T_{cca} 时间，然后睡眠等，直至达到设定的回落数。此时，会将中断 `MAX_BO_REACHED` 发送到 MCU：

图 25. 通道忙碌时在非持续模式下的 CSMA（时间线）



最后，如果通道空闲（例如在一个睡眠时间内），设备必须认定通道在传输前的 `NUM_OF_CCA_PERIOD` 周期数（ T_{listen} ）内为空闲状态：

图 26. 通道空闲时在非持续模式下的 CSMA（时间线）



注意： 在 CSMA/CA 模式下，不能进入 RX 状态来接收数据包：仅执行载波侦听。为了能够接收 ACK 数据包，需要在切换到 RX 状态前停用 CSMA 模式。

9 MCU 接口

与 MCU 的通信通过标准 4 线 SPI 接口和 4 个 GPIO（以及关断引脚）完成。

MCU 可以执行下列操作：

- 在不同工作模式下通过发送指令对 S2-LP 进行编程
- 读取 RX FIFO 中的数据并将数据写入到 TX FIFO
- 通过寄存器配置 S2-LP
- 检索 S2-LP 中的信息
- 从 GPIO 引脚获取中断请求和信号
- 将外部信号应用到 GPIO 引脚
- 使 S2-LP 进入关断状态或退出关断状态

9.1 串行外设接口

4 线 SPI 接口包括：

- **SCLK**：从 MCU 到 S2-LP 的 SPI 时钟
- **MOSI**：从 MCU 到 S2-LP 的数据
- **MISO**：从 S2-LP 到 MCU 的数据
- **CSn**：芯片选择信号，低电平有效。

由于 MCU 是主设备，因此会始终驱动 CSn 和 SCLK。根据有效的 SCLK 极性和相位，S2-LP SPI 可以归为模式 0（CPOL=0，CPHA=0），这意味着，SCLK 的基值为零，在时钟上升沿时读取数据，在时钟下降沿时更改数据。当 CSn 为高电平时，MISO 处于三态模式。所有传输均 MSB 优先。此接口允许以下操作：

- 写入数据（写入到寄存器或 TX FIFO）
- 读取数据（读取寄存器或 RX FIFO 中的数据）
- 发送指令。

在所有活动状态下以及待机和睡眠低功耗状态下，均支持 SPI 通信。

当访问 SPI 接口时，会将 MC_STATE（MC_STATE[1]、MC_STATE[0]）寄存器的两个状态字节发送到 MISO 引脚。

图 27. SPI 写入序列

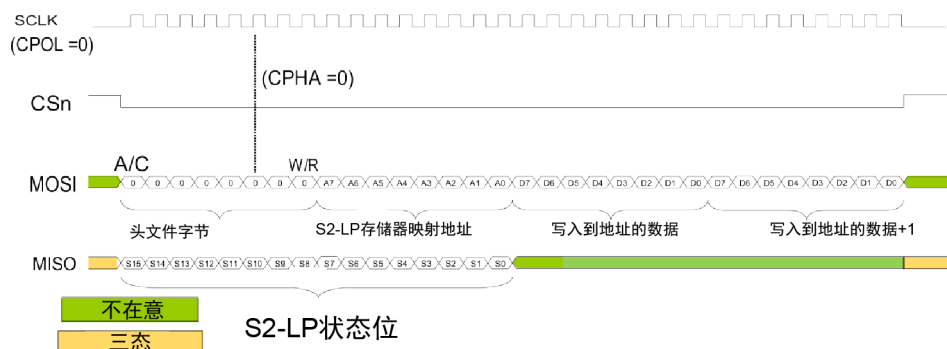


图 28. SPI 读取序列

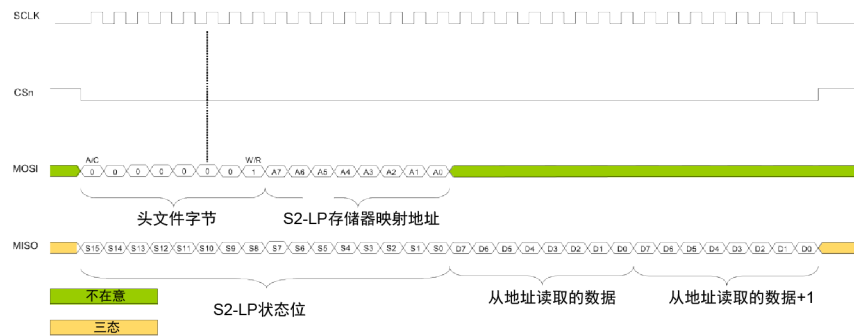


图 29. SPI 指令序列



有关第一个字节，MSB 是 A/C 位（地址/指令：0 表示后一字节是地址，1 表示后一字节是指令代码），LSB 是 W/R 位（写入/读取：1 表示读取操作）。所有其他位都必须为零。

当 CSn 保持有效（低电平）时，持续执行读写操作，地址将自动递增（突发模式）。

将代码 0xFF 作为地址，照常使用读取命令访问 FIFO。突发模式可用于访问 FIFO 中的字节序列。显然，使用读取操作访问 RX-FIFO，使用写入操作访问 TX-FIFO。

9.2 中断

为了将一定数量的事件通知 MCU，将在可选 GPIO 上生成中断信号。以下事件会触发 MCU 中断：

表 59. 中断列表

位	事件组	中断事件
0	面向数据包	RX 数据就绪
1		RX 数据被丢弃（在过滤时）
2		TX 数据已发送
3		达到了最大参考 TX
4		CRC 错误
5		TX FIFO 下溢/上溢错误
6		RX FIFO 下溢/上溢错误
7		TX FIFO 接近全满
8		TX FIFO 几乎已空
9		RX FIFO 接近全满

位	事件组	中断事件
10	面向数据包	RX FIFO 几乎已空
11		CCA 期间的最大回落次数
12	信号质量相关	检测到有效前导码
13		检测到同步字
14		RSSI 高于阈值 (CS)
15	设备状态相关	LDCR 模式下的唤醒超时 ⁽¹⁾
16		READY ⁽²⁾
17		正在进行待机状态切换
18		电池电量低
19		上电复位
28	定时器相关	RX 定时器超时
29		监听定时器超时

1. 仅在 XO 时钟可用于状态机时, 才会设置中断标志 n.15 (从而设置中断请求)。与实际定时器过期相比, 此时间可能会延迟。但是, 可以通过将计数结束信号发送到 GPIO 输出来检测实时事件。

2. 每次 S2-LP 进入就绪状态且 XO 完成器瞬态设置 (检测到 XO 就绪状态) 时, 都会设置中断标志 n.16。

所有中断将通过一组中断状态寄存器报告, 并且可以单独屏蔽。当从 MCU 读取事件时, 必须清除中断状态寄存器。

IRQ_STATUS 寄存器中会报告所有中断的状态: 对于产生任何中断的事件, 各位均为高电平。各中断可以使用 IRQ_MASK 寄存器单独屏蔽: 如果与特定事件相关的屏蔽位编程为 0, 则该事件不会产生任何中断请求。

表 60. IRQ 类型 S2-LP 状态

IRQ 类型	S2-LP 的状态
IRQ_RX_DATA_READY	READY
IRQ_RX_DATA_DISC	READY
IRQ_TX_DATA_SENT	READY
IRQ_MAX_RE_TX_REACH	READY
IRQ_CRC_ERROR	READY
IRQ_TX_FIFO_ERROR	TX
IRQ_RX_FIFO_ERROR	READY
IRQ_TX_FIFO_ALMOST_FULL	READY
IRQ_TX_FIFO_ALMOST_EMPTY	TX
IRQ_RX_FIFO_ALMOST_FULL	READY
IRQ_RX_FIFO_ALMOST_EMPTY	READY
IRQ_MAX_BO_CCA_REACH	READY
IRQ_VALID_PREAMBLE	RX
IRQ_VALID_SYNC	RX
IRQ_RSSI_ABOVE_TH	RX
IRQ_WKUP_TOUT_LDC	READY/TX/RX
IRQ_READY	READY
IRQ_STANDBY_DELAYED	STANDBY
IRQ_LOW_BATT_LVL	ANY
IRQ_POR	READY
IRQ_BOR	ANY
IRQ_LOCK	READY

IRQ 类型	S2-LP 的状态
IRQ_VCO_CALIBRATION_END	READY
IRQ_PA_CALIBRATION_END	READY
IRQ_RX_TIMEOUT	READY
IRQ_RX_SNIFF_TIMEOUT	READY

9.3

GPIO

4 个 GPIO 可配置如下：

表 61. GPIO 数字输出功能

I/O 选择	输出信号
0	nIRQ（中断请求，低电平有效）
1	POR 反转（低电平有效）
2	唤醒定时器过期：当 WUT 过期时为 ‘1’
3	电池低电量检测：当电池电量低于阈值设置时为 ‘1’
4	TX 数据内部时钟输出（在其上升沿对 TX 数据采样）
5	TX 状态输出来自 RADIO_TX 模块的指令信息
6	TX/RX FIFO 几乎已空标志
7	TX/RX FIFO 接近全满标志
8	RX 数据输出
9	RX 时钟输出（从接收的数据恢复）
10	RX 状态指示：当 S2-LP 在 RX 状态下传输时为 ‘1’
11	设备处于睡眠或待机以外的状态：当处于睡眠/待机状态时为 ‘0’
12	设备处于待机状态
13	用于天线分集的天线开关信号
14	检测到有效前导码标志
15	同步字检测标志
16	RSSI 高于阈值（与 CS 寄存器指示相同）
17	保留
18	TX 或 RX 模式指示器（用于启用外部范围扩展器）
19	VDD（用于模拟 MCU 的额外 GPIO，可通过 SPI 编程）
20	GND（用于模拟 MCU 的额外 GPIO，可通过 SPI 编程）
21	外部 SMPS 使能信号（高电平有效）
22	设备处于睡眠状态
23	设备处于就绪状态
24	设备处于锁定状态
25	设备正在等待锁定检测器输出信号的高电平
26	TX_DATA_OOK 信号（在 OOK 模拟平滑模式下生成的内部控制信号）
27	器件正在等待来自 XO 的 READY2 高电平信号
28	器件正在等待允许 PM 块建立的定时器超时
29	器件正在等待 VCO 校准结束
30	器件启用完整的 SYNTH 块回路
31	保留

表 62. GPIO 数字输入功能

I/O 选择	输入信号
0	1 >> TX 指令
1	1 >> RX 指令
2	用于直接调制的 TX 数据输入
3	通过外部输入（传感器输出）唤醒
4	34.7 kHz 的外部时钟（用于 LDC 模式时序）
5 到 31	未使用

10 寄存器内容

表 63. 寄存器内容

名称	地址	默认	位	字段名称	说明
GPIO0_CONF	00	0A	7:3	GPIO_SELECT	指定 GPIO0 I/O 信号，默认设置 POR（参见表 61. GPIO 数字输出功能）。
			2	保留	-
			1:0	GPIO_MODE	GPIO0 模式： <ul style="list-style-type: none"> 00b: 模拟（Hi-Z） 01b: 数字输入 10b: 低功耗数字输出 11b: 高功耗数字输出
GPIO1_CONF	01	A2	7:3	GPIO_SELECT	指定 GPIO1 I/O 信号，默认设置数字 GND（参见表 61. GPIO 数字输出功能）。
			2	保留	-
			1:0	GPIO_MODE	GPIO1 模式： <ul style="list-style-type: none"> 00b: 模拟（Hi-Z） 01b: 数字输入 1 10b: 低功耗数字输出 11b: 高功耗数字输出
GPIO2_CONF	02	A2	7:3	GPIO_SELECT	指定 GPIO2 I/O 信号，默认设置数字 GND（参见表 61. GPIO 数字输出功能）。
			2	保留	-
			1:0	GPIO_MODE	GPIO2 模式： <ul style="list-style-type: none"> 00b: 模拟（Hi-Z） 01b: 数字输入 10b: 低功耗数字输出 11b: 高功耗数字输出
GPIO3_CONF	03	A2	7:3	GPIO_SELECT	指定 GPIO3 I/O 信号，默认设置数字 GND（参见表 61. GPIO 数字输出功能）。
			2	保留	-
			1:0	GPIO_MODE	GPIO3 模式： <ul style="list-style-type: none"> 00b: 模拟（Hi-Z） 00b: 模拟 01b: 数字输入 10b: 低功耗数字输出 11b: 高功耗数字输出
SYNT3	05	42	7:5	PLL_CP_ISEL	根据 XTAL 频率设置电荷泵电流（参见表 37. 电荷泵字）。
			4	BS	合成器频段选择。此参数选择合成器的环外分频因子： <ul style="list-style-type: none"> 0: 4，用于高频段的频段选择因子 1: 8，用于中频段的频段选择因子（参见第 5.3.1 节“射频通道频率设置”）。
			3:0	SYNT[27:24]	PLL 可编程分频器的 MSB 位（参见第 5.3.1 节“射频通道频率设置”）。
SYNT2	06	16	7:0	SYNT[23:16]	PLL 可编程分频器的中间位（参见第 5.3.1 节“射频通道频率设置”）。

名称	地址	默认	位	字段名称	说明
SYNT1	07	27	7:0	SYNT[15:8]	PLL 可编程分频器的中间位（参见第 5.3.1 节“射频通道频率设置”）。
SYNT0	08	62	7:0	SYNT[7:0]	PLL 可编程分频器的 LSB 位（参见第 5.3.1 节“射频通道频率设置”）。
IF_OFFSET_ANA	09	2A	7:0	IF_OFFSET_ANA	模拟射频合成器的中频设置，默认：300 kHz，参见等式(5)。
IF_OFFSET_DIG	0A	B8	7:0	IF_OFFSET_DIG	数字移位基带电路的中频设置：默认：300 kHz，参见等式(15)。
CHSPACE	0C	3F	7:0	CH_SPACE	通道间隔设置，参见等式(16)。
CHNUM	0D	00	7:0	CH_NUM	通道编号。此值乘以通道间隔，然后加上合成器基频，将得到实际射频载波频率，参见等式(16)。
MOD4	0E	83	7:0	DATARATE_M[15:8]	数据率等式尾数值的 MSB，参见等式(14)。
MOD3	0F	2B	7:0	DATARATE_M[7:0]	数据率等式尾数值的 LSB，参见等式(14)。
MOD2	10	77	7:4	MOD_TYPE	调制类型： <ul style="list-style-type: none"> 0: 2-FSK 1: 4-FSK 2: 2-GFSK BT=1 3: 4-GFSK BT=1 5: ASK/OOK 7: 未调制 10: 2-GFSK BT=0.5 11: 4-GFSK BT=0.5
			3:0	DATARATE_E	数据率等式的指数值（参见等式(14)）。
MOD1	11	03	7	PA_INTERP_EN	1: 启用 PA 功率插值器（参见第 5.6.1 节“PA 配置”）。
			6	MOD_INTERP_EN	1: 启用 GFSK 成形的频率插值器（参见第 5.4.1.1 节“高斯成形”）。
			5:4	CONST_MAP	选择 4-（G）FSK 或 2-（G）FSK 调制的星座图（参见表 41. 2-（G）FSK 星座映射和表 42. 4-（G）FSK 星座映射）。
			3:0	FDEV_E	频率偏移等式的指数值（参见等式(10)）。
MOD0	12	93	7:0	FDEV_M	频率偏移等式的尾数值（参见等式(10)）。
CHFLT	13	23	7:4	CHFLT_M	接收器通道滤波器的尾数值（参见表 44. 通道滤波器字）。
			3:0	CHFLT_E	接收器通道滤波器的指数值（参见表 44. 通道滤波器字）。
AFC2	14	C8	7	AFC_FREEZE_ON_SYNC	1: 启用同步字检测时的冻结 AFC 修正。
			6	AFC_ENABLED	1: 启用 AFC 修正。
			5	AFC_MODE	选择 AFC 模式： 0: AFC 环在分割器处闭合 1: AFC 环在第二个转换级闭合。
			4:0	保留	-
AFC1	15	18	7:0	AFC_FAST_PERIOD	AFC 快速期的长度。
AFC0	16	25	7:4	AFC_FAST_GAIN	快速模式下的 AFC 环增益（2's log）。

名称	地址	默认	位	字段名称	说明
AFC0	16	25	3:0	AFC_SLOW_GAIN	慢速模式下的 AFC 环增益 (2's log)。
RSSI_FLT	17	E3	7:4	RSSI_FLT	RSSI 滤波器的增益。
			3:2	CS_MODE	载波侦听模式： <ul style="list-style-type: none"> 00b: 静态 CS 01b: 具有 6 dB 动态阈值的动态 CS 10b: 具有 12dB 动态阈值的动态 CS 11b: 具有 18dB 动态阈值的动态 CS。 (参见第 5.5.8.2 节“载波侦听”)
			1:0	保留	-
RSSI_TH	18	28	7:0	RSSI_TH	基于 1 dB 步长的信号检测阈值。RSSI_TH 可使用公式 RSSI_TH-146 转换为以 dBm 单位表示。
AGCCTRL4	1A	54	7:4	LOW_THRESHOLD_0	AGC 的下限阈值 0
			3:0	LOW_THRESHOLD_1	AGC 的下限阈值 1
AGCCTRL3	1B	10	7:0	LOW_THRESHOLD_SEL	下限阈值选择 (在 AGCCTRL4 中定义)。每个衰减步长的位掩码。
AGCCTRL2	1C	22	7:6	保留	-
			5	FREEZE_ON_SYNC	启用将在同步时冻结的 AGC 算法
			4	保留	-
			3:0	MEAS_TIME	AGC 测量时间
AGCCTRL1	1D	59	7:4	HIGH_THRESHOLD	AGC 的上限阈值
			3:0	保留	-
AGCCTRL0	1E	8C	7	AGC_ENABLE	0: 禁用 1: 使能
			6	保留	-
			5:0	HOLD_TIME	AGC 增益调整后的保持时间。
ANT_SELECT_CONF	1F	45	7	保留	-
			6:5	EQU_CTRL	ISI 消除均衡器： <ul style="list-style-type: none"> 00b: 均衡禁用 01b: 单通均衡 10b: 双通均衡。 (参见第 5.4.1.2 节“4- (G) FSK ISI 消除”)
			4	CS_BLANKING	如果 CS 达到阈值, 则不在 RX FIFO 中填充数据 (参见第 5.5.9 节“CS 消隐”)。
			3	AS_ENABLE	1: 启用天线切换 (参见第 5.5.10 节“天线切换”)。
			2:0	AS_MEAS_TIME	设置测量时间。
CLOCKREC2	20	C0	7:5	CLK_REC_P_GAIN_SLOW	时钟慢速恢复的环增益 (log2)。
			4	CLK_REC_ALGO_SEL	选择符号定时恢复算法： <ul style="list-style-type: none"> 0: DLL 1: PLL.
			3:0	CLK_REC_I_GAIN_SLOW	设置符号定时恢复的积分慢增益 (仅限 PLL 模式)。
CLOCKREC1	21	58	7:5	CLK_REC_P_GAIN_FAST	时钟快速恢复的环增益 (log2)。
			4	PSTFLT_LEN	选择后置滤波器长度： <ul style="list-style-type: none"> 0: 8 个符号 1: 16 个符号。
			3:0	CLK_REC_I_GAIN_FAST	设置符号定时恢复的积分快增益 (仅限 PLL 模式)。

名称	地址	默认	位	字段名称	说明
PCKTCTRL6	2B	80	7:2	SYNC_LEN	用于数据包中 SYNC 字段的位数。
			1:0	PREAMBLE_LEN[9:8]	数据包前导码数字 '01' 或 '10' 的 MSB。
PCKTCTRL5	2C	10	7:0	PREAMBLE_LEN[7:0]	数据包前导码数字 '01' 或 '10' 的 LSB。
PCKTCTRL4	2D	00	7	LEN_WID	用于长度字段的字节数： • 0: 1 字节 • 1: 2 字节。
			6:4	保留	-
			3	ADDRESS_LEN	1: 包括数据包中的 ADDRESS 字段。
			2:0	保留	-
PCKTCTRL3	2E	20	7:6	PCKT_FRMT	数据包格式： • 0: 基本 • 1: 802.15.4g • 2: UART OTA • 3: 栈 (参见第 7 节 “数据包处理程序引擎”)
			5:4	RX_MODE	RX 模式： • 0: 正常模式 • 1: 直通 FIFO • 2: 直通 GPIO
			3	FSK4_SYM_SWAP	选择 4 (G) FSK 的符号映射。
			2	BYTE_SWAP	选择 MSB 与 LSB 之间的传输顺序。
			1:0	PREAMBLE_SEL	选择前导码模式。
			7:6	保留	-
PCKTCTRL2	2F	00	5	FCS_TYPE_4G	此为 802.15.4g 数据包的头文件字段中的 FCS 类型。
			4	FEC_TYPE_4G/STOP_BIT	• 如果 802.15.4 模式启用，则此为 802.15.4g 数据包的头文件字段中的 FCS 类型。选择 802.15.4g 数据包的 FEC 类型： – 0: NRNSC – 1: RSC. • 如果 UART 数据包启用，则此为 STOP_BIT 的值。
			3	INT_EN_4G/START_BIT	• 如果 802.15.4 模式启用，1: 启用 802.15.4g 数据包的交织。 • 如果 UART 数据包启用，则此为 START_BIT 的值。
			2	MBUS_3OF6_EN	1: 启用 6 选 3 编码/解码。
			1	MANCHESTER_EN	1: 启用曼彻斯特编码/解码。
			0	FIX_VAR_LEN	包长度模式： • 0: 固定 • 1: 可变 (在可变模式下，必须配置 PCKTCTRL3 寄存器的 LEN_WID 字段)
			7:5	CRC_MODE	CRC 字段： • 0: 无 CRC 字段 • 1: CRC 使用多项式 0x07 • 2: CRC 使用多项式 0x8005 • 3: CRC 使用多项式 0x1021 • 4: CRC 使用多项式 0x864CBF • 5: CRC 使用多项式
			7:5	CRC_MODE	

名称	地址	默认	位	字段名称	说明
PCKTCTRL1	30	2C	4	WHIT_EN	1: 启用白化模式。
			3:2	TXSOURCE	Tx 源数据: <ul style="list-style-type: none"> 0: 正常模式 1: 直通 FIFO 2: 直通 GPIO 3: PN9
			1	SECOND_SYNC_SEL	在 TX 模式下: <ul style="list-style-type: none"> 0: 选择主同步字 1: 选择辅同步字。 在 RX 模式下, 如果为 1, 启用双重同步字检测模式。
			0	FEC_EN	1: 启用 TX 时的 FEC 编码或 RX 时的 Viterbi 解码。
PCKTLEN1	31	00	7:0	PCKTLEN1	数据包长度的 MSB (以字节为单位)。
PCKTLEN0	32	14	7:0	PCKTLEN0	数据包长度的 LSB (以字节为单位)。
SYNC3	33	88	7:0	SYNC3	同步字字节 3。
SYNC2	34	88	7:0	SYNC2	同步字字节 2。
SYNC1	35	88	7:0	SYNC1	同步字字节 1。
SYNC0	36	88	7:0	SYNC0	同步字字节 0。
QI	37	01	7:5	SQI_TH	SQI 阈值。
			4:1	PQI_TH	PQI 阈值。
			0	SQI_EN	1: 启用 SQI 检查。
PCKT_PSTMBL	38	00	7:0	PCKT_PSTMBL	设置数据包后导码长度。
PROTOCOL2	39	40	7	CS_TIMEOUT_MASK	1: 启用促使超时禁用的 CS 值。
			6	SQI_TIMEOUT_MASK	1: 启用促使超时禁用的 SQI 值。
			5	PQI_TIMEOUT_MASK	1: 启用促使超时禁用的 PQI 值。
			4:3	TX_SEQ_NUM_RELOAD	需要使用相关指令统计复位计数时将使用的 TX 序列号。
			2	FIFO_GPIO_OUT_MUX_SEL	0: 选择 TX FIFO 的几乎已空/接近全满控制。 1: 选择 RX FIFO 的几乎已空/接近全满控制。
			1:0	LDC_TIMER_MULT	设置 LDC 定时器乘数: <ul style="list-style-type: none"> 00b: x1 01b: x2 10b: x4 11b: x8.
PROTOCOL1	3A	00	7	LDC_MODE	1: 启用低占空比模式。
			6	LDC_RELOAD_ON_SYNC	1: 启用 LDC 定时器重新加载模式。
			5	PIGGYBACKING	1: 启用捎带。
			4	FAST_CS_TERM_EN	1: 启用 RX 监听定时器。
			3	SEED_RELOAD	1: 启用使用在 BU_COUNTER_SEED 中写入的值重新加载回落随机发生器种子。
			2	CSMA_ON	1: 启用 CSMA 通道访问模式。
			1	CSMA_PERS_ON	1: 启用 CSMA 持续模式 (无回落周期)。

名称	地址	默认	位	字段名称	说明
PROTOCOL1	3A	00	0	AUTO_PCKT_FLT	1: 启用自动数据包过滤控制。
PROTOCOL0	3B	08	7:4	NMAX_RETX	最大重传次数 (0 - 15) (0: 不执行重传)。
			3	NACK_TX	1: 传输数据包的字段 NO_ACK=1。
			2	AUTO_ACK	1: 启用数据包收到请求时的自动确认。
			1	PERS_RX	1: 启用持续 RX 模式。
			0	保留	-
FIFO_CONFIG3	3C	30	7	保留	-
			6:0	RX_AFTHR	设置 RX FIFO 接近全满阈值。
FIFO_CONFIG2	3D	30	7	保留	-
			6:0	RX_AETHR	设置 RX FIFO 几乎已空阈值。
FIFO_CONFIG1	3E	30	7	保留	-
			6:0	TX_AFTHR	设置 TX FIFO 接近全满阈值。
FIFO_CONFIG0	3F	30	7	保留	-
			6:0	TX_AETHR	设置 TX FIFO 几乎已空阈值。
PCKT_FLT_OPTIONS	40	40	7	保留	-
			6	RX_TIMEOUT_AND_OR_SEL	应用到 CS/SQI/PQI 值的逻辑布尔函数: 1: OR, 0: AND。
			5	保留	-
			4	SOURCE_ADDR_FLT	1: 如果源字段与 RX_SOURCE_ADDR 寄存器匹配, 则接收 RX 数据包
			3	DEST_VS_BROADCAST_ADDR	1: 如果源字段与 BROADCAST_ADDR 寄存器匹配, 则接收 RX 数据包。
			2	DEST_VS_MULTICAST_ADDR	1: 如果目的地址与 MULTICAST_ADDR 寄存器匹配, 则接收 RX 数据包。
			1	DEST_VS_SOURCE_ADDR	1: 如果目的地址与 RX_SOURCE_ADDR 寄存器匹配, 则接收 RX 数据包。
			0	CRC_FLT	1: 如果 CRC 无效, 则丢弃数据包。
PCKT_FLT_GOALS4	41	00	7:0	RX_SOURCE_MASK	用于源地址过滤的屏蔽寄存器。
PCKT_FLT_GOALS3	42	00	7:0	RX_SOURCE_ADDR/DUAL_SYNC3	如果双重同步模式启用: 双重同步字节 3, 否则 RX 数据包源或 TX 数据包目的字段。
PCKT_FLT_GOALS2	43	00	7:0	BROADCAST_ADDR/DUAL_SYNC2	如果双重同步模式启用: 双重同步字节 2, 广播地址。
PCKT_FLT_GOALS1	44	00	7:0	MULTICAST_ADDR/DUAL_SYNC1	如果双重同步模式启用: 双重同步字节 1, 多播地址。
PCKT_FLT_GOALS0	45	00	7:0	TX_SOURCE_ADDR/DUAL_SYNC0	如果双重同步模式启用: 双重同步字节 0, Tx 数据包源或 RX 数据包目的字段。
TIMERS5	46	01	7:0	RX_TIMER_CNTR	用于 RX 定时器的计数器。
TIMERS4	47	00	7:0	RX_TIMER_PRESC	用于 RX 定时器的预分频器。
TIMERS3	48	01	7:0	LDC_TIMER_PRESC	用于唤醒定时器的预分频器。
TIMERS2	49	00	7:0	LDC_TIMER_CNTR	用于唤醒定时器的计数器。
TIMERS1	4A	01	7:0	LDC_RELOAD_PRSC	用于重新加载唤醒定时器操作的预分频器值。
TIMERS0	4B	00	7:0	LDC_RELOAD_CNTR	用于重新加载唤醒定时器操作的计数器值。

名称	地址	默认	位	字段名称	说明
CSMA_CONF3	4C	4C	7:0	BU_CNTR_SEED[14:8]	用于应用 CSMA 算法的随机发生器种子的 MSB 部分。
CSMA_CONF2	4D	00	7:0	BU_CNTR_SEED[7:0]	用于应用 CSMA 算法的随机发生器种子的 LSB 部分。
CSMA_CONF1	4E	04	7:2	BU_PRSC	用于回落单位 BU 的预分频器值。
			1:0	CCA_PERIOD	Tcca 定时器的乘数。
CSMA_CONF0	4F	00	7:4	CCA_LEN	执行监听操作的次数。
			3	保留	-
			2:0	NBACKOFF_MAX	最大回落周期数。
IRQ_MASK3	50	00	7:0	INT_MASK[31:24]	启用所配置的 IRQ GPIO 上的中断标志路由。
IRQ_MASK2	51	00	7:0	INT_MASK[23:16]	启用所配置的 IRQ GPIO 上的中断标志路由。
IRQ_MASK1	52	00	7:0	INT_MASK[15:8]	启用所配置的 IRQ GPIO 上的中断标志路由。
IRQ_MASK0	53	00	7:0	INT_MASK[7:0]	启用所配置的 IRQ GPIO 上的中断标志路由。
FAST_RX_TIMER	54	28	7:0	RSSI_SETTLING_LIMIT	监听定时器配置。
PA_POWER8	5A	01	7	保留	-
			6:0	PA_LEVEL8	第 8 个时隙的输出功率水平。
PA_POWER7	5B	0C	7	保留	-
			6:0	PA_LEVEL_7	第 7 个时隙的输出功率水平。
PA_POWER6	5C	18	7	保留	-
			6:0	PA_LEVEL_6	第 6 个时隙的输出功率水平。
PA_POWER5	5D	24	7	保留	-
			6:0	PA_LEVEL_5	第 5 个时隙的输出功率水平。
PA_POWER4	5E	30	7	保留	-
			6:0	PA_LEVEL_4	第 4 个时隙的输出功率水平。
PA_POWER3	5F	48	7	保留	-
			6:0	PA_LEVEL_3	第 3 个时隙的输出功率水平。
PA_POWER2	60	60	7	保留	-
			6:0	PA_LEVEL_2	第 2 个时隙的输出功率水平。
PA_POWER1	61	00	7	保留	-
			6:0	PA_LEVEL_1	第 1 个时隙的输出功率水平。
PA_POWER0	62	47	7	DIG_SMOOTH_EN	1: 启用生成作为 FIR 输入的内部信号 TX_DATA。当 FIR_EN=1 时需要。
			6	PA_MAXDBM	1: 配置 PA 以发送最大输出功率。此位设为 1 时, 功率斜升禁用。
			5	PA_RAMP_EN	1: 启用功率斜升。
			4:3	PA_RAMP_STEP_LEN	设置步长宽度 (单位: 位周期的 1/8)。
			2:0	PA_LEVEL_MAX_IDX	功率斜升或所选输出功率指标的最终水平。
PA_CONFIG1	63	03	7:4	保留	-
			3:2	FIR_CFG	FIR 配置: • 00b: 滤波 • 01b: 斜升 • 10b: 切换 (参见第 5.4.2.1 节 “OOK 平滑”)
			1	FIR_EN	1: 启用 FIR (参见第 5.4.2.1 节 “OOK 平滑”)
			0	保留	-

名称	地址	默认	位	字段名称	说明
PA_CONFIG0	64	8A	7:4	PA_DEGEN_TRIM	11xx ® 代码阈值: 485 10xx ® 代码阈值: 465 01xx ® 代码阈值: 439 00xx ® 代码阈值: 418 xx11 ® 钳位电压: 0.55 V xx10 ® 钳位电压: 0.50 V xx01 ® 钳位电压: 0.45 V xx00 ® 钳位电压: 0.40 V.
			3	PA_DEGEN_ON	启用“退化”模式，引入预失真，以使功率控制曲线线性化。
			2	SAFE_ASK_CAL	在 TX 操作期间，启用并启动数字 ASK 校准器。
			1:0	PA_FC	PA 贝塞尔滤波器带宽： <ul style="list-style-type: none"> 00b: 12.5 kHz（数据率 16.2 kbps） 01b: 25 kHz（数据率 32 kbps） 10b: 50 kHz（数据率 62.5 kbps） 11b: 100 kHz（数据率 125 kbps），（参见第 5.4.2.1 节“OOK 平滑”）。
SYNTH_CONFIG2	65	D0	7:3	保留	-
			2	PLL_PFD_SPLIT_EN	启用增加 DN 电流脉冲，以改进 CP/PFD 线性化（参见表 37.电荷泵字）。
			1:0	保留	-
VCO_CONFIG	68	03	7:6	保留	-
			5	VCO_CALAMP_EXT_SEL	1 → 跳过 VCO 幅度校准（外部幅度字强制开启 VCO）。
			4	VCO_CALFREQ_EXT_SEL	1 → 跳过 VCO 频率校准（外部幅度字强制开启 VCO）。
			3:0	保留	-
VCO_CALIBR_IN2	69	88	7:0	保留	-
VCO_CALIBR_IN1	6A	40	7:0	保留	-
VCO_CALIBR_IN0	6B	40	7:0	保留	-
XO_RCO_CONF1	6C	45	7:5	保留	-
			4	PD_CLKDIV	1: 禁用数字时钟（和 SMPS 的参考时钟）和 IF-ADC 时钟的分频器。
			3:0	保留	-
XO_RCO_CONF0	6D	30	7	EXT_REF	<ul style="list-style-type: none"> 0: 参考信号来自 XO 电路 1: 参考信号来自 XIN 引脚。
			6:4	GM_CONF	启动时，设置 XO 的驱动程序 gm。
			3	REFDIV	1: 启用参考时钟分频器。
			2	保留	-
			1	EXT_RCO_OSC	1: 34.7 kHz 信号必须由任意 GPIO 提供。
			0	RCO_CALIBRATION	1: 使能自动 RCO 校准。

名称	地址	默认	位	字段名称	说明
RCO_CALIBR_CONF 3	6E	70	7:4	RWT_IN	RCO 的 RWT 字值。
			3:0	RFB_IN[4:1]	RCO 的 RFB 字值的 MSB 部分。
RCO_CALIBR_CONF 2	6F	4D	7	RFB_IN[0]	RCO 的 RFB 字值的 LSB 部分。
			6:0	保留	-
PM_CONF4	75	17	7:6	保留	-
			5	EXT_SMPS	1: 禁用内部 SMPS。
			4:0	保留	-
PM_CONF3	76	20	7	KRM_EN	<ul style="list-style-type: none"> 0: 启用四分频器 (SMPS 的切换频率为 $FSW=F_{dig}/4$) 1: 启用速率倍频器 (SMPS 的切换频率为 $FSW=KRM \cdot F_{dig}/(2^{15})$)。
			6:0	KRM[14:8]	设置速率倍频器的分频器比 (MSB) (默认: $F_{sw}=F_{dig}/4$)
PM_CONF2	77	00	7:0	KRM[7:0]	设置速率倍频器的分频器比 (LSB) (默认: $F_{sw}=F_{dig}/4$)
PM_CONF1	78	39	7	保留	-
			6	BATTERY_LVL_EN	1: 启用电池电量检测电路。
			5:4	SET_BLD_TH	设置 BLD 阈值: <ul style="list-style-type: none"> 00b: 2.7 V 01b: 2.5 V 10b: 2.3 V 11b: 2.1 V.
			3	SMPS_LVL_MODE	<ul style="list-style-type: none"> 0: 在 RX 和 TX 状态下, SMPS 输出电平取决于在 PM_CONFIG0 寄存器 (SET_SMPS_LEVEL 字段) 中写入的值。 1: 仅在 TX 状态下, SMPS 输出电平取决于 PM_CONFIG 寄存器中的值, 在 RX 状态下, 则固定为 1.4 V
			2	BYPASS_LDO	设为 0 (默认值)
			1:0	保留	-
			0	保留	-
PM_CONF0	79	42	7	保留	-
			6:4	SET_SMPS_LVL	SMPS 输出电压: <ul style="list-style-type: none"> 000b: 未使用 001b: 1.2 V 010b: 1.3 V 011b: 1.4 V 100b: 1.5 V 101b: 1.6 V 110b: 1.7 V 111b: 1.8 V
			3:1	保留	-
			0	SLEEP_MODE_SEL	<ul style="list-style-type: none"> 0: 不保留 FIFO 的睡眠模式 (SLEEP A) 1: 保留 FIFO 的睡眠模式 (SLEEP B)。
MC_STATE1	8D	52	7:5	保留	-
			4	RCO_CAL_OK	RCO 校准成功终止。
			3	ANT_SEL	当前选择的天线。
			2	TX_FIFO_FULL	1: TX FIFO 已满。

名称	地址	默认	位	字段名称	说明
MC_STATE1	8D	52	1	RX_FIFO_EMPTY	1: RX FIFO 为空。
			0	ERROR_LOCK	1: RCO 校准器错误。
MC_STATE0	8E	07	7:1	STATE	当前状态。
			0	XO_ON	1: XO 工作中。
TX_FIFO_STATUS	8F	00	7:0	NELEM_TXFIFO	TX FIFO 中的元素数。
RX_FIFO_STATUS	90	00	7:0	NELEM_RXFIFO	RX FIFO 中的元素数。
RCO_CALIBR_OUT4	94	70	7:4	RWT_OUT	内部 RCO 校准器中的 RWT 字。
			3:0	RFB_OUT[4:1]	内部 RCO 校准器中的 RFB 字 (MSB)。
RCO_CALIBR_OUT3	95	00	7	RFB_OUT[0]	内部 RCO 校准器中的 RF 字 (LSB)。
			6:0	保留	-
VCO_CALIBR_OUT1	99	00	7:4	保留	-
			3:0	VCO_CAL_AMP_OUT	VCO 幅度校准输出字 (由测温编码在内部转换的二进制编码)。
VCO_CALIBROUT0	9A	00	7	保留	-
			6:0	VCO_CAL_FREQ_OUT	VCO Cbank 频率校准输出字 (由测温编码在内部转换的二进制编码)。
TX_PCKT_INFO	9C	00	7:6	保留	-
			5:4	TX_SEQ_NUM	当前 TX 数据包序列号。
			3:0	N_RETX	最后一个 TX 数据包的重传次数。
RX_PCKT_INFO	9D	00	7:3	保留	-
			2	NACK_RX	所接收数据包的 NACK 字段。
			1:0	RX_SEQ_NUM	所接收数据包的序列号。
AFC_CORR	9E	00	7:0	AFC_CORR	AFC 修正值。
LINK_QUALIF2	9F	00	7:0	PQI	所接收数据包的 PQI 值。
LINK_QUALIF1	A0	00	7	CS	载波侦听指示。
			6:0	SQI	所接收数据包的 SQI 值。
RSSI_LEVEL	A2	00	7:0	RSSI_LEVEL	所接收数据包的同步字检测结束时捕获的 RSSI 电平。
RX_PCKT_LEN1	A4	00	7:0	RX_PCKT_LEN[14:8]	所接收数据包长度的 MSB 值。
RX_PCKT_LEN0	A5	00	7:0	RX_PCKT_LEN[7:0]	所接收数据包长度的 LSB 值。
CRC_FIELD3	A6	00	7:0	CRC_FIELD3	所接收数据包的 CRC 字段 3。
CRC_FIELD2	A7	00	7:0	CRC_FIELD2	所接收数据包的 CRC 字段 2。
CRC_FIELD1	A8	00	7:0	CRC_FIELD1	所接收数据包的 CRC 字段 1。
CRC_FIELD0	A9	00	7:0	CRC_FIELD0	所接收数据包的 CRC 字段 0。
RX_ADDRE_FIELD1	AA	00	7:0	RX_ADDRE_FIELD1	所接收数据包的源地址字段。
RX_ADDRE_FIELD0	AB	00	7:0	RX_ADDRE_FIELD0	所接收数据包的目的地址字段。
RSSI_LEVEL_RUN	EF	00	7:0	RSSI_LEVEL_RUN	支持连续快速 SPI 读取的所接收数据包的 RSSI 电平。
DEVICE_INFO1	F0	03	7:0	PARTNUM	S2-LP 产品编号
DEVICE_INFO0	F1	C1	7:0	VERSION	S2-LP 版本号
IRQ_STATUS3	FA	00	7:0	INT_LEVEL[31:24]	中断状态寄存器 3
IRQ_STATUS2	FB	09	7:0	INT_LEVEL[23:16]	中断状态寄存器 2

名称	地址	默认	位	字段名称	说明
IRQ_STATUS1	FC	05	7:0	INT_LEVEL[15:8]	中断状态寄存器 1
IRQ_STATUS0	FD	00	7:0	INT_LEVEL[7:0]	中断状态寄存器 0

11 封装信息

为满足环境要求，意法半导体为这些器件提供了不同等级的 ECOPACK 封装，具体取决于它们的环保合规等级。ECOPACK 规范、等级定义和产品状态可在 www.st.com 网站获得。ECOPACK 是意法半导体的商标。

11.1 QFN24L (4x4 mm) 封装信息

图 30. QFN24L (4x4 mm) 封装外形

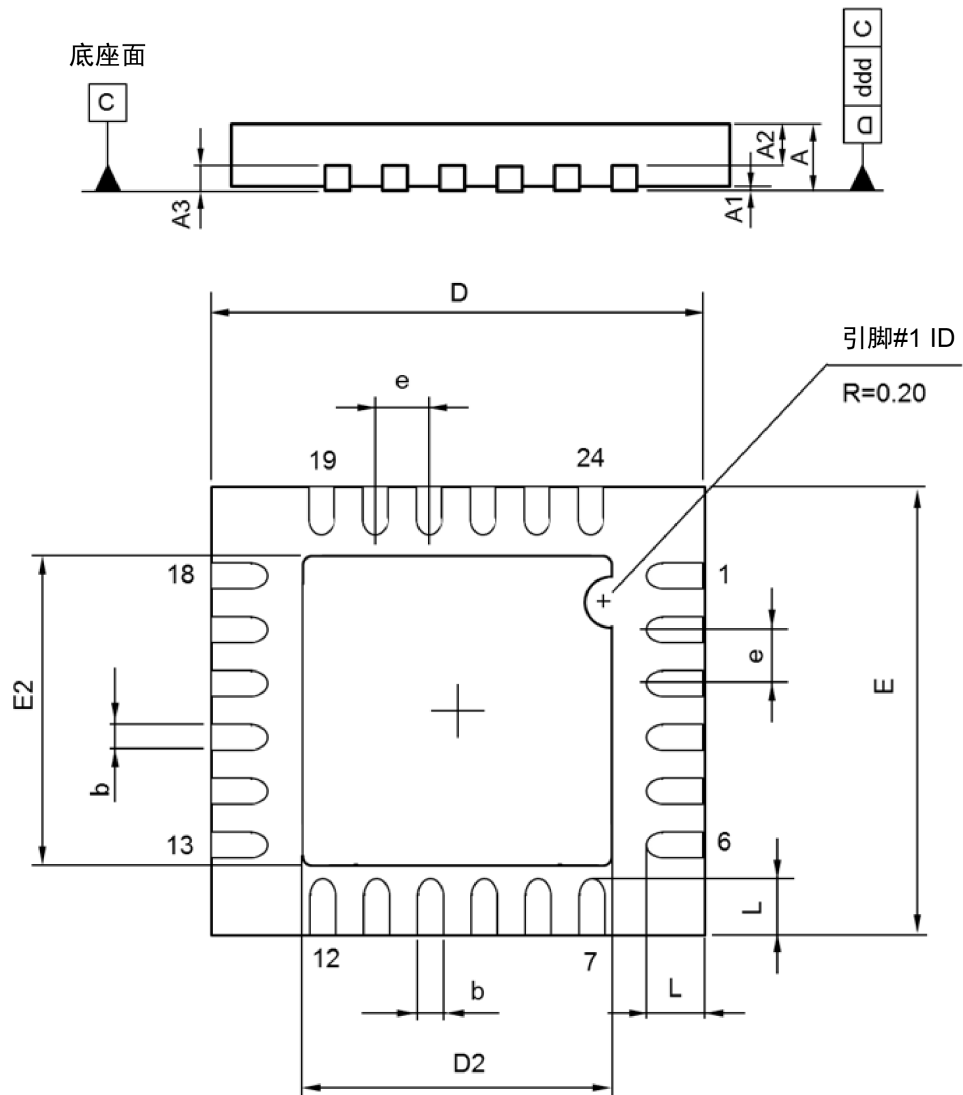


表 64. QFN24L (4x4 mm) 封装机械数据

尺寸	mm		
	最小值	典型值	最大值
A	0.95	1.00	1.05
A1		0.02	0.05
A2		0.65	1.00
A3		0.20	
b	0.18	0.25	0.30
D	3.85	4.00	4.15
D2	2.60	2.70	2.80
E	3.85	4.00	4.15
E2	2.60	2.70	2.80
e		0.50	
L	0.35	0.40	0.45
ddd			0.08

11.2 PCB 焊盘模式

为了设计合适的焊盘模式，需要对封装和母板尺寸进行容差分析。容差分析需要考虑元件容差、PCB 容差和用于放置元件的设备的精度。

确定焊盘尺寸时，将考虑三个不同的最小值：

- 最小焊趾填角 = JTmin = 0.1 mm
- 最小跟部填角 = JHmin = 0.05 mm
- 最小侧面填角 = JSmin = 0 mm

PCB 热焊盘应至少与裸片端尺寸匹配。阻焊层开口应比焊盘尺寸大 120 - 150 微米，以便在铜盘与阻焊层之间留出 75 微米间隙。

图 31. QFN24 4x4x1 间距 0.5 mm PCB 焊盘模式

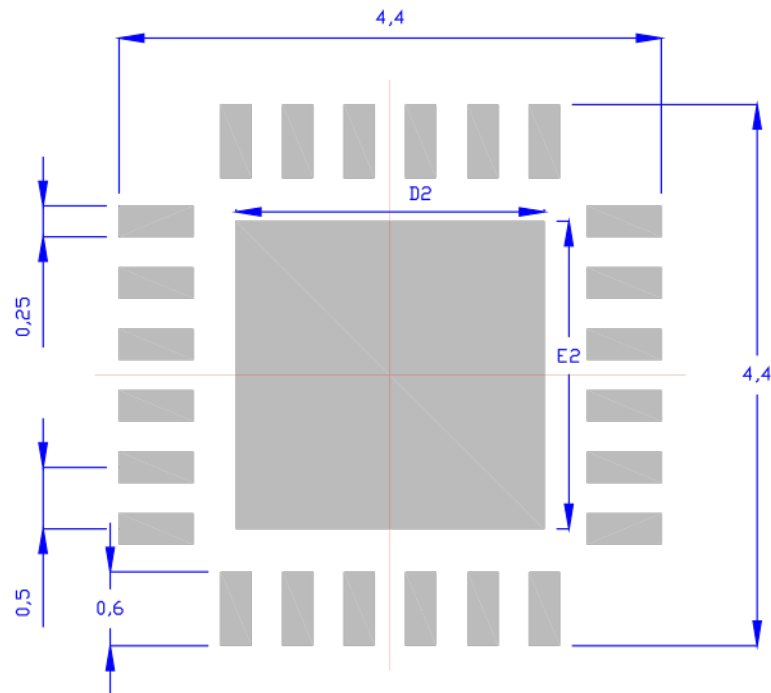


表 65. 裸露焊盘尺寸

D2 (mm)	E2 (mm)
2.70	2.70

11.3 QFN 建议曲线参数

温度曲线是回流焊接中最重要的控制参数，必须对其进行微调，以建立可靠的工艺。QFN 建议的无铅安装焊接曲线如下表和下图所示。

图 32. QFN 建议焊接曲线

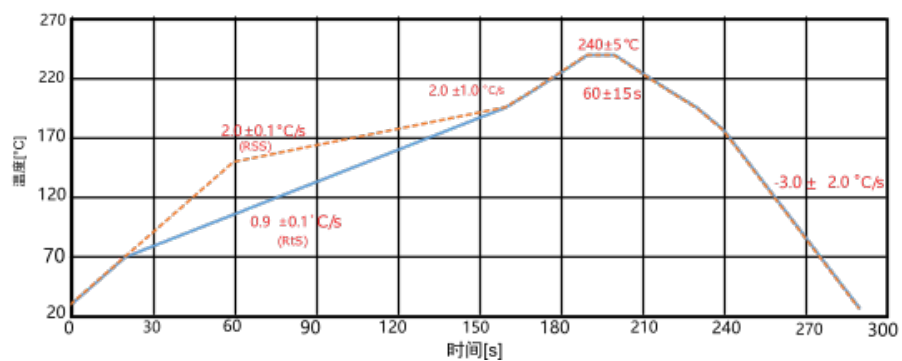


表 66. 温度曲线

曲线	斜升-峰值	斜升-浸泡-峰值
预热温度梯度	T 从 70°C 到 150°C, 0.8°C/s 到 1.0°C/s	T 从 70°C 到 150°C, 1°C/s 到 3°C/s
浸泡/驻留 (请参考焊膏供应商建议)	不关注或温度: 150°C 到 200°C, 40 到 80s	浸泡从 150°C 到 200°C, 40 到 100s
预热温度梯度	温度: 200°C 到 225°C, 1°C/s 到 3°C/s	温度: 200°C 到 225°C, 1°C/s 到 3°C/s
峰值温度	235°C 至 245°C	
高于 220°C 的持续时间	45 到 75s	
冷却温度梯度	-1°C 至 -5°C	
从 50 到 220°C 的时间	150 到 230s	

12 订购信息

表 67. 订购信息

订购代码	封装	封装
S2-LPQTR	QFN24 4x4x1	卷带和盘装
S2-LPCBQTR	QFN24 4x4x1	卷带和盘装

版本历史

表 68. 文档版本历史

日期	版本	变更
2016 年 11 月 08 日	1	初始版本。
2017 年 1 月 26 日	2	对整个文档的少量文字修订。
2018 年 3 月 13 日	3	更新了“特性”章节、第 1 节“说明”、第 5.1 节“电源管理”、第 5.3 节“射频合成器”、第 5.3.1 节“射频通道频率设置”和第 7.2 节“STack 数据包”。 更新了图 13. 数据白化方案。 对整个文档的少量文字修订。
2018 年 5 月 10 日	4	更新了封页中的图片和图形。 更新了表 42. 4- (G) FSK 星座映射。
2018 年 11 月 06 日	5	更新了图 3. 建议应用图（未使用嵌入式 SMPS）、图 5. 引脚图, QFN24 (4x4 mm) 封装。更新了第 4.4 节“功耗”、第 4.9 节“射频发射器”、第 5.2 节“上电复位”、第 10 节“寄存器内容”。 增加了第 11.3 节“QFN 建议曲线参数”。 对整个文档的少量文字修订。
2019 年 6 月 13 日	6	更新了表 40. 调制方案和表 62. GPIO 数字输入功能。
2020 年 9 月 18 日	7	增加了封页中的“支持 KNX-RF”特性。
2021 年 5 月 6 日	8	更新了表 63. 寄存器内容。
2021 年 9 月 8 日	9	更新了等式(3), 图 22. S2-LP CSMA 过程的流程图、图 25. 通道忙碌时在非持续模式下的 CSMA (时间线) 以及图 26. 通道空闲时在非持续模式下的 CSMA (时间线)。 更新了图 31. QFN24 4x4x1 间距 0.5 mm PCB 焊盘模式。
2022 年 6 月 28 日	10	更新了第 4.1 节“绝对最大额定值”、第 4.8.2 节“433 MHz 下的灵敏度”、第 4.8.5 节“868 Mhz 下的阻塞性能和灵敏度”、第 4.8.6 节“868 MHz 下的灵敏度”、第 4.8.8 节“915 MHz 下的灵敏度”、第 5.5.1 节“自动频率补偿”、第 5.5.8.1 节“RSSI”、第 6 节“工作模式”、第 6.1 节“指令列表”、第 7.8.2 节“曼彻斯特编码”、第 7.9 节“CRC”、第 8.1 节“自动确认”、第 8.2.1 节“低占空比模式”、第 8.3 节“CSMA/CA 引擎”、第 10 节“寄存器内容”。 增加了表 60. IRQ 类型 S2-LP 状态。

目录

1	说明	3
2	详细功能说明	4
3	典型应用图和引脚说明	6
3.1	引脚图	9
3.2	引脚说明	9
4	规格	11
4.1	绝对最大额定值	11
4.2	工作范围	11
4.3	热性能	11
4.4	功耗	11
4.5	一般特性	13
4.6	频率合成器	14
4.7	晶体振荡器	14
4.8	射频接收器	15
4.8.1	433 MHz 下的阻塞性能和灵敏性	16
4.8.2	433 MHz 下的灵敏度	16
4.8.3	阻塞性能和灵敏性 @ 510 MHz	17
4.8.4	510 MHz 下的灵敏度	17
4.8.5	868 MHz 下的阻塞性能和灵敏性	18
4.8.6	868 MHz 下的灵敏度	18
4.8.7	915 MHz 下的阻塞性能和灵敏性	19
4.8.8	915 MHz 下的灵敏度	19
4.9	RF 发射器	20
4.9.1	433 MHz 下的谐波发射	20
4.9.2	510 MHz 下的谐波发射	21
4.9.3	840-868 MHz 下的谐波发射	21
4.9.4	915 MHz 下的谐波发射	21
4.10	数字接口规范	22
4.11	电池指示	22
5	模块说明	24
5.1	电源管理	24
5.2	上电复位	25
5.3	射频合成器	27

5.3.1	射频通道频率设置	27
5.4	数字调制器	28
5.4.1	调频	29
5.4.2	幅度调制	30
5.4.3	直接极性模式	31
5.4.4	测试模式	32
5.4.5	数据率	32
5.5	接收器	32
5.5.1	自动频率补偿	32
5.5.2	自动增益控制	33
5.5.3	符号定时恢复	34
5.5.4	RX 通道滤波器带宽	34
5.5.5	中频设置	35
5.5.6	RX 定时器管理	35
5.5.7	接收器数据模式	36
5.5.8	接收器质量指示符	36
5.5.9	CS 消隐	37
5.5.10	天线切换	37
5.6	发射器	37
5.6.1	PA 配置	38
5.6.2	发射器数据模式	39
5.6.3	数据 FIFO	39
5.7	集成式 RCO	41
5.8	低电量指示器	41
5.9	电压参考	41
6	工作模式	42
6.1	指令列表	43
6.2	状态转换响应时间	44
6.3	睡眠状态	44
7	数据包处理程序引擎	45
7.1	BASIC 数据包格式	45
7.2	STack 数据包	46
7.3	802.15.4g 数据包	47
7.4	UART 无线数据包格式	49
7.5	无线 MBUS 数据包 (W-MBUS、EN13757-4)	49

7.6	有效负载传输顺序.....	49
7.7	自动数据包过滤.....	50
7.8	数据编码和完整性检查.....	50
7.8.1	FEC.....	50
7.8.2	曼彻斯特编码.....	51
7.8.3	6 选 3 编码.....	51
7.9	CRC.....	51
7.10	数据白化.....	52
8	链路层协议.....	53
8.1	自动确认.....	53
8.1.1	包含捎带的自动确认.....	53
8.1.2	自动重传.....	54
8.2	超时协议引擎.....	54
8.2.1	低占空比模式.....	55
8.2.2	监听模式.....	57
8.3	CSMA/CA 引擎.....	59
9	MCU 接口.....	62
9.1	串行外设接口.....	62
9.2	中断.....	63
9.3	GPIO.....	65
10	寄存器内容.....	67
11	封装信息.....	78
11.1	QFN24L (4x4 mm) 封装信息.....	78
11.2	PCB 焊盘模式.....	79
11.3	QFN 建议曲线参数.....	80
12	订购信息.....	82
	版本历史.....	83

图片目录

图 1.	S2-LP	简	化	框	图	4
图 2.	建议的应用图（使用嵌入式 SMPS）					6
图 3.	建议的应用图（未使用嵌入式 SMPS）					7
图 4.	建议的应用图 HPM/LPM（使用集成式巴伦、嵌入式 SMPS）					7
图 5.	引脚图，QFN24（4x4 mm）封装					9
图 6.	上电复位时间和限值					25
图 7.	启动阶段					26
图 8.	SDN 引脚的可能连接示例					26
图 9.	直接极性模式					31
图 10.	输出功率斜升配置					39
图 11.	FIFO 中的阈值					40
图 12.	状态图					42
图 13.	数据白化方案					52
图 14.	数据白化方案 802.15.4g					52
图 15.	自动重传场景					54
图 16.	常规 RX 操作					55
图 17.	LDC RX 操作					55
图 18.	包含自动确认的 TX 时的 LDC					57
图 19.	包含自动确认的 RX 时的 LDC					57
图 20.	具有 LDC 的快速 RX 终止模式					58
图 21.	快速 Rx 终止：CS 检测					58
图 22.	S2-LP CSMA 过程的流程图					59
图 23.	通道空闲时的 CSMA（时间线）					60
图 24.	通道忙碌时在持续模式下的 CSMA（时间线）					60
图 25.	通道忙碌时在非持续模式下的 CSMA（时间线）					61
图 26.	通道空闲时在非持续模式下的 CSMA（时间线）					61
图 27.	SPI 写入序列					62
图 28.	SPI 读取序列					63
图 29.	SPI 指令序列					63
图 30.	QFN24L（4x4 mm）封装外形					78
图 31.	QFN24 4x4x1 间距 0.5 mm PCB 焊盘模式					80
图 32.	QFN 建议焊接曲线					80

表格索引

表 1.典	型	应	用	图	的	外	部	元	件	说	明	8
表 2.	引脚排列											9
表 3.	绝对最大额定值											11
表 4.	工作范围											11
表 5.	热工数据											11
表 6.	低功耗状态下的功耗											12
表 7.	接收时的功耗, $T_A = 25\text{ }^{\circ}\text{C}$, $V_{DD} = 3.3\text{ V}$, $f_c = 868\text{ MHz}$											12
表 8.	传输时的功耗, $f_c = 915\text{ MHz}$											12
表 9.	传输时的功耗, $f_c = 840\text{-}868\text{ MHz}$											12
表 10.	传输时的功耗, $f_c = 434\text{ MHz}$											13
表 11.	传输时的功耗, $f_c = 510\text{ MHz}$											13
表 12.	一般特性											13
表 13.	采用不同编码选项时的数据率											13
表 14.	频率合成器参数											14
表 15.	晶体振荡器特性											15
表 16.	超低功耗 RC 振荡器											15
表 17.	RF 接收器特性											15
表 18.	433 MHz 下的阻塞性能和灵敏性											16
表 19.	433 MHz 下的灵敏度											16
表 20.	阻塞性能和灵敏性 @ 510 MHz											17
表 21.	510 MHz 下的灵敏度											17
表 22.	阻塞性能和灵敏性 @ 868 MHz											18
表 23.	868 MHz 下的灵敏度											18
表 24.	915 MHz 下的阻塞性能和灵敏性											19
表 25.	915 MHz 下的灵敏度											19
表 26.	RF 发射器特性											20
表 27.	PA 阻抗											20
表 28.	监管标准											20
表 29.	433 MHz 下的谐波发射											20
表 30.	510 MHz 下的谐波发射											21
表 31.	840-868 MHz 下的谐波发射											21
表 32.	915 MHz 下的谐波发射											21
表 33.	数字 SPI 输入、输出和 GPIO 规范											22
表 34.	电池指示灯和低电量检测器											22
表 35.	SMPS 输出电压											24
表 36.	POR 参数											26
表 37.	电荷泵字											27
表 38.	频率分辨率											28
表 39.	通道间隔分辨率											28
表 40.	调制方案											28
表 41.	星座映射 2- (G) FSK											29
表 42.	星座映射 4- (G) FSK											29
表 43.	PA 贝塞尔滤波器字											31
表 44.	通道滤波器字											35

表 45.	RX 定时器停止条件配置	35
表 46.	CS 模式描述	36
表 47.	RCO 频率	41
表 48.	状态说明	43
表 49.	指令	43
表 50.	响应时间	44
表 51.	BASIC 数据包格式	45
表 52.	前导码字段选择	45
表 53.	STack 数据包	46
表 54.	802.15.4g 数据包	47
表 55.	PHR 帧	48
表 56.	UART 无线数据包格式	49
表 57.	6 选 3 编码方案	51
表 58.	定时器说明和持续时间（值与 26 MHz 的 fdig 相关）	54
表 59.	中断列表	63
表 60.	IRQ 类型 S2-LP 状态	64
表 61.	GPIO 数字输出功能	65
表 62.	GPIO 数字输入功能	66
表 63.	寄存器内容	67
表 64.	QFN24L（4x4 mm）封装机械数据	79
表 65.	裸露焊盘尺寸	80
表 66.	温度曲线	81
表 67.	订购信息	82
表 68.	文档版本历史	83

重要通知 - 仔细阅读

意法半导体公司及其子公司（“意法半导体”）保留随时对 ST 产品和/或本文档进行变更、更正、增强、修改和改进的权利，恕不另行通知。买方在订货之前应获取关于意法半导体产品的最新信息。ST 产品的销售依照订单确认时的相关 ST 销售条款。

买方自行负责对意法半导体产品的选择和使用，意法半导体概不承担与应用协助或买方产品设计相关的任何责任。

意法半导体不对任何知识产权进行任何明示或默示的授权或许可。

转售的意法半导体产品如有不同于此处提供的信息的规定，将导致意法半导体针对该产品授予的任何保证失效。

ST 及 ST 标识是意法半导体公司的商标。若需意法半导体商标的更多信息，请参考 www.st.com/trademarks。其他所有产品或服务名称是其各自所有者的财产。

本文档中的信息取代本文档所有早期版本中提供的信息。

© 2023 STMicroelectronics - 保留所有权利