

## STM32F0 シリーズから STM32G0 シリーズへのアプリケーションの移行

### 概要

STM32 マイクロコントローラをベースとしたアプリケーションの設計者は、1 つのマイクロコントローラのタイプを同じ製品ファミリの別のタイプや、異なるファミリの製品に容易に交換できる必要があります。

アプリケーションを別のマイクロコントローラに移行する理由はいくつかあります。たとえば、メモリサイズや使用可能な I/O 数の増加など、より厳しい製品要件を満たす必要がある場合や、より小型のコンポーネントへの切り替えと PCB 面積の削減が必要となるコスト低減を迫られる場合などです。

このアプリケーション・ノートでは、STM32F0 から STM32G0 シリーズへの移行に必要な手順を明らかにし、ハードウェアとペリフェラルの移行に関するガイドラインを提供します。

よりよく理解するためには、STM32 マイクロコントローラに精通している必要があります。

詳細については、製品データシートおよび [www.st.com](http://www.st.com) で入手できる以下の文書を参照してください。

- AN3364: Migration and compatibility guidelines for STM32 microcontroller applications
- RM0091: STM32F0x1/STM32F0x2/STM32F0x8 advanced Arm®-based 32-bit MCUs
- RM0360: STM32F030x4/x6/x8/xC and STM32F070x6/xB advanced Arm®-based 32-bit MCUs
- PM0215: STM32F0xxx Cortex®-M0 programming manual
- PM0223: STM32L0 Series Cortex®-M0+ programming manual
- RM0444: STM32G0x1 line of advanced Arm®-based 32-bit MCUs
- RM0454: STM32G0x0 line of advanced Arm®-based 32-bit MCUs

本書は、新しい STM32G0 デバイスに関する情報を提供するために定期的に更新されます。

## 1 一般情報

本書は、STM32F0 シリーズおよび STM32G0 シリーズの Arm® ベースのデバイスに適用されます。  
注 Arm は、米国内およびその他の地域にある Arm Limited(またはその子会社)の登録商標です。



## 2 STM32G0 シリーズの概要

STM32G0 シリーズのマイクロコントローラは Arm® コア(a)をベースにしています。内蔵されているペリフェラルセットは、以下のように STM32F0 シリーズと比較して消費電力が最適化された高度な機能を備えています。

- 低消費電力タイマ(LPTIMER)
- 低消費電力ユニバーサル非同期レシーバトランスマッタ(LPUART)
- 電圧基準バッファ(VREFBUF)
- 真性乱数発生回路、暗号化ハードウェアアクセラレータ(TrueRNG、AES)
- UCPD(USB Type-C Power Delivery)
- セキュリティ保護可能な Flash メモリ領域
- 2 つの 128 MHz 対応タイマ

注 STM32G0 シリーズは、フル機能の STM32G0x1 ラインと、一部の機能が欠如または制限された STM32G0x0 のバリューラインに分けられます。詳しく正確な説明については、必ずデータシートを確認してください。

## 3 ハードウェアの移行

### 3.1 ピン配置の互換性

STM32G0 デバイスは、STM32F0 デバイスとは異なる電源供給システム(単電源ペア)を使用します。この変更により、予備のピンを他の機能に使用できます(たとえば [表 1](#) を参照)。

**表 1. STM32F0 シリーズのデバイスに対する STM32G071 の追加 I/O - 例**

パッケージ	STM32G0 シリーズ	STM32F0 シリーズ	I/O の違い
LQFP64	STM32G071	STM32F071	+9
LQFP32	STM32G071	STM32F051	+5

結果として、2 つのファミリにはピン互換性がなく、交換の場合には PCB 配線を作り直す必要があります。

ただし、2 つのデバイス・ファミリは、プログラミングの観点からは非常に似ています。

両方のデバイスに同じペリフェラルと同じピンが存在する場合、機能とオルタネート機能のマッピングは同じです。各ペリフェラルに対して 1 つのオルタネート機能を(可能な場合)維持するように、努力が払われてきました。

STM32G0 および STM32F0 シリーズでは、[表 2](#) に説明するように、同様のさまざまなパッケージを提供しています。

**表 2. パッケージの種類**

パッケージのピン	STM32F0 シリーズ	STM32G0 シリーズ
8	利用不可	SO8N
20	TSSOP	TSSOP
28	UFQFPN	UFQFPN
32	LQFP / UFQFPN	LQFP / UFQFPN
48	LQFP / UFQFPN	LQFP / UFQFPN
64	LQFP / UFBGA	LQFP / UFBGA
80	利用不可	LQFP
100	LQFP / UFBGA	LQFP / UFBGA

注 WLCSP パッケージはダイサイズに依存し、より詳細な再設計が必要なので、この比較には含めていません。

## 4 ブートモード選択

STM32G0 シリーズのブート設定は、STM32F0 シリーズで使用されているブート設定に基づいています。エンプティチェック・フラグがセットされている場合(デバイスは空と見なされる)、システムメモリから強制的にブートするエンプティチェック機能など、同じ機能が実装されています。

STM32G0 ファミリでは、拡張として、オプションバイトに BOOT\_LOCK ビットが実装されており(表 3 を参照)、他のオプションにかかわらず、メイン Flash メモリから強制的にブートされます。

エンプティチェック機能は、Flash アクセス制御レジスタの EMPTY ビットの内容でも制御できます。

表 3. ブートモード設定

BOOT_LOCK ビット (1)	nBOOT1 ビット	BOOT0 ピン	nBOOT_SEL ビット (2)	nBOOT0 ビット (2)	選択したブート領域
0 <sup>(1)</sup>	x	0	0 <sup>(2)</sup>	x <sup>(2)</sup>	メイン Flash メモリ
0 <sup>(1)</sup>	1	1	0 <sup>(2)</sup>	x <sup>(2)</sup>	システムメモリ
0 <sup>(1)</sup>	0	1	0 <sup>(2)</sup>	x <sup>(2)</sup>	内蔵 SRAM
0 <sup>(1)</sup>	x <sup>(2)</sup>	x <sup>(2)</sup>	1 <sup>(2)</sup>	1 <sup>(2)</sup>	メイン Flash メモリ
0 <sup>(1)</sup>	1 <sup>(2)</sup>	x <sup>(2)</sup>	1 <sup>(2)</sup>	0 <sup>(2)</sup>	システムメモリ
0 <sup>(1)</sup>	0 <sup>(2)</sup>	x <sup>(2)</sup>	1 <sup>(2)</sup>	0 <sup>(2)</sup>	内蔵 SRAM
1 <sup>(1)</sup>	x <sup>(1)</sup>	x <sup>(1)</sup>	x <sup>(1)</sup>	x <sup>(1)</sup>	メイン Flash メモリ に強制 <sup>(1)</sup>

1. STM32G0x1 のみ
2. STM32G0x および STM32F04/9x のみ

重要な違いは、F0 には BOOT\_SEL ビットがあるのに対して、G0 では nBOOT\_SEL ビットであることです。デフォルト値は同じですが、デフォルト機能が反対になります。F0 ではデフォルト設定では BOOT0 ピンを使用してブート領域を選択しますが、G0 ではデフォルトで nBOOT0 ビットを使用します。エンプティチェック機能とともに OB に基づく選択は、特に新しい 8 ピンパッケージの場合、有用なピンを占有しないので、高い柔軟性をもたらします。

## 5 ペリフェラルの移行

### 5.1 STM32 製品の互換性

STM32 マイクロコントローラには、以下の 3 つのカテゴリに分類されるペリフェラルのセットが内蔵されています。

1. 全製品に共通のペリフェラル。これらは同じなので、構造、レジスタ、制御ビットも同じです。移行後にアプリケーションレベルで同じ機能を維持するために、ファームウェアを変更する必要はありません。すべての機能と動作は同じです。
2. 小さな違いはあるが(一般に、新機能をサポートするため)、すべての STM32 製品で共有されているペリフェラル。したがって、ある製品から別の製品への移行が非常に容易で、新たに大規模な開発作業を行う必要はありません。
3. ある製品から別の製品に大幅に変更されたペリフェラル(たとえば、新しいアーキテクチャや新機能の実装などによる)。このカテゴリの場合、移行にはアプリケーションレベルでの新たな開発が必要です。

STM32Cube HAL は STM32F0 シリーズと STM32G0 デバイスとの間で互換性がありますが、下位レイヤ API(LL)に若干の違いがあります。

表 4 に、STM32F0 シリーズと STM32G0 デバイスの間の STM32 ペリフェラルの互換性を示します。

表 4. 2 つの STM32 シリーズ間のペリフェラル比較

ペリフェラル	STM32F0 シリーズ	STM32G0 シリーズ <sup>(1)</sup>	STM32G0Bx/Cx
電源	表 6. 電源制御ペリフェラル、STM32F0 対 STM32G0 を参照		
コア	Cortex M0	Cortex M0+	
最大周波数	48 MHz		
Flash メモリ	最大 256 KB	最大 128 KB	最大 512 KB
SRAM	最大 32 KB	最大 32 KB - パリティ 最大 36 KB - パリティ	最大 128KB(パリティ付き) 最大 144KB(パリティなし)
タイマ	汎用	5 × 16 ビット	5 × 16 ビット + 1 × 32 ビット
	高機能	1	1
	基本	2	2
	低消費電力	利用不可	2
ADC	1 Msps	2.5 Msps	
DAC	最大 2 チャネル <sup>(2)</sup>	2 チャネル	
AES	利用不可	128 または 256 ビットの鍵サイズ(暗号部分のみ)	
タッチセンシング・コントローラ	最大 24 本の静電容量 検出チャネル <sup>(2)</sup>	利用不可	
DMA	個別に設定可能なチャネル(リクエスト)の数	最大 12 <sup>(2)</sup>	7 12
DMA リクエスト・マルチプレクサ	利用不可	1 つの DMA リクエスト・マルチプレクサ	
真性乱数発生器	利用不可	1	
GPIO	同じインターフェース		
USB	USB 2.0 フルスピード	利用不可	USB 2.0 フルスピード デバイスおよびホスト
USB Type-C Power Delivery インタフェース	利用不可	USB Type-C Power Delivery インタフェース	
RTC、TAMP	1 つのペリフェラル	2 つのペリフェラルに分割	
COMP	2	2	3

ペリフェラル	STM32F0 シリーズ	STM32G0 シリーズ <sup>(1)</sup>	STM32G0Bx/Cx
I2C	2	2	3
CAN	CAN プロトコル・バージョン 2.0A および B	利用不可	CAN プロトコル v2.0 A/B、CAN FD 1.0
USART	最大 8	最大 4	6
LPUART	利用不可	1	2
バックアップレジスタ		5	
SPI		最大 2	3

1. STM32G0Bx/Cx デバイスを除く
2. アプリケーションで使用するデバイスのデータシートで実際の数を確認してください。

以下のセクションでは、2 つのシリーズの違いについて詳しく説明します。

## 5.2 システムアーキテクチャ

Cortex-M0+ プロセッサは、Cortex-M0 とバイナリ互換性があります。

表 5. Cortex コアの比較

機能	M0	M0+	M0 に対する M0+ の利点
パイプライン	3 段階	2 段階	応答時間と効率の向上
性能効率(CoreMark®/MHz)	2.33	2.46	低消費電力、高性能
メモリ保護	利用不可	メモリ保護ユニット	以下によって、システムのセキュリティを強化します。 <ul style="list-style-type: none"><li>プロセスの分離</li><li>他のタスクが使用するスタックまたはデータメモリを別のタスクが破壊することを防止</li><li>システムセキュリティにとって重要なペリフェラルに非特権タスクがアクセスすることを防止</li></ul>
再配置可能なベクターテーブル	サポートされません	サポートされます。	割込みベクターテーブルをメモリ内の任意の場所に再配置できるようにします。さまざまなアプリケーションが独自のベクターテーブルを使用できるようにします。
非特権/特権モードの実行	サポートされません	サポートされます。	オペレーティングシステムでのシステムコールなどのタスクが、ユーザタスクやアプリケーションよりも高い特権で実行できるようにします。

## 5.3 メモリマッピング

STM32G0 シリーズでは、STM32F0 シリーズからペリフェラル・アドレスマッピングが変更されています。主な変更は、GPIO に関するものです。GPIO は、最大速度で動作できるように、APB バスから IOPORT インタフェースに移動されました。

## 5.4 電源制御ペリフェラル

STM32G0 シリーズの電源制御は STM32F0 シリーズの電源制御とは少し異なります。違いを 表 6 に示します。プログラミング・インターフェースはほとんど変更されていません。

表 6. 電源制御ペリフェラル、STM32F0 対 STM32G0

PWR	STM32F0x1/x2 デバイス	STM32F0x8 デバイス	STM32G0 シリーズ
電源	<ul style="list-style-type: none"> <li><math>V_{DD} = 2.0 \sim 3.6 \text{ V}</math>: I/O および内部レギュレータの外部電源。<math>V_{DD}</math> ピン経由で外部から供給されます。</li> <li><math>V_{DDA} = 2.0 \sim 3.6 \text{ V}</math>: ADC、DAC、リセットブロック、RC、および PLL 用の外部アナログ電源。<math>V_{DDA}</math> と <math>V_{SSA}</math> はそれぞれ <math>V_{DD}</math> と <math>V_{SS}</math> に接続する必要があります。</li> <li><math>V_{BAT} = 1.65 \sim 3.6 \text{ V}</math>: <math>V_{DD}</math> が存在しない場合、RTC、外部クロック 32 kHz オシレータ、およびバックアップレジスタ(電源スイッチ経由)の電源です。</li> <li><math>V_{DDIO2} = 0 \sim 3.6 \text{ V}</math>、STM32F07x および STM32F09x でのみ使用可能。</li> </ul>	<ul style="list-style-type: none"> <li><math>V_{DD} = 1.8 \text{ V} \pm 8\%</math>: I/O の外部電源 <math>V_{DD}</math> ピン経由で外部から供給されます。</li> <li><math>V_{DDA} = 1.65 \sim 3.6 \text{ V}</math>: ADC、DAC、リセットブロック、RC、および PLL 用の外部アナログ電源。<math>V_{DDA}</math> と <math>V_{SSA}</math> はそれぞれ <math>V_{DD}</math> と <math>V_{SS}</math> に接続する必要があります。</li> <li><math>V_{BAT} = 1.65 \sim 3.6 \text{ V}</math>: <math>V_{DD}</math> が存在しない場合、RTC、外部クロック 32 kHz オシレータ、およびバックアップレジスタ(電源スイッチ経由)の電源です。</li> <li><math>V_{DDIO2} = 0 \sim 3.6 \text{ V}</math>、STM32F07x および STM32F09x でのみ使用可能。</li> </ul>	<ul style="list-style-type: none"> <li><math>V_{DD} = 1.6 \sim 3.6 \text{ V}</math>: I/O および内部レギュレータの外部電源。<math>V_{DD}</math> ピン経由で外部から供給されます。</li> <li><math>V_{DDA} = 1.62 \text{ V}</math>(ADC および COMP)/ 1.8 V(DAC)/ 2.4 V(VREFBUF) ~ 3.6 V:<math>V_{DDA}</math> 電圧レベルは <math>V_{DD}</math> ピンを通して外部から供給されているので、<math>V_{DD}</math> 電圧と同じです。</li> <li><math>V_{BAT} = 1.55 \sim 3.6 \text{ V}</math>: <math>V_{DD}</math> が存在しない場合、RTC、TAMP、外部クロック 32 kHz オシレータ、およびバックアップレジスタ(電源スイッチ経由)の電源です。</li> <li><math>V_{DDIO2} = 1.6 \sim 3.6 \text{ V}</math>、STM32G0B1xx および STM32G0C1xx でのみ使用可能</li> </ul>
電源供給ステータス	<ul style="list-style-type: none"> <li>POR /PDR 回路搭載</li> <li>プログラム可能な電圧検出器(PVD)</li> </ul>	パワーオン・リセットは、専用の NPOR ピンを介して外部から制御する必要があります。	<ul style="list-style-type: none"> <li>POR /PDR / BOR 回路搭載</li> <li>プログラム可能な電圧検出器(PVD)</li> </ul>
低消費電力モードとウェイクアップソース	<p>SLEEP モード</p> <ul style="list-style-type: none"> <li>任意のペリフェラル割込み／ウェイクアップイベント</li> <li>STOP モード</li> <li>任意の EXTI ライン・イベント／割込み</li> <li>STANDBY モード</li> <li>WKUPx ピンの立ち上がりエッジ</li> <li>RTC アラーム／自動ウェイクアップ</li> <li>NRST ピンでの外部リセット</li> <li>IWDG リセット</li> </ul>	<p>SLEEP モード</p> <ul style="list-style-type: none"> <li>任意のペリフェラル割込み／ウェイクアップイベント</li> </ul> <p>STOP モード</p> <ul style="list-style-type: none"> <li>任意の EXTI ライン・イベント／割込み</li> </ul>	<p>SLEEP モード</p> <ul style="list-style-type: none"> <li>任意のペリフェラル割込み／ウェイクアップイベント</li> </ul> <p>低消費電力 RUN モード</p> <ul style="list-style-type: none"> <li>LPR ビット 低消費電力 SLEEP モードのクリア</li> <li>任意のペリフェラル割込み／ウェイクアップイベント</li> </ul> <p>STOP 0 および 1 モード</p> <ul style="list-style-type: none"> <li>任意の EXTI ライン・イベント／割込み</li> </ul> <p>STANDBY モード</p> <ul style="list-style-type: none"> <li>WKUPx ピンの立ち上がりエッジ</li> <li>RTC /TAMP イベント</li> <li>NRST ピンでの外部リセット</li> <li>IWDG リセット</li> </ul> <p>SHUTDOWN モード</p> <ul style="list-style-type: none"> <li>WKUPx ピンの立ち上がりエッジ</li> <li>RTC /TAMP イベント</li> <li>NRST ピンでの外部リセット</li> </ul>

1. STM32G0x0 では 2 V 以上、BOR はありません

## 5.5 リセットおよびクロックコントローラ(RCC)インターフェース

表 7. RCC ペリフェラル、STM32F0 対 STM32G0

RCC	STM32F0	STM32G0
HSI48	ハイスピード内部オシレータ(48 MHz) <sup>(1)</sup>	ハイスピード内部オシレータ(48 MHz) <sup>(2)</sup>
HSI 14	ADC 専用のハイスピード内部オシレータ	利用不可
HSI	8 MHz RC 出荷時に調整	16 MHz RC 出荷時に調整
LSI	40 kHz RC	32 kHz RC
HSE	4 から 32 MHz	4 から 48 MHz
LSE		32.768 kHz
PLL	メイン PLL	3 つの独立したクロック出力(I2S、ADC、RNG、USB、FDCAN、および TIM1/15 クロック用の追加 PLL 出力)
システムクロックソース	HSI48、HSI、HSE または PLL	HSI、HSE、PLLRCLK、LSI、または LSE
システムクロックの周波数	<ul style="list-style-type: none"><li>最大 48 MHz</li><li>リセット後 HSI に基づいて 8 MHz</li></ul>	<ul style="list-style-type: none"><li>最大 64 MHz</li><li>リセット後 HSI16 に基づいて 16MHz</li></ul>
APB 周波数	最大 48 MHz	最大 64 MHz
RTC クロックソース		LSI、LSE、または HSE クロックの 32 分周
MCO クロック出力	MCO(PA8) : SYSCLK、HSI、HSE、HSI14、HSI48、PLLCCLK、LSE、LSI	MCO(PA8、PA9、PF2、PD10) および MCO2(PB2、PA10、PA15、PD7) SYSCLK、HSI16、HSE、LSE、PLLR、LSI、HSI48 <sup>(2)</sup> 、PLLQ および PLLP
LSCO クロック出力	-	LSI、LSE - STOP0、STOP1、および STANDBY モードでも使用可能
内部オシレータの測定および較正	内部／外部クロック測定入力: <ul style="list-style-type: none"><li>TIM14 入力: RTCCLK、HSE/32、MCO</li><li>HSI48 は、リファレンスクロックを使用して CRS によって、動作中に較正できます。<sup>(1)</sup></li></ul>	内部／外部クロック測定入力 <ul style="list-style-type: none"><li>TIM14 入力: RTCCLK、HSE/32、MCO、MCO2</li><li>TIM16 入力: LSI、LSE、MCO2</li><li>TIM17 入力: HSE/32、MCO、MCO2、HSI48/256</li></ul>

- STM32F04x、STM32F07x、および STM32F09x デバイスでのみ使用できます。
- USB インタフェースが実装されている STM32G0Bx および STM32G0Cx でのみ使用できます。

## 5.6 割込みベクタ

表 8. STM32F0 および STM32G0 シリーズの割込みベクタ

位置	STM32F0	STM32G0
0	WWDG	WWDG
1	PVD_VDDIO2	PVD
2	RTC	RTC/TAMPER
3	FLASH	FLASH
4	RCC_CR	RCC/CRS <sup>(1)</sup>
5	EXTI0_1	EXTI0_1
6	EXTI2_3	EXTI2_3
7	EXTI4_15	EXTI4_15
8	TSC	UPCD1/UPCD2USB <sup>(1)</sup>
9	DMA_CH1	DMA_CH1
10	DMA_CH2_3:DMA2_CH1_2	DMA_CH2_3
11	DMA_CH4_5_6_7:DMA2_CH3_4_5	DMA_CH4_5_6_7DMAMUX/DMA2_CH1-5 <sup>(1)</sup>
12	ADC/COMP	ADC/COMP
13	TIM1_BRK_UP_TRG_COM	TIM1_BRK_UP_TRG_COM
14	TIM1_CC	TIM1_CC
15	TIM2	TIM2
16	TIM3	TIM3/TIM4 <sup>(1)</sup>
17	TIM6/DAC	TIM6_DAC/LPTIM1
18	TIM7	TIM7/LPTIM2
19	TIM14	TIM14
20	TIM15	TIM15
21	TIM16	TIM16/FDCAN_IT0 <sup>(1)</sup>
22	TIM17	TIM17/FDCAN_IT1 <sup>(1)</sup>
23	I2C1	I2C1
24	I2C2	I2C2/I2C3 <sup>(1)</sup>
25	SPI1	SPI1
26	SPI2	SPI2/SPI3 <sup>(1)</sup>
27	USART1	USART1
28	USART2	USART2/LPUART2 <sup>(1)</sup>
29	USART3/USART4/USART5/USART6/USART7/USART8	USART3/USART4/LPUART1
30	CEC/CAN	CEC
31	USB	AES/RNG

1. STM32G0Bx および STM32G0Cx でのみ使用可能

## 5.7 EXTI ソース選択(EXTI ライン)

表 9. STM32F0 および STM32G0 シリーズの EXTI ライン

EXTI ライン	STM32F0	STM32G0
0~15	GPIO	
16	PVD 出力	
17	RTC アラームイベント	COMP1 出力
18	USB ウェイクアップイベント	COMP2 出力
19	RTC タンパおよびタイムスタンプイベント	RTC
20	RTC ウェイクアップイベント <sup>(1)</sup>	COMP3 出力 <sup>(2)</sup>
21	COMP1 出力	TAMP
22	COMP2 出力	I2C2 ウェイクアップ <sup>(2)</sup>
23	I2C1 ウェイクアップ	
24	予約済みです。	USART3 ウェイクアップ <sup>(2)</sup>
25	USART1 ウェイクアップ	
26	USART2 ウェイクアップ <sup>(1)</sup>	USART2 ウェイクアップ
27	CEC ウェイクアップ	
28	USART3 ウェイクアップ <sup>(3)</sup>	LPUART1 ウェイクアップ
29	予約済みです。	LPTIM1
30	予約済みです。	LPTIM2
31	$V_{DDIO2}$ 電源コンパレータ出力 <sup>(4)</sup>	LSE_CSS
32	該当なし	UCPD1 ウェイクアップ
33	該当なし	UCPD2 ウェイクアップ
34	該当なし	設定可能な $V_{DDIO2}$ 監視
35	該当なし	LPUART1 ウェイクアップ

1. STM32F07x および STM32F09x デバイスでのみ使用できます。
2. STM32G0Bx および STM32G0Cx でのみ使用可能
3. STM32F09x デバイスでのみ使用できます。
4. STM32F04x、STM32F07x、および STM32F09x デバイスでのみ使用できます。

## 5.8 DMA

STM32F0 シリーズのマイクロコントローラには DMA ペリフェラルは 1 つだけですが、STM32G0 シリーズのマイクロコントローラの場合、DMA ペリフェラルは DMAMUX(リクエストマルチプレクサ)によって補完されるので、DMA 関連のペリフェラルは 2 つになります。柔軟性を高めるために、DMAMUX を使用して、任意のハードウェアリクエストを任意の DMA チャネルにマッピングできます。

表 10. (DMA ペリフェラル)

DMA	STM32F03x, STM32F04x および STM32F05x	STM32F09x	STM32G0 シリーズ <sup>(1)</sup>	STM32G0B/Cx
インスタンス	1	2	1	2
独立チャネル	最大 7	12	7	12
コントローラ	リクエストの単純な論理 OR が取られます。 チャネルごとに最大 12 のリクエスト。	専用 DMAx チャネル。選択レジスタ。	DMAMUX: 各チャネルは、最大 57 個のペリフェラルリクエストまたは 4 個の生成されたリクエストのいずれかによってトリガできます。	DMAMUX: 各チャネルは、73 個のペリフェラルリクエストまたは 4 個の生成されたリクエストのいずれかによってトリガできます。

1. 512K デバイスを除く

## 5.9 GPIO インタフェース

STM32G0 の GPIO は、STM32F0 のように AHB バスに配置されてはいませんが、ペリフェラルへのシングルサイクル・アクセスを提供する Cortex M0+ 専用 I/O ポートによって直接アクセスされます。

シングルサイクル I/O ポートはメモリにマップされ、プログラミングの観点からは STM32F0 と STM32G0 に違いはありません。

STM32G0 では、リセット機能を標準 GPIO で置き換えることができます。オプションバイトの適切な値で設定した場合、NRST は特定のピン(PF2)に置き換えられます。

内部リセットホルダと呼ばれる別の機能により、GPIO がローレベル閾値 VIL に達するまで内部リセットソースを駆動し続けることができます。内部リセットが生成されたときに、内部ソースから来るリセットパルスの長さを長くすることによって、パッド上により大きなキャパシタンスを駆動することができます。

表 11. GPIO ペリフェラル速度

機能	STM32F0	STM32G0
速度	2 MHz	3 MHz
	10 MHz	15 MHz
	50 MHz	60 MHz
プルアップ/ダウン	-	STANDBY および SHUTDOWN 用に設定

## 5.10 RTC および TAMP

STM32F0 デバイスの RTC ペリフェラルは、STM32G0 デバイスでは 2 つのペリフェラルに分割されています。このため、レジスタは 2 つのセクションに分割され、メモリマップは変更されました。

表 12. F0 および G0 シリーズ用 RTC/タンパ

ペリフェラル	機能	STM32F0	STM32G0
RTC	アラーム数	1	2
	出力数	1	2
タンパ	イベント数	最大 3	最大 外部 3 + 内部 4

## 5.11 USART

バッファの追加が、最も顕著な違いです。STM32G0 シリーズの同期モードは、スレーブモードをサポートします。また、STM32G0x シリーズは LPUART ペリフェラルのオプションを搭載します。

表 13. (USART ペリフェラル)

機能	STM32F0	STM32G0
Rx/Tx FIFO	-	2x 8B

## 5.12 I2C

2 つのシリーズに大きな違いはありません。

## 5.13 CEC

2 つのシリーズに大きな違いはありません。

## 5.14 FLASH

STM32G0Bx および STM32G0Cx の Flash は、RWW 機能を備えたデュアルバンクです。デュアルバンクは OB で無効にできます。

機能	STM32F0	STM32G0																
ページサイズ	<ul style="list-style-type: none"><li>1 KB(STM32F03x、STM32F04x、および STM32F05x)</li><li>2 KB(STM32F07x および STM32F09x)</li></ul>	2KByte																
ECC	なし	あり(64 ビット + 8 ECC ビット)																
セキュリティ	<ul style="list-style-type: none"><li>オプション(RDP)で有効化される読み出し保護</li><li>オプション(WRP)で選択される 2 つの書き込み保護領域</li></ul>	<ul style="list-style-type: none"><li>オプション(RDP)で有効化される読み出し保護</li><li>オプション(WRP)で選択される 2 つの書き込み保護領域</li><li>オプション(PCROP)で選択される 2 つの独自仕様コード読み出し保護領域</li><li>セキュリティ保護可能な領域</li><li>メイン Flash メモリからのブートを強制する BOOT_LOCK</li></ul>																
最大 HCLK 周波数	ウェイスト テート数	<table border="1"><thead><tr><th>ウェイスト テート数</th><th>-</th><th><math>V_{CORE}</math> レンジ 1 で</th><th><math>V_{CORE}</math> レンジ 2 で</th></tr></thead><tbody><tr><td>0WS</td><td><math>\leq 24</math> MHz</td><td><math>\leq 24</math> MHz</td><td><math>\leq 8</math> MHz</td></tr><tr><td>1WS</td><td><math>\leq 48</math> MHz</td><td><math>\leq 48</math> MHz</td><td><math>\leq 16</math> MHz</td></tr><tr><td>2WS</td><td>-</td><td><math>\leq 64</math> MHz</td><td>-</td></tr></tbody></table>	ウェイスト テート数	-	$V_{CORE}$ レンジ 1 で	$V_{CORE}$ レンジ 2 で	0WS	$\leq 24$ MHz	$\leq 24$ MHz	$\leq 8$ MHz	1WS	$\leq 48$ MHz	$\leq 48$ MHz	$\leq 16$ MHz	2WS	-	$\leq 64$ MHz	-
ウェイスト テート数	-	$V_{CORE}$ レンジ 1 で	$V_{CORE}$ レンジ 2 で															
0WS	$\leq 24$ MHz	$\leq 24$ MHz	$\leq 8$ MHz															
1WS	$\leq 48$ MHz	$\leq 48$ MHz	$\leq 16$ MHz															
2WS	-	$\leq 64$ MHz	-															

## 5.15 タイマ

表 14. STM32G0 マイクロコントローラのタイマ

タイプ	タイマ	カウンタ		プリスケーラ分周比	DMA リクエストの生成	キャプチャ/比較チャネル	相補出力
		分解能	タイプ				
高度制御	TIM1 <sup>(1)</sup>	16 ビット				4 (内部 6)	3
汎用	TIM2	32 ビット	アップ、ダウン、アップ／ダウン	1～65536 の整数	可能	4	-
	TIM3					4	-
	TIM4					4	-
	TIM14					4	-
	TIM15 <sup>(1)</sup>			16 ビット	不可能	1	-
	TIM16					2	1
	TIM17					1	1
基本	TIM6		アップ	2 <sup>n</sup> 、ここで n = 0～7	可能	1	-
	TIM7					1	-
LP タイマ	LPTIM1				不可能	-	-
	LPTIM2					-	-

1. 最大 128 MHz

TIM1 タイマおよび TIM15 タイマは、10 ns 未満の追加の分解能を実現するために、最大 128 MHz でクロック供給されます。この場合、周波数は同じクロックソースから生成されたもので、128 MHz を超えてはならず、PCLK と TIM1 および TIM15 クロックの比は整数でなければなりません。

ブレーク入力は双方向で、外部障害イベントを受け入れたり、内部障害イベントをマイクロコントローラの外部に通知したりします。

この機能により、以下のことが可能になります。

- 1 つのピンで外部 MCU またはゲートドライバシャットダウン入力に使用できるグローバルブレーク情報
- 複数の内部および外部ブレーク入力を統合する必要がある場合に、互いに論理和がとられて、ブレークイベントをトリガする内部コンパレータおよび複数の外部オーブンドレインコンパレータ出力
- すべての内部障害ソース(システム、コンパレータ)が 1 つの信号に統合されます
- 特定の解除ロジックにより、安全な状態でロックアップを防止します(障害が存在するときや PWM が有効なときは解除はできません)。

相互接続に関しては、新しい TIMx AF マッピングが追加され、次の新しい PWM モードも追加されています。

- 非対称センターライン PWM
- 組み合わせ PWM モード
- 組み合わせ 3 相モード。

## 5.16 SRAM

表 15. SRAM の容量、STM32F0 対 STM32G0

Flash メモリの最大容量	STM32F0	STM32G0
32 KB	STM32F03x: 4 KB STM32F04x: 6 KB	-
64 KB	STM32F05x: 8 KB	STM32G03x/04x: 8 KB STM32G05x/06x: • 16 KB(パリティ有効) • 18 KB(パリティ無効)
128 KB	STM32F07x: 16 KB	STM32G07x/08x: • 36 KB(パリティ無効) • 32 KB(パリティ有効)
256 KB	STM32F09x: 32 KB	STM32G0Bx/0Cx: • 128 KB(パリティ有効)
512 KB	-	• 144 KB(パリティ無効)

## 5.17 ADC

表 16. A/D コンバータ特性、STM32F0 対 STM32G0

機能	STM32F0	STM32G0
内蔵ハードウェア・オーバーサンプラー	利用不可	あり、16 ビットの分解能を提供
外部トリガ	TIM1_TRGO TIM1_CC4 TIM2_TRGO TIM3_TRGO TIM15_TRGO	TIM1_TRGO2 TIM1_CC4 TIM2_TRGO TIM3_TRGO TIM4_TRGO TIM15_TRGO TIM6_TRGO EXTI ライン 11
電源電圧	2.4~3.6 V	1.62~3.6 V
クロック周波数	最大 14 MHz	最大 35 MHz
サンプリングレート(12 ビット分解能)	1.0 Msps	2.5 Msps

## 5.18 DAC

マイクロコントローラが STOP 1 モードなどの低消費電力モードのときに DAC 出力電圧を保持するためのサンプルおよびホールド(S&H)機能は、STM32G0 製品で使用可能です。

## 5.19 COMP

STM32G0 コンパレータには、次の新機能が実装されています。

- ターンオン時の誤った過電流やターンオフ時のゼロクロスイベントをマスクするためのブランкиングが可能です。
- 2 つのコンパレータをウインドウコンパレータとして組み合わせることで、1 つの出力のみを提供できます。

表 17. コンパレータ特性、STM32F0 対 STM32G0

機能	STM32F0	STM32G0
Power Mode	4	2
レジスタ	1	2

## 5.20 VREFBUF

このペリフェラルは STM32G0 シリーズで使用でき、VREF\_CSR レジスタの VRS ビットで制御される次の 2 つの電圧をサポートします。

- $V_{REFBUF\_OUT1} \doteq 2.05 \text{ V} (V_{DDA} \geq 2.4 \text{ V} \text{ が必要です})$
- $V_{REFBUF\_OUT1} \doteq 2.50 \text{ V} (V_{DDA} \geq 2.8 \text{ V} \text{ が必要です})$

## 5.21 AES および RNG

これらのペリフェラルは、STM32G0 セキュア製品で使用でき、次の機能を備えています。

- AES キーのサイズ: 128 ビット、256 ビット
- AES 動作モード: 復号、暗号化、キー導出
- AES 連鎖モード: ECB、CBC、CTR、GCM、GMAC、CCM

## 6 Cube ライブラリを使用したファームウェア移行

このセクションでは、STM32Cube マイクロコントローラ・パッケージに基づいてアプリケーションを移行する方法について説明します。

STM32F0xx および STM32G0xx の Cube パッケージは同じアーキテクチャであり、CMSIS に準拠しています。互換性のあるすべてのペリフェラルに対して、同じドライバ名と同じ API を使用しています。

STM32F0 から STM32G0 シリーズにアプリケーションを移行するために更新する必要があるペリフェラルドライバは、わずかです。

### 6.1 移行手順

STM32G0xx ライブラリで動作するようにアプリケーションコードを更新するには、以下の手順に従ってください。

1. ツールチェーン起動ファイルを更新する
    - a. プロジェクトファイル: デバイス接続および Flash メモリローダ。これらのファイルは、STM32G0xxx デバイスをサポートする最新バージョンのツールチェーンによって提供されます。詳細については、ツールチェーンのマニュアルを参照する必要があります。
    - b. リンカ設定ファイルおよびベクターテーブル位置ファイル: これらのファイルのテンプレートは、CMSIS 規格に従って開発され、Cube インストールパッケージの次のディレクトリに含まれています。  
Drivers\CMSIS\Device\ST\STM32G0xx\Source\Templates
  2. STM32G0xx ライブラリ・ソースファイルをアプリケーションソースに置き換える
    - a. stm32f0x\_conf.h ファイルを stm32g0xx\_conf.h に置き換えます。
    - b. 既存の stm32f0x\_it.c/stm32f0x\_it.h ファイルを stm32g0xx\_it.c/Stm32g0xx\_it.h で置き換えます。
- いくつかの IP は進化しているので、ヘッダファイルに新しい機能やより高度な機能が含まれていないかどうかを確認することを推奨します。たとえば、新しく追加された HDP 機能はセキュア・ブートの実装に役立ちます。
- 基本的なペリフェラル制御機能はほとんど同じですが、init 構造体が異なる場合があり、一部の新しいパラメータを省略すると予測できない動作になる可能性があります。
- 各ファミリに固有のその他の機能は「\_ex」ファイルに含まれ、実装に依存するため、通常、それらは大幅に異なり、簡単に再利用することはできません。

このアプリケーション・ノートは、データシートやリファレンスマニュアルを補足する有用なものです。  
STM32F0 デバイスをベースとしたアプリケーションを新しい STM32G0 シリーズ・マイクロコントローラに移行するための  
簡単なガイドラインを提供します。

## Revision history

表 18. 文書改版履歴

日付	版	変更内容
2019 年 4 月 4 日	1	初版発行
2022 年 1 月 20 日	2	<p>修正:</p> <ul style="list-style-type: none"><li>表 4. 2 つの STM32 シリーズ間のペリフェラル比較</li><li>表 7. RCC ペリフェラル、STM32F0 対 STM32G0</li><li>表 8. STM32F0 および STM32G0 シリーズの割込みベクタ</li><li>表 9. STM32F0 および STM32G0 シリーズの EXTI ライン</li><li>表 10. (DMA ペリフェラル)</li><li>表 15. SRAM の容量、STM32F0 対 STM32G0</li></ul>

## 目次

1	一般情報	2
2	STM32G0 シリーズの概要	3
3	ハードウェアの移行	4
3.1	ピン配置の互換性	4
4	ブートモード選択	5
5	ペリフェラルの移行	6
5.1	STM32 製品の互換性	6
5.2	システムアーキテクチャ	7
5.3	メモリマッピング	7
5.4	電源制御ペリフェラル	7
5.5	リセットおよびクロックコントローラ(RCC)インターフェース	9
5.6	割込みベクタ	10
5.7	EXTI ソース選択(EXTI ライン)	11
5.8	DMA	11
5.9	GPIO インタフェース	12
5.10	RTC および TAMP	12
5.11	USART	12
5.12	I2C	13
5.13	CEC	13
5.14	FLASH	13
5.15	タイマ	14
5.16	SRAM	15
5.17	ADC	15
5.18	DAC	15
5.19	COMP	15
5.20	VREFBUF	15
5.21	AES および RNG	16
6	Cube ライブラリを使用したファームウェア移行	17
6.1	移行手順	17
7	結論	18
	Revision history	19
	表一覧	21

## 表一覧

表 1.	STM32F0 シリーズのデバイスに対する STM32G071 の追加 I/O - 例	4
表 2.	パッケージの種類	4
表 3.	ブートモード設定	5
表 4.	2 つの STM32 シリーズ間のペリフェラル比較	6
表 5.	Cortex コアの比較	7
表 6.	電源制御ペリフェラル、STM32F0 対 STM32G0	8
表 7.	RCC ペリフェラル、STM32F0 対 STM32G0	9
表 8.	STM32F0 および STM32G0 シリーズの割込みベクタ	10
表 9.	STM32F0 および STM32G0 シリーズの EXTI ライン	11
表 10.	(DMA ペリフェラル)	12
表 11.	GPIO ペリフェラル速度	12
表 12.	F0 および G0 シリーズ用 RTC/タンパ	12
表 13.	(USART ペリフェラル)	13
表 14.	STM32G0 マイクロコントローラのタイマ	14
表 15.	SRAM の容量、STM32F0 対 STM32G0	15
表 16.	A/D コンバータ特性、STM32F0 対 STM32G0	15
表 17.	コンパレータ特性、STM32F0 対 STM32G0	15
表 18.	文書改版履歴	19

**重要なお知らせ(よくお読み下さい)**

STMicroelectronics NV およびその子会社(以下、ST)は、ST 製品及び本書の内容をいつでも予告なく変更、修正、改善、改定及び改良する権利を留保します。購入される方は、発注前に ST 製品に関する最新の関連情報を必ず入手してください。ST 製品は、注文請書発行時点で有効な ST の販売条件に従って販売されます。

ST 製品の選択並びに使用については購入される方が全ての責任を負うものとします。購入される方の製品上の操作や設計に関して ST は一切の責任を負いません。明示又は默示を問わず、ST は本書においていかなる知的財産権の実施権も許諾致しません。

本書で説明されている情報とは異なる条件で ST 製品が再販された場合、その製品について ST が与えいかなる保証も無効となります。

ST および ST ロゴは STMicroelectronics の商標です。ST の登録商標については ST ウェブサイトをご覧ください。[www.st.com/trademarks](http://www.st.com/trademarks)。その他の製品またはサービスの名称は、それぞれの所有者に帰属します。

本書の情報は本書の以前のバージョンで提供された全ての情報に優先し、これに代わるものです。

© 2021 STMicroelectronics – All rights reserved