



AN4043

アプリケーションノート

SLLIMM™-nano small low-loss intelligent molded module

By Carmelo Parisi, Giovanni Tomasello
and Mitsuhiro Ohkubo

イントロダクション

近年、さまざまなモータ制御分野において高性能かつ低損失で、よりコンパクトでより信頼性の高いものが求められています。例として家庭用途では食器洗い洗浄器、冷蔵庫コンプレッサ、エアコンのファン、脱水・再循環ポンプなど、また低パワー産業用アプリケーションとして小型ファン、ポンプなどが上げられます。

ST マイクロエレクトロニクスはこれらの要求にあった新しい製品ファミリ SLLIMM™-nano シリーズ(SLLIMM™-nano: small low-loss intelligent molded module nano)を開発しました。

本製品ファミリは高効率を非常にコンパクトに実現したデュアルインラインの IPM(インテリジェントパワーモジュール)で、特別なオプション機能(後述)も搭載しています。

SLLIMM-nano 製品ファミリは最適なシリコンチップを組み込んでさらに3つの主要インバータブロックを搭載しています。

- パワーステージ
 - － 6つの高速 IGBT
 - － 6のフリーホイリングダイオード
- ドライバ回路
 - － 3つの高耐圧ゲートドライバ
 - － 3つのゲート抵抗
 - － 3つのブートストラップダイオード
- 保護回路とオプション機能
 - － 電流センス用高性能オペアンプ
 - － 過電流、短絡検出用コンパレータ
 - － スマートシャットダウン機能
 - － デッドタイム、インターロッキング機能
 - － 電源電圧低下検出ロックアウト機能

これらの機能と、内部で完全に絶縁された SLLIMM-nano の小型パッケージ(NDIP)が、上記アプリケーションで求められるより小さな組み立てスペースでの電力コントロールを、放熱性能や信頼性を損なわずに実現します。

ディスクリートで実現されたインバータ(パワーデバイス、ドライバ、保護回路などを含む)に比べて、SLLIMM-nano ファミリは、主要機能が最適化され組み込まれているため、回路設計をより容易にし、部品点数を削減し、高い信頼性を実現できます。

本アプリケーションノートは、この新しい SLLIMM-nano ファミリの詳細を紹介し、SLLIMM-nano ファミリーを使用するモータドライバ設計者の方々へ、効率・信頼性の高い設計をするためのガイドラインを提供します。

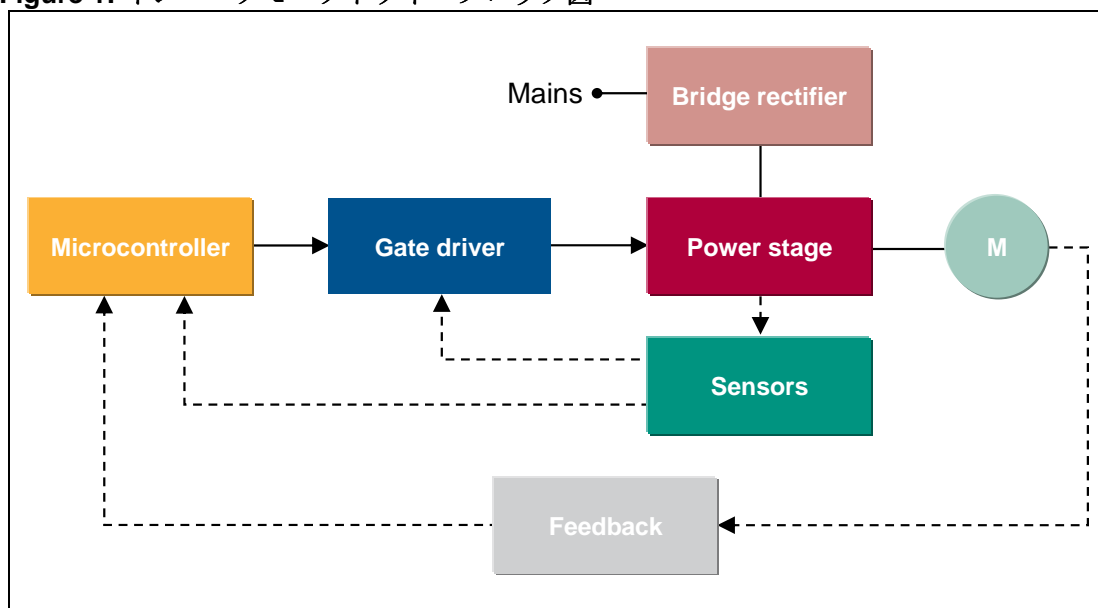
1 インバータ設計の基本と SLLIMM-nano ソリューション

インバータのスイッチングによるメリット(効率、信頼性、サイズ、コスト等)は多くの市場の要求に応えられるため、数十ワットから数十メガワットの範囲の多くのモータドライバアプリケーションではインバータにより機能を実現することが求められています。

Figure1 はモータドライバアプリケーション例です。IGBT とフリーホイールダイオードで実現されるパワーステージ、IGBT のゲートドライバ回路、DSP やマイコンで実現される制御機能、それから保護機能のためのセンサと制御信号のためのフィードバック信号から構成されます。

これらをディスクリートで実現しようとする高い組み立てコストが発生し、高い信頼性リスクがあり、部品点数が増えるため製品そのものの重量も多くなります。また、回路設計、レイアウト設計においても多くの部品を、寄生のインダクタなども考慮して配置することが必要になってきます。近年では SLLIMM-nano のような IPM を使用することでそれらの設計工数とリスクを大幅に減らすことが可能になりました。

Figure 1: インバータモータドライバブロック図

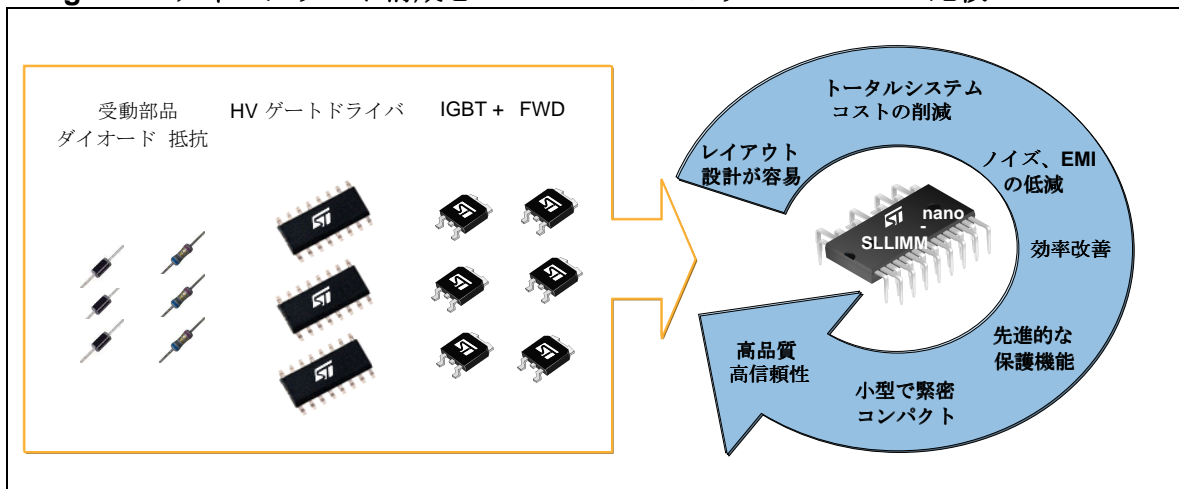


ST の SLLIMM-nano ファミリーでは多くの部品を一つのパッケージに組み込んでおり、20 点以上のディスクリート部品を減らすことが可能です。Figure 2 は ST の SLLIMM-nano ファミリーを使用した場合と、ディスクリートで同機能を構成した場合の SLLIMM-nano のメリットを示しています。

ST の SLLIMM-nano ファミリを使用することで設計時間が短縮され、製造時に要求されるさまざまな注意が不要になります。また高い自由度を持った広範囲のアプリケーションで、高い信頼性と高い品質が実現できます。

内部でのパワーステージとドライバチップは最適化されたシリコンチップと回路で実現されており、最適化されているボードレイアウトとともに効率の最大化、ノイズ及び EMI の低減が可能となりました。また短遅延での高いレベルの保護機能も実現できるようになっています。

Figure 2: ディスクリート構成と SLLIMM-nano ソリューションの比較



1.1 製品概要

SLLIMM-nano ファミリはヒートシンクなしで 100W までの広い範囲のアプリケーションに適合するように設計されています。アプリケーション例として以下のようなものが挙げられます。

- 食器荒い洗浄器
- 冷蔵庫のコンプレッサ駆動
- エアコンのコンプレッサ駆動
- 脱水、再循環ポンプ
- 低パワー産業用アプリケーション
- 小型ファン、ポンプ

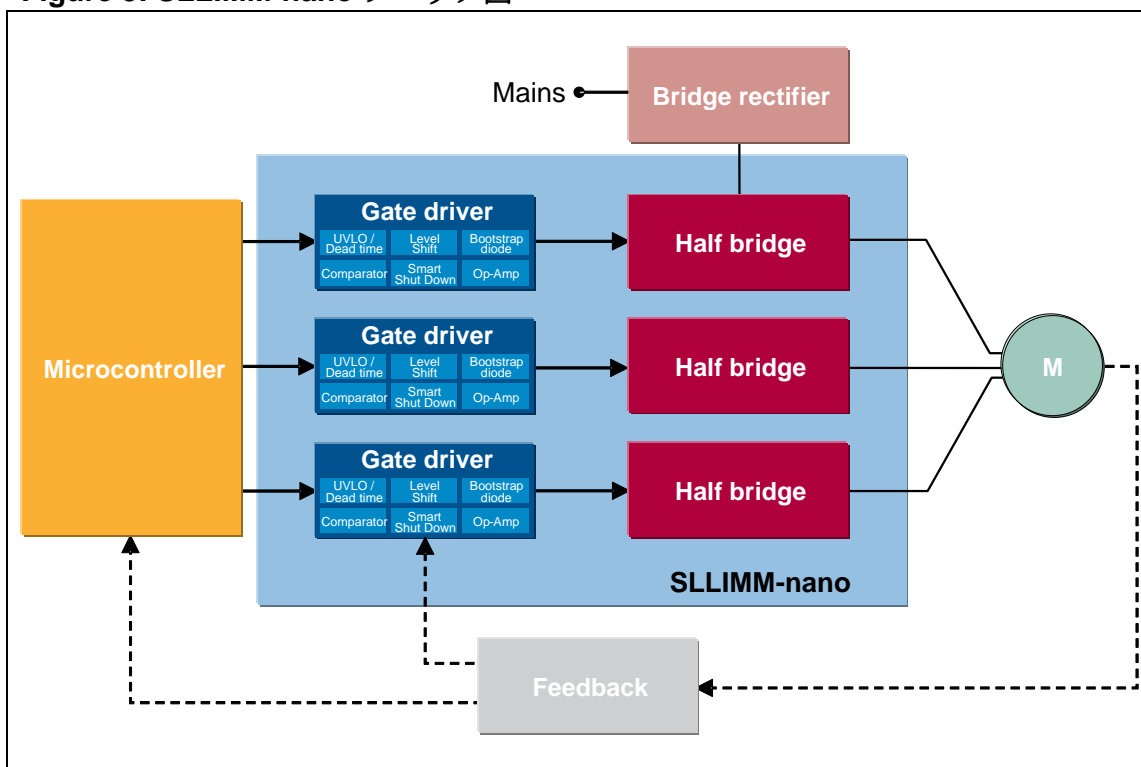
SLLIMM-nano に組み込まれている主要な性能、機能は以下の通りです。

- 定格 600V、3A
- 3相 IGBT インバータ
 - 6つの低損失 IGBT
 - 6つの低順電圧・ソフトリカバリ・フリーホイールダイオード
- 3つのゲートドライバ IC と保護回路

- スマートシャットダウン機能
- 過電流、短絡検出用コンパレータ
- 電流センス用高性能オペアンプ
- 3つのブートストラップダイオード
- インターロック機能
- 電源電圧低下保護機能 UV
- 各相電流センス毎のオープンエミッタ端子
- 内部で絶縁された小型パッケージ
- スイッチングスピードを最適化するゲート抵抗
- ゲートドライバの最適化されたバイアス回路

Figure3 は SLLIMM-nano でインバータを構成したブロック図です。

Figure 3: SLLIMM-nano ブロック図



IGBT とフリーホイリングダイオードで構成された 3 つのハーフブリッジは、モータ制御アプリケーションで全体的に効率が向上するようモータ制御アプリケーションに最適に設計されています。この最適な設計により dV/dt 、 di/dt が低くなっており、定常損失、スイッチング損失、EMI エミッションも改善されています。

また、内部のゲートドライバ IC は 2 種類選択されています。一つは基本機能をもった基本バージョンで低コストソリューション向けです。もう一つは高機能制御向きオプションをもったフル機能バージョンです。

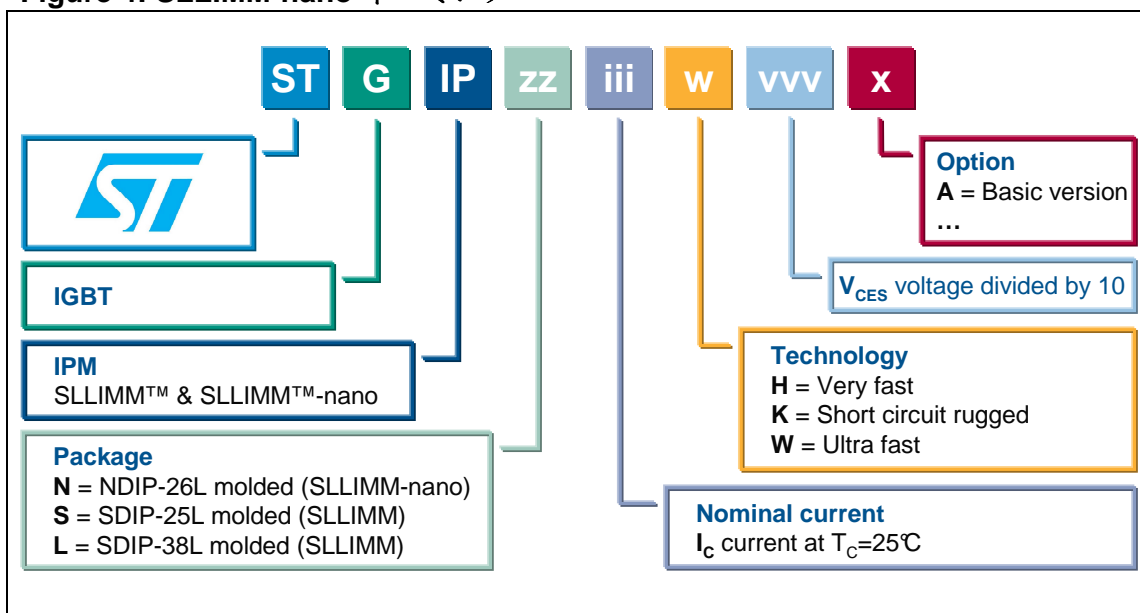
完全に絶縁された **NDIP** パッケージで、スペースの限られた用途で装置の小型化を実現でき、同時に高い放熱性能と高い信頼性レベルを達成します。

1.2 製品ラインアップとネーミング

Table 1: SLLIMM-nano ラインアップ

Features	基本バージョン	フル機能バージョン
	STGIPN3H60A	STGIPN3H60
Voltage (V)	600	600
Current @ $T_C = 25^\circ\text{C}$ (A)	3	3
$R_{th(j-a)}$ max ($^\circ\text{C}/\text{W}$)	50	50
Package type	NDIP-26L	NDIP-26L
Package size (mm) X, Y, Z	29.5x12.5x3.1	29.5x12.5x3.1
Integrated bootstrap diode	Yes	Yes
SD function	No	Yes
Comparator for fault protection	No	Yes (1 pin)
Smart shutdown function	No	Yes
Op amp for advanced current sensing	No	Yes
Interlocking function	Yes	Yes
Undervoltage lockout	Yes	Yes
Open emitter configuration	Yes (3 pins)	Yes (3 pins)
3.3 / 5 V input interface compatibility	Yes	Yes
High-side IGBT input signal	Active high	Active high
Low-side IGBT input signal	Active high	Active low

Figure 4: SLLIMM-nano ネーミング



1.3 内部回路

Figure 5: STGIPN3H60A 内部回路

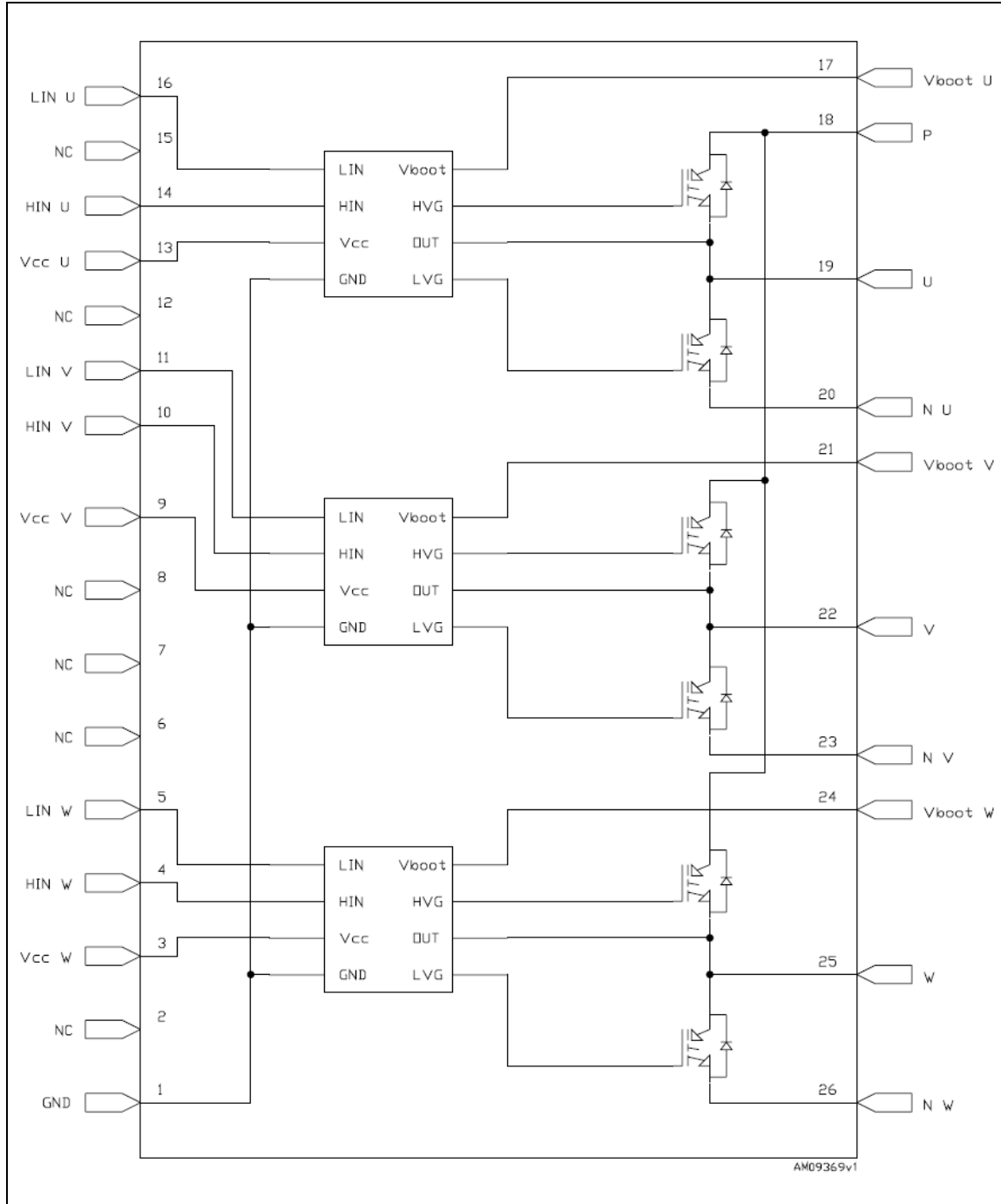
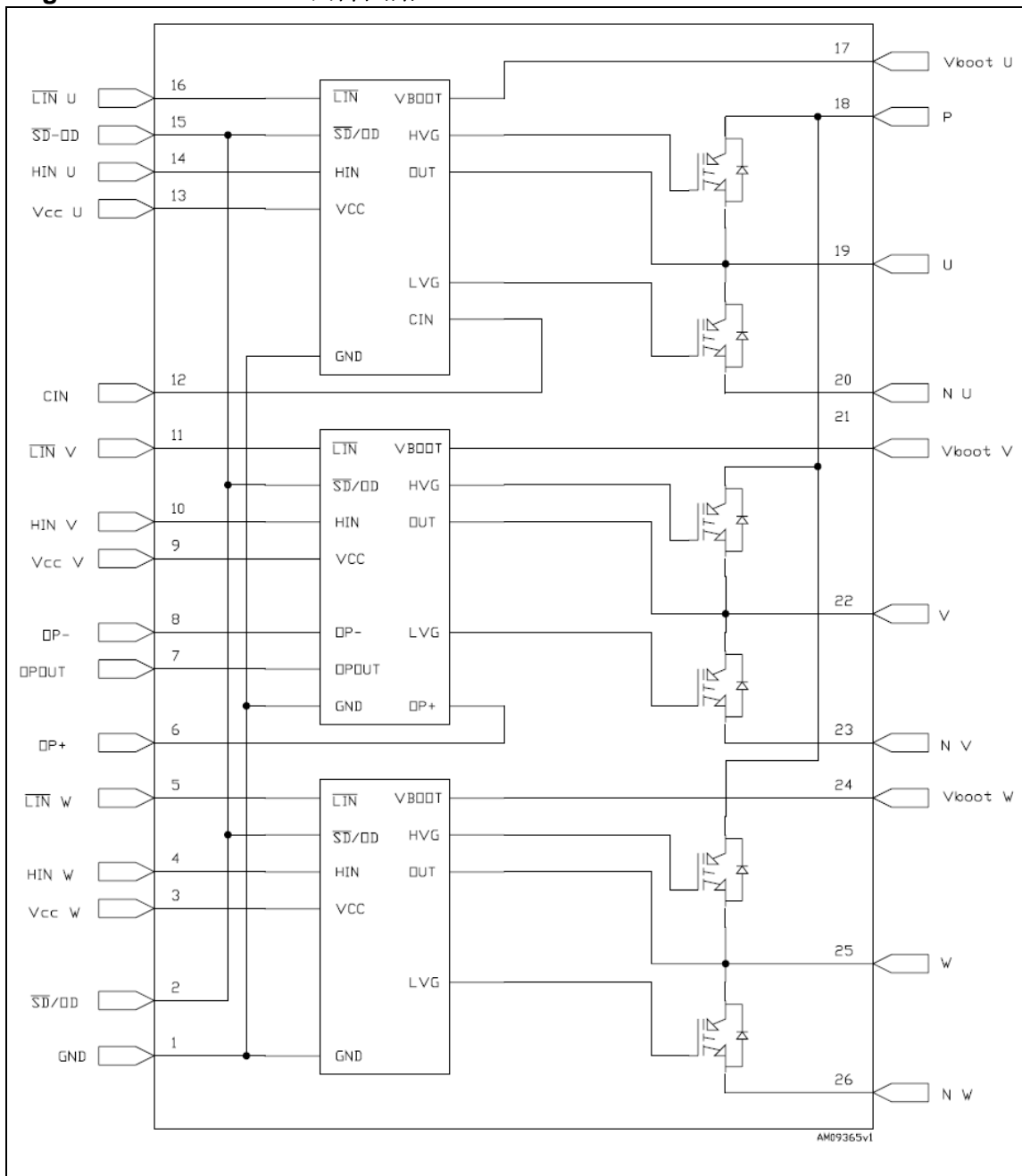


Figure 6: STGIPN3H60 内部回路



1.4 絶対最大定格

絶対最大定格は各値のデバイスの許容限界を表し、通常は設計の最悪条件として使用されます。絶対最大定格の仕様は温度、周波数、電圧等の仕様決め時のテスト条件に依存するため、実際に使用するアプリケーションの条件で変わってしまうことに注意が必要です。

例として Table 2 に SLLIMM-nano STGIPN3H60 の条件を示します。これはデータシートに記載がありますので、詳細についてはそれぞれデータシートから確認可能です。

Table 2: インバータ部

Symbol	Parameter	Value	Unit
V_{CES}	コレクタエミッタ間電圧 ($V_{IN}^{(1)} = 0$)	600	V
$\pm I_C^{(2)}$	各 IGBT の連続電流 ($T_C = 25\text{ }^{\circ}\text{C}$)	3	A
$\pm I_C^{(3)}$	各 IGBT の瞬時電流	10	A
P_{TOT}	各 IGBT のトータル消費電力 ($T_C = 25\text{ }^{\circ}\text{C}$)	7.5	W

(1) HIN_U , HIN_V , HIN_W ; $\overline{LIN_U}$, $\overline{LIN_V}$, $\overline{LIN_W}$ と GND 間

(2) 下記 式(1)の反復計算による

(3) パルス幅は最大ジャンクション温度の制限有

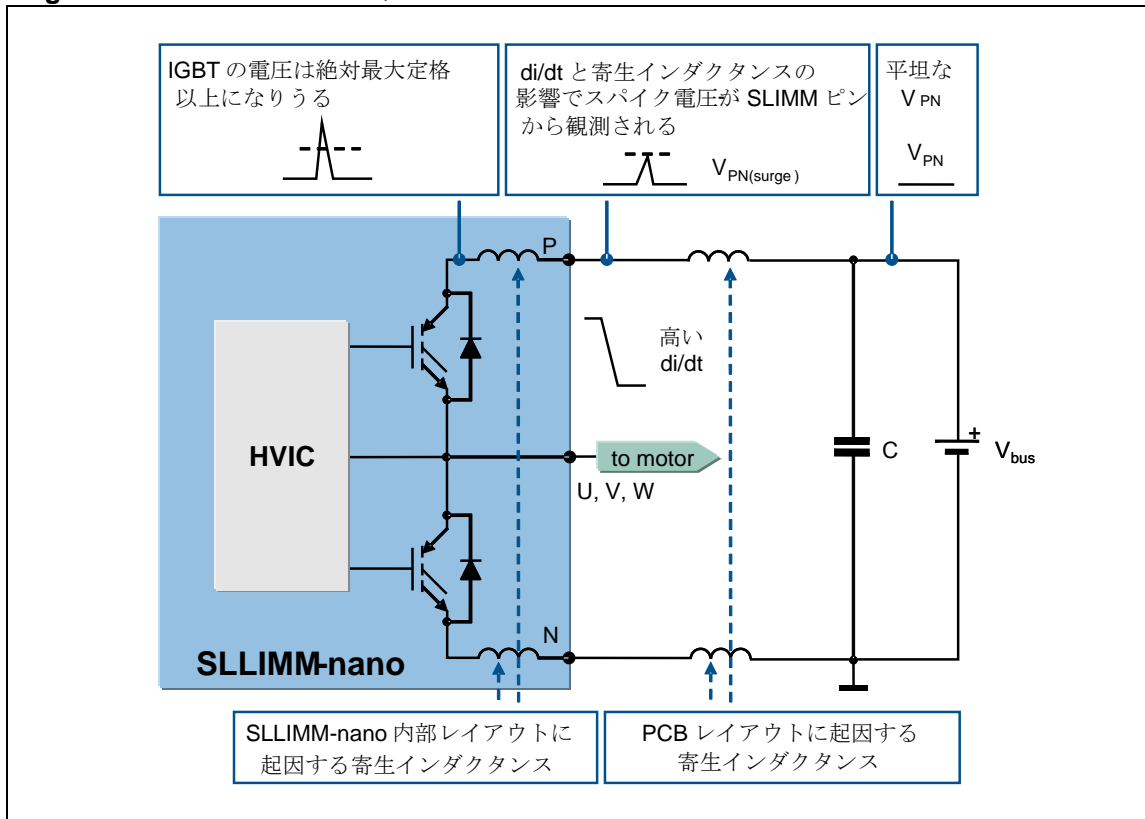
$$I_C(T_C) = \frac{T_{jmax} - T_C}{R_{th(j-c)} \cdot V_{CE(sat)(max)}(@T_{jmax}, I_C(T_C))} \quad (1)$$

- V_{CES} : コレクタ-エミッタ間電圧

SLLIMM-nano は V_{CES} 定格 600V で、パワーステージは IGBT(及びフリーホイーリングダイオード)から構成されています。許容可能な P-N 間の最大サージ電圧 $V_{PN(surge)}$ はこの V_{CES} 以下です。

下記、Figure 7 に示すように一般的に IPM 内部の寄生インダクタンスはサージ電圧を発生させます。また、デバイスと外部の DC リンクコンデンサ間の寄生インダクタンスもサージ電圧を発生させます。これらを考慮し(定常状態での) P-N 間に印加される最大電圧 $V_{PN(surge)}$ は V_{CES} 以下でなければなりません。SLLIMM-nano は小型パッケージで 100W 以下までが使用範囲となりますが、より大きなパワーを必要とする IPM に比べれば寄生インダクタンスの影響は少ないといえます。

Figure 7: パワーステージの寄生インダクタ



- $\pm I_c$: IGBT 毎のコレクタ電流
許容可能なコレクタ DC 連続電流($T_c = 25^\circ\text{C}$)。Ic は式 1(9 ページ)から計算されます。

Table 3: STGIPN3H60 の制御部

Symbol	Parameter	Value	Unit
V_{OUT}	OUT _U , OUT _V , OUT _W , と GND ($V_{CC}=15\text{ V}$)間の出力許容電圧	$V_{boot} - 21$ to $V_{boot} + 0.3$	V
V_{CC}	低電圧側電源	-0.3 to 21	V
V_{CIN}	コンパレータ入力電圧	-0.3 to $V_{CC} + 0.3$	V
V_{OP+}	オペアンプ非反転入力	-0.3 to $V_{CC} + 0.3$	V
V_{OP}	オペアンプ反転入力	-0.3 to $V_{CC} + 0.3$	V
V_{boot}	ブーストストラップ電圧	-0.3 to 620	V
V_{IN}	HIN, LIN と GND 間、ロジック入力電圧	-0.3 to 15	V
$\overline{V_{SD}} / OD$	オープンドレイン電圧	-0.3 to 15	V
dV_{OUT}/dt	許容される出力のスルーレート	50	V/ns

- V_{CC} : 制御部電源電圧

V_{CC} は制御部の電源電圧です。SLLIMM-nano のノイズ耐性を高めるため外部でのフィルタリングが推奨されます。通常、無視できない ESR をもつ比較的大きな電解コンデンサと、数百 nF オーダーのセラミックコンデンサをそれぞれ一つ使用して構成されます。

SLLIMM-nano を適切に使用するための V_{CC} 条件については Table 4 を参照ください。

Table 4: 電源電圧とデバイス動作

V_{CC} 電圧 (typ.)		デバイス動作
STGIPN3H60A	STGIPN3H60	
< 10 V	< 12 V	UV(制御電源の電圧低下検出)スレッシュホールド以下のため、制御回路は完全には ON にならず、デバイス動作は保障されません。
12 V – 17 V	13.5 V – 18 V	通常の使用条件です。
> 18 V	> 21 V	制御回路破壊の可能性があります。

Table 5: システム全体

Symbol	Parameter	Value	Unit
T_j	動作時のジャンクション温度	-40 to 150	℃
T_C	モジュールケースの動作温度	-40 to 125	℃

2 電気的特性と機能

本章ではパワーステージの主な機能と、SLLIMM-nano のすべての機能の詳細をあわせて紹介します。

2.1 IGBT

SLLIMM-nano は、その進んだ PowerMESH™ プロセスで製造された IGBT を使用し、インバータ機能の低損失化を実現しました。このパワーデバイスは標準的なスイッチング周波数を使用するモータ制御向けに設計されており、 $V_{CE(sat)}$ 電圧ドロップとスイッチング速度(t_{fall})の優れたバランスを提供します。定常時及びスイッチング時の損失が最小化される結果、身の回り品の環境負荷を減らすことができます。実システムの詳細な損失解析については 4 章で紹介します。

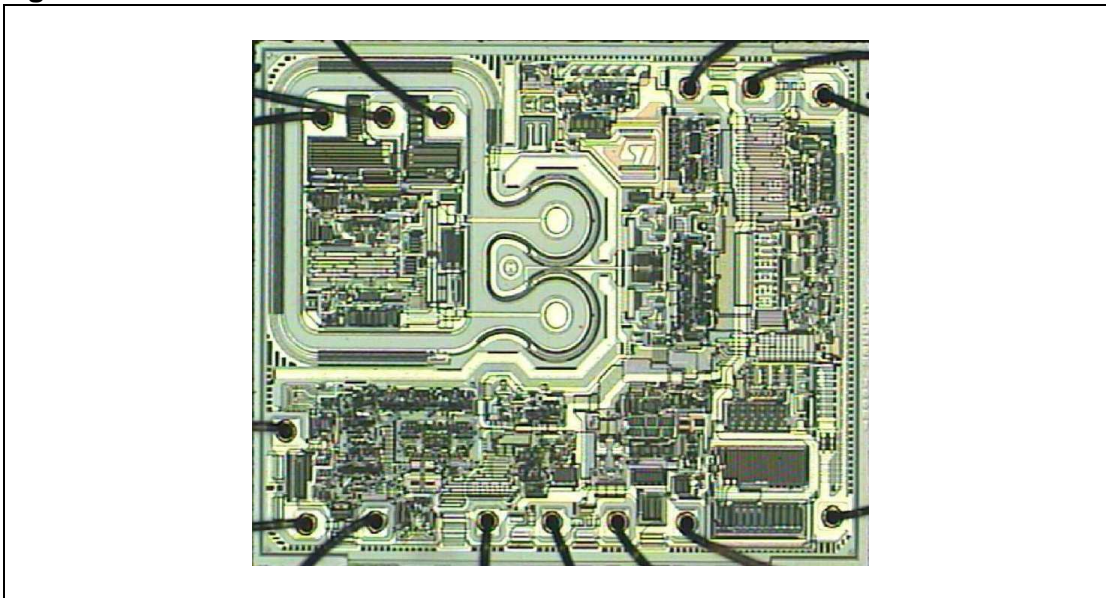
2.2 フリーホイリングダイオード

SLLIMM-nano ファミリは Turbo 2 超高速高耐圧ダイオードを搭載し、フリーホイリングダイオードの t_{rr}/V_F のトレードオフ関係、逆回復ソフトネスのバランスを注意深く調整しています。

その結果インバータの全体的な性能を改善し、モータ制御で特に重要になりうる EMI の大幅な低下を達成しています。

2.3 高耐圧ゲートドライバ

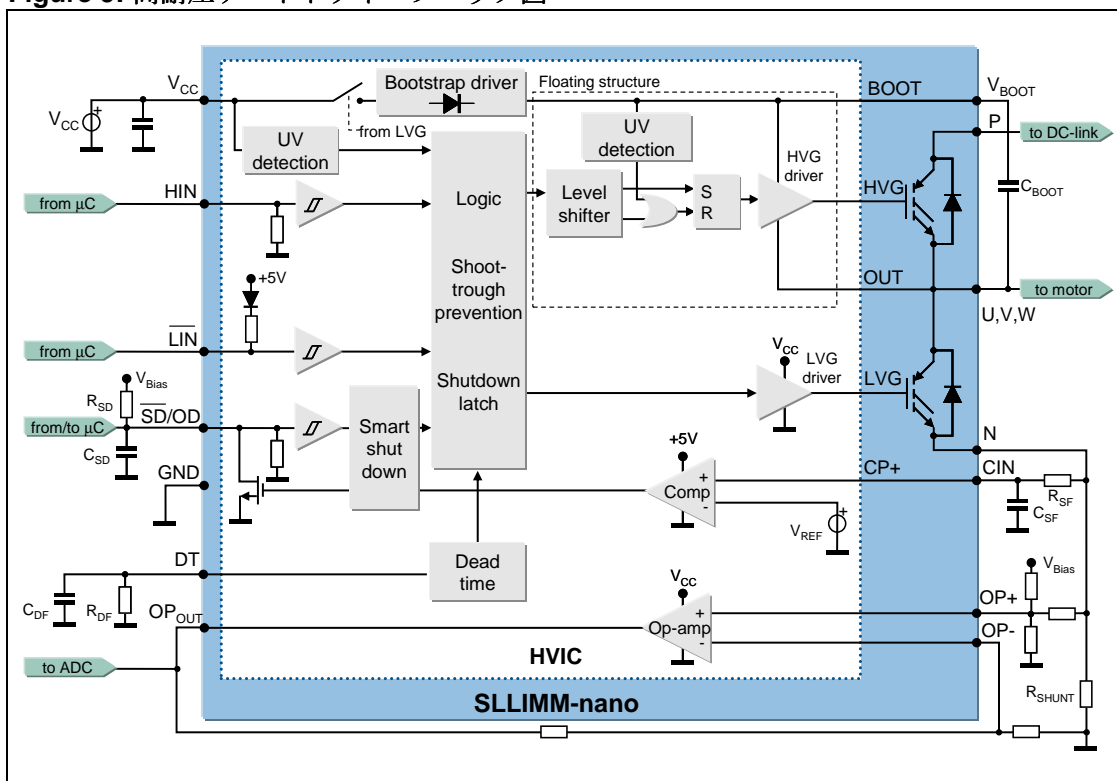
SLLIMM-nano は BCD(Bipolar, CMOS, DMOS)オフラインテクノロジーを使って設計された汎用の高耐圧ゲートドライバ IC(HVIC)を搭載しています(Figure 8 参照)。特に FOC:フィールドオリエンテッドコントロール向けモータ制御に最適であり、この分野において必要なすべての機能を提供し、ローサイド、ハイサイドの両方の IGBT ドライブに必要な電流を供給できます。このゲートドライバは高電圧のレベルシフトコントロールがもめられるすべてのアプリケーションで使用でき、内部にブートストラップダイオード(特許取得済み)を搭載しています。

Figure 8: 高耐圧ゲートドライバ IC イメージ

それぞれのゲートドライバ IC はハーフブリッジを構成する 2 つの IGBT をコントロールし、デッドタイム、インターロック、内部ブートストラップダイオード等の基本的な機能をもつとともにスマートシャットダウン(特許取得済み)、異常検出用コンパレータ、電流センス用高性能オペアンプも搭載されています。Table 1(6 ページ)にデバイスごとの機能が一覧になっています。

このアプリケーションノートでは SLLIMM-nano に関連する高耐圧ゲートドライバの特徴について紹介します。さらに詳細を確認したい場合は AN2738 を参照ください。

Figure 9: 高耐圧ゲートドライバブロック図



2.3.1 駆動信号入力

高耐圧ゲートドライバ IC は 2 つの駆動信号入力があり、ハイサイドとローサイドを別々に制御可能です。製品毎の入力仕様については Table1(6 ページ)を参照してください。

ハイサイドとローサイドの IGBT が両方同時に ON となり貫通電流が流れてしまう(クロスコンダクション)を防ぐために内部でデッドタイムをもっています(詳細は 2.3.4)。

駆動信号入力は TTL/CMOS 3.3V に対応しており、ノイズ耐性対策として約 1V のヒステリシスを持っています。この低電圧駆動が可能なることによりマイコンや DSP、FPGA 等の高性能なコントローラから直接制御可能となっています。

Figure 10 と Figure 11 に示すように駆動信号入力は内部プルダウン(またはプルアップ)抵抗が内蔵されていて、駆動入力信号が途切れた場合でも論理が安定するようになっています。もし駆動信号入力がオープンになってしまった場合でもハイサイド、ローサイドのゲートドライブ信号はローレベルになります。外部のプルダウン(またはプルアップ)抵抗は必要なく、部品点数と回路スペースの削減が可能です。

Figure 10: STGIPN3H60A の論理入力構成

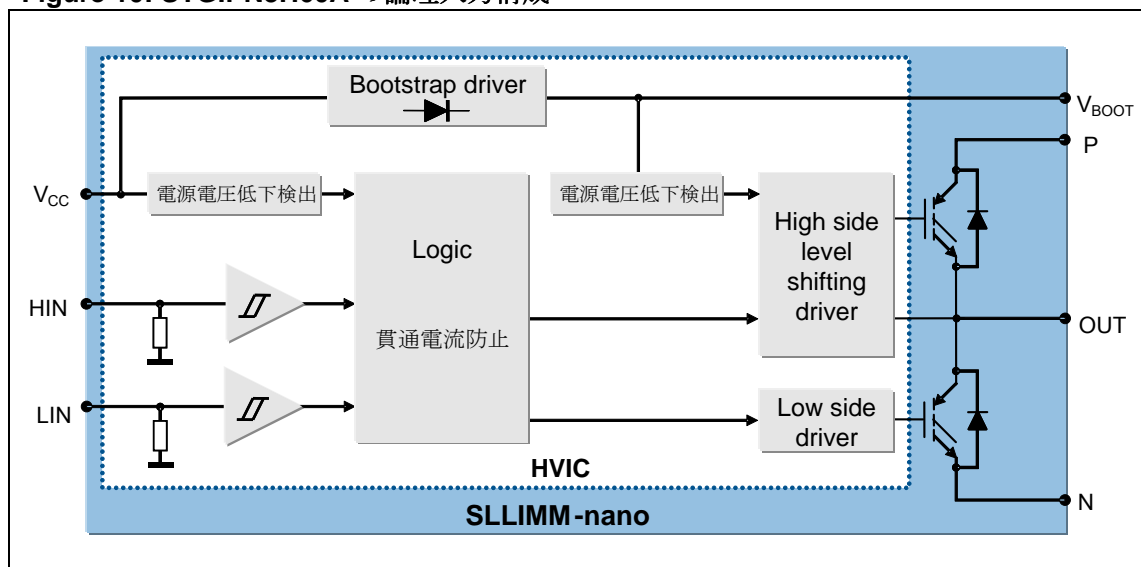


Figure 11: STGIPN3H60 の論理入力構成

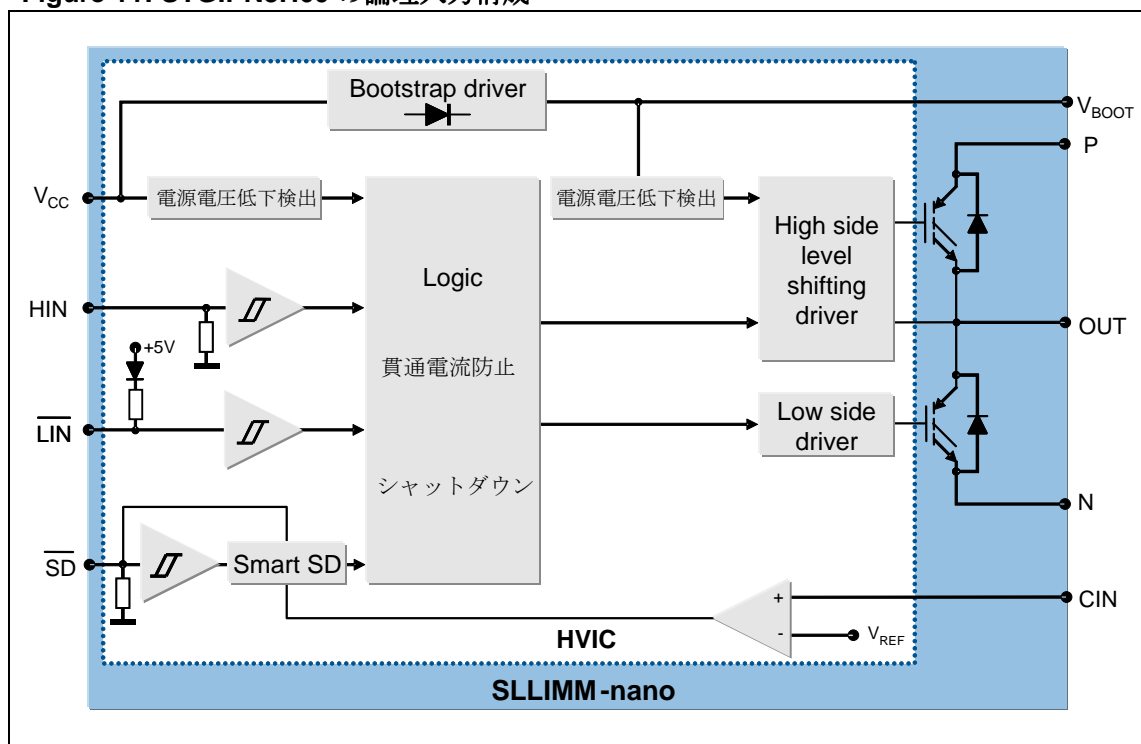


Table 6 に代表的な内部プルダウン(プルアップ)抵抗を示します。

Table 6: 内部プルアップ/プルダウン抵抗値

Input pin	PN	入力論理	内部プルアップ	内部プルダウン
ハイサイドゲートドライブ HIN_U, HIN_V, HIN_W	STGIPN3H60A	Active high		500 k Ω
ローサイドゲートドライブ LIN_U, LIN_V, LIN_W	STGIPN3H60A	Active high		500 k Ω
ハイサイドゲートドライブ HIN_U, HIN_V, HIN_W	STGIPN3H60	Active high		85 k Ω
ローサイドゲートドライブ $\overline{LIN_U}, \overline{LIN_V}, \overline{LIN_W}$	STGIPN3H60	Active low	720 k Ω	
SD / OD シャットダウン	STGIPN3H60	Active low		125 k Ω

2.3.2 高電圧レベルシフト

高電圧のレベルシフト回路も内蔵されていて、低電圧の駆動制御入力と 600V までの高耐圧のハーフブリッジを直接つなげることができます。これは BCD オフラインテクノロジーによりバイポーラトランジスタ、低・中電圧 CMOS のアナログ・デジタル回路、600V 越のブレークダウン電圧をもつ高耐圧 DMOS トランジスタを一つのシリコン上に組み込むため可能になっています。

この機能により外部でのフォト・カプラを使用した絶縁が不要となり、部品点数と消費電力の削減が可能です。その他の利点として高速ドライブと、入力から出力までの遅延が短いことが挙げられます。

2.3.3 電源電圧低下保護

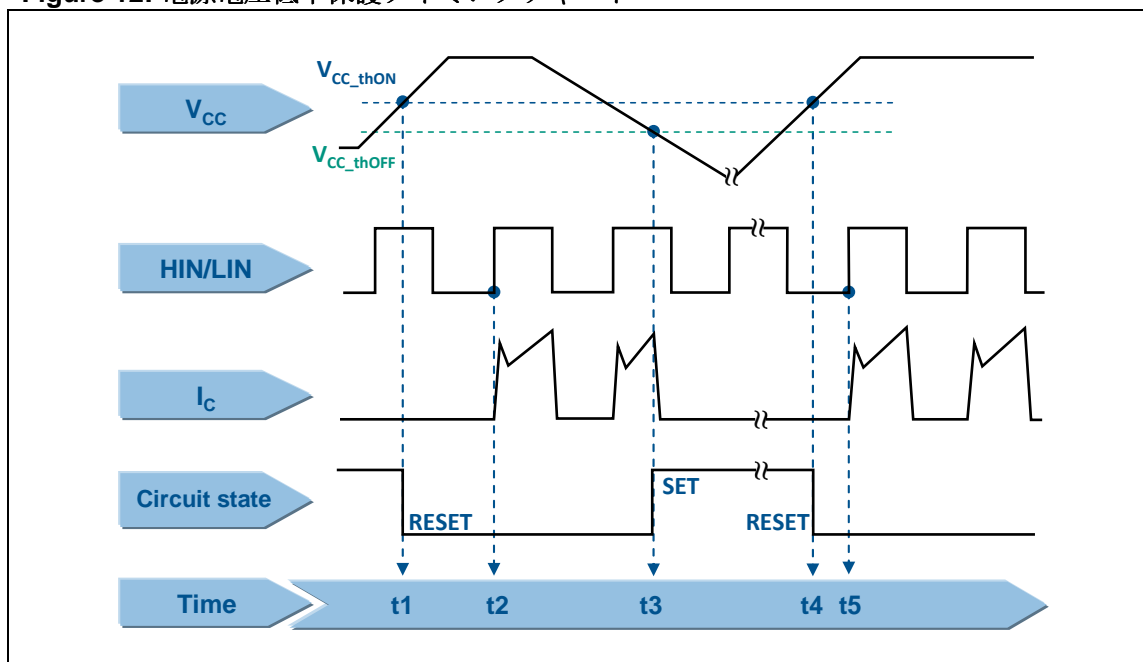
SLLIMM-nano の Vcc 電圧は常に電源電圧低下保護機能 (UVLO : アンダーボルテージロックアウト)により監視されています。電源電圧が OFF スレッシュホールド V_{CC_thOFF} を下回るとゲートドライバの出力が OFF になり、ON スレッシュホールド V_{CC_thON} を上回るとゲートドライバ出力を ON にします。ノイズ耐性改善のため約 1.5V のヒステリシスを持っています。この V_{CC_thOFF} と V_{CC_thON} の関係・動作は後述されるブートストラップ電圧 V_{boot} の V_{BS_thOFF} と V_{BS_thON} と同様の動作です。(ブートストラップについては 2.3.11~2.3.13 参照)

もし本デバイスが UVLO 検出された状態になると両サイドのゲートドライバ出力はローレベルになり、パワーステージの出力を Hi-Z にします。

UVLO のタイミングチャートを Figure 12 に示します。各ステップは以下の通りです。

- t1: Vcc 電圧が ON スレッシュホールドを超えると、ゲートドライバは次の駆動信号入力から動作しはじめます。回路はまだリセット状態です。
- t2: 駆動信号入力を受けられるようになり、IGBT が ON します。
- t3: Vcc が OFF スレッシュホールドを下回ると UVLO が検出されます。IGBT は駆動信号入力にかかわらず OFF します。ここではまだ回路はリセット解除状態です。
- t4: ゲートドライバは Vcc が ON スレッシュホールドを上回ると再スタートします。ゲートドライバはリセット状態で、次の駆動信号入力から動作しはじめます。
- t5: 駆動信号入力が再び受けられるようになり、IGBT が再度 ON します。

Figure 12: 電源電圧低下保護タイミグチャート



2.3.4 デッドタイムとインターロック機能

ハイサイドとローサイドの IGBT が同時に ON 状態になり貫通電流がながれてしまう(クロスコンダクション)のを防ぐため SLLIMM-nano はデッドタイムとインターロック機能を内蔵しています。

インターロック機能は、駆動信号入力が高サイドとローサイドが両方とも同時に ON になった際、内部で両ゲートドライバ出力をローレベルにします。デッドタイムはゲートドライバ間の立ち上がり信号と立下り信号の間に挿入されます。もしデッドタイムの終了前に外部からゲートドライバ出力を立ち上げるよう駆動入力が入っても、デッドタイムが終了するまでは無視されます。

Table 7: STGIPN3H60A のインターロック論理表

Condition	Logic Input (V_i)		Outputs	
	LIN	HIN	LVG	HVG
インターロック ハーフブリッジドライブ	H	H	L	L
0 "logic state" ハーフブリッジドライブ	L	L	L	L
1 "logic state" ローサイドダイレクトドライブ	H	L	H	L
1 "logic state" ハイサイドダイレクトドライブ	L	H	L	H

STGIPN3H60A のデッドタイムは標準で 320ns に設定されています。

Table 8: STGIPN3H60 インターロック論理表

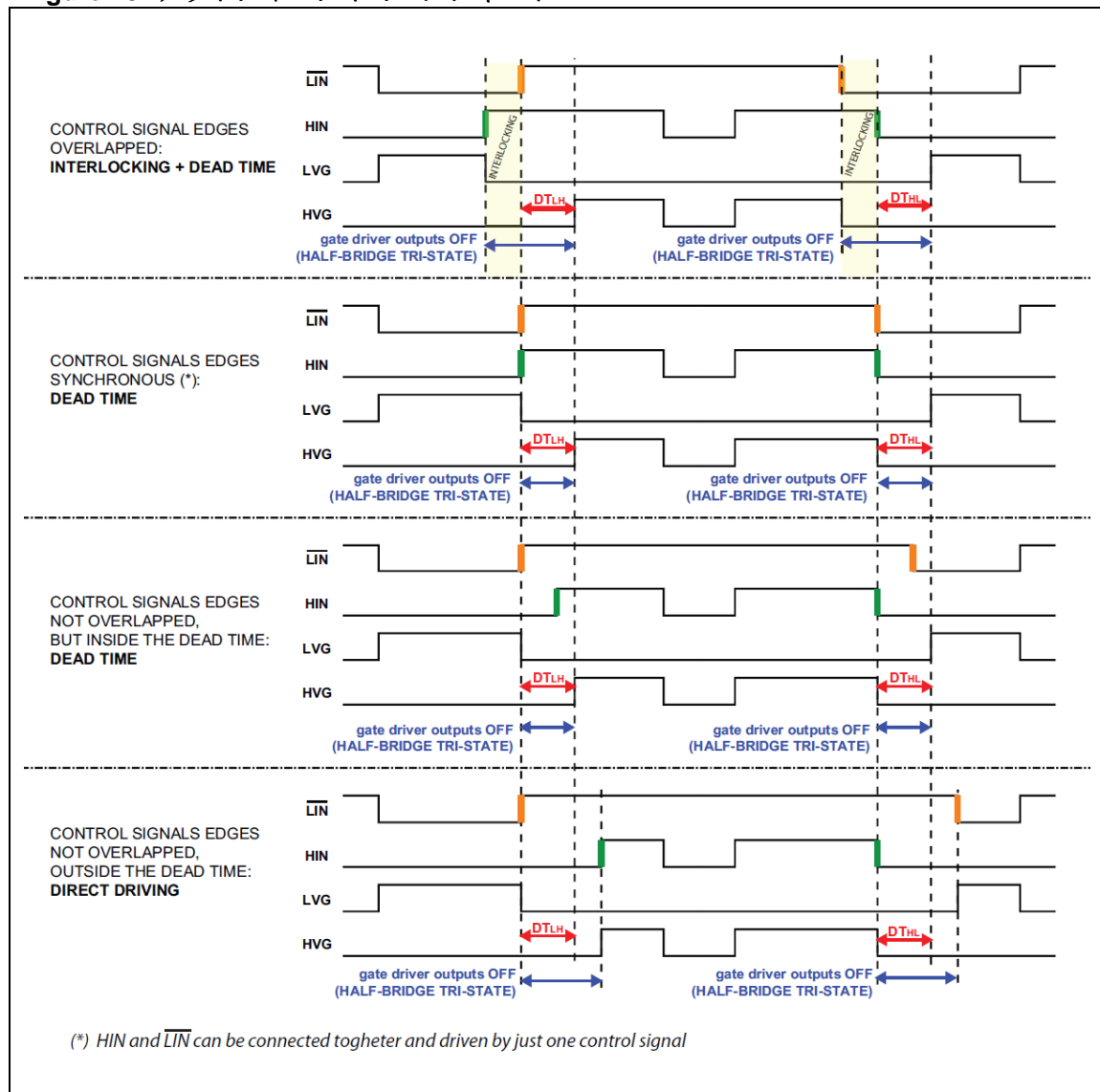
Condition	Logic Input (V _I)			Outputs	
	$\overline{\text{SD}}$	$\overline{\text{LIN}}$	HIN	LVG	HVG
シャットダウンイネーブル ハーフブリッジトライステート	L	X	X	L	L
インターロック ハーフブリッジトライステート	H	L	H	L	L
0 "logic state" ハーフブリッジトライステート	H	H	L	L	L
1 "logic state" ローサイドダイレクトドライブ	H	L	L	H	L
1 "logic state" ハイサイドダイレクトドライブ	H	H	H	L	H

Note: X: は Don't Care

STGIPN3H60 のデッドタイムは標準で 180ns に設定されています。

安全のため SLIMM-nano の持つデッドタイムに、さらに外部コントロールから 1.2μs~1.5μs のデッドタイムを追加してください。

Figure 13 に STGIPN3H60 のデッドタイムとインターロック機能について図解します。

Figure 13: デッドタイムタイミングチャート

2.3.5 異常検出コンパレータ

SLLIMM-nano の STGIPN3H60 は過電流・温度異常など電圧を通して検出される異常に対し優れた保護機能を実現するためにコンパレータを搭載しています。このコンパレータの反転入力にはデータシートに規定されるリファレンス電圧になっており、非反転入力に **CIN** ピンから利用可能になっています。(Figure 9 参照)

このコンパレータ入力に外部のシャント抵抗を接続し、過電流・短絡検出機能を容易に構成することができます。詳細は次の 2.3.6 で説明します。

2.3.6 短絡検出とスマートシャットダウン

フル機能バージョン SLLIMM-nano(STGIPN3H60)はスマートシャットダウン機能をもち、出力電流をモニタし、過電流・短絡保護時に 200ns というかなり短い遅延時間でコンパレータがゲートドライバを OFF します。

スマートシャットダウンは斬新な回路（特許取得済み）で実現されており、保護時操作までの遅延を短くできその時間とは独立して、ユーザーが異常検出時の保護時間を設定でき、

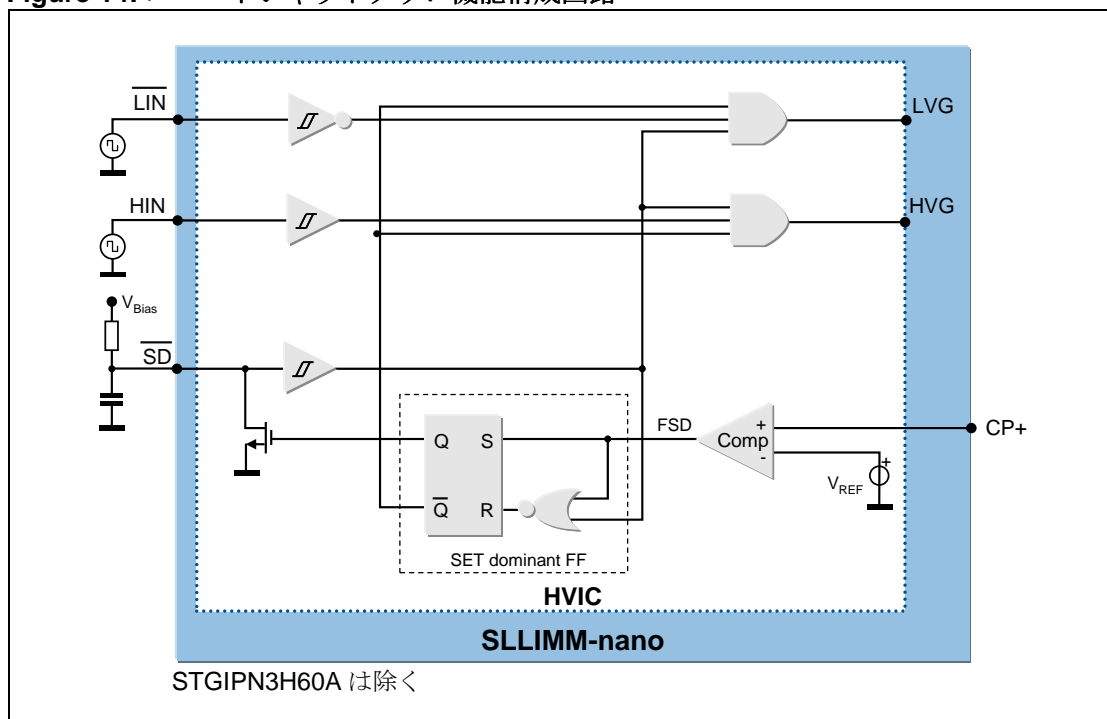
2.3.5 及び Figure 9 でも触れましたが、シンプルな過電流検出機能を実現するためにコンパレータ入力を外部シャント抵抗に接続できます。誤検出を防ぐために RC フィルタ(R_{SF}, C_{SF})が必要です。コンパレータの出力は内部の MOSFET をコントロールしますが、この MOSFET は \overline{SD}/OD ピンからのオープンドレイン出力になっています。また、このピンは \overline{SD} 入力と共通になっています。

コンパレータが動作するとゲートドライバデバイスはシャットダウン状態に入り、このデバイスのすべての出力はローレベルになりハーフブリッジはトライステートのままです。通常の過電流検出機能の構成では、コンパレータ出力は単安定機能と、異常検出時に保護時間を付加するための RC 遅延回路のついた \overline{SD}/OD ピンに接続されます。

一般的な異常検出システムとは異なって、この新しいスマートシャットダウン機能は内部に専用の制御信号を持ち、異常検出時に外付けキャパシタの放電を待たずに、ゲートドライバ出力を瞬時に OFF にします。これにより異常検出からゲートドライバ出力 OFF までの時間を最短にできます。実際に異常検出からゲートドライバ OFF までの時間は外部 \overline{SD}/OD ピンの RC 回路の影響を受けることはありません。ゲートドライバ出力を瞬時に OFF にすると、SD 信号がスレッシュホールド以下になるまではオープンドレインを ON し続けますが、SD 信号がスレッシュホールドを下回るとオープンドレインは OFF します。(Figure 15 参照)

このように、スマートシャットダウン機能は SLLIMM-nano 保護の遅延に影響することなく、SD ピンからの RC 回路による遅延を自由に延長できます。Figure 14 にスマートシャットダウンのブロック図を示します。

Figure 14: スマートシャットダウン機能構成回路



通常動作では出力は駆動入力信号に従います。もし異常が検出されると、FSD(Fault Signal) が 1 にセットされて FF(フリップフロップ)がその信号を受け取ります。その結果 FF 出力は SLLIMM-nano 出力をローレベルにし、同時にオープンドレイン出力の MOSFET を ON します。もし、FSD が異常検出後直ちに 0 に戻った場合でも、ゲートドライバ出力は SD ピンからの立ち上がり信号と、立ち上がり信号の両方が検出されるまではローレベルを保ちます。

実際、ゲートドライバを **OFF** している **FF** 出力が **SD** ピンからの立ち下がり信号の入力によりリセットされる場合でも、**AND** 回路により **SD** ピン入力がゲートドライバ出力を **OFF** するように働きます。また、一旦オープンドレインの **MOSFET** が **ON** すると、**MOSFET** は **SD** ピン電圧がローレベルと検出されるまでは **OFF** されません。

また FF は SET 優先回路になっているため FSD がハイレベルを保っている時に SD ピンからローレベルが入力されても FF 出力が不安定になることはありません。

2.3.7 短絡保護タイミングチャートとスマートシャットダウン機能

短絡保護機能の各タイミングの動作について **Figure 15** に示します。各ステップは以下の通りです。

- ◆ t1: 出力電流が最大許容値以下のとき SLLIMM-nano は通常動作です。
- ◆ t2: 出力電流が最大許容値(I_{SC})を超えると過電流・短絡異常が検出されて保護機能が働きます。CIN ピン(コンパレータ入力ピン)に接続されたシャント抵抗の電圧が V_{REF} を超えてコンパレータ出力がトリガし、ゲートドライバをシャットダウン状態にいます。両

サイドのドライバ出力をローレベルにし、ハーフブリッジをトライステートにします。IGBT のゲートドライブは専用制御信号で約 200ns で OFF にして、ハーフブリッジをトライステートに保つとともに、内部の MOSFET M1 を ON します。(スマートシャットダウン機能)。SD 信号レベルは時定数 τ_A で下がり始めます。 τ_A は式(2)から計算されます。

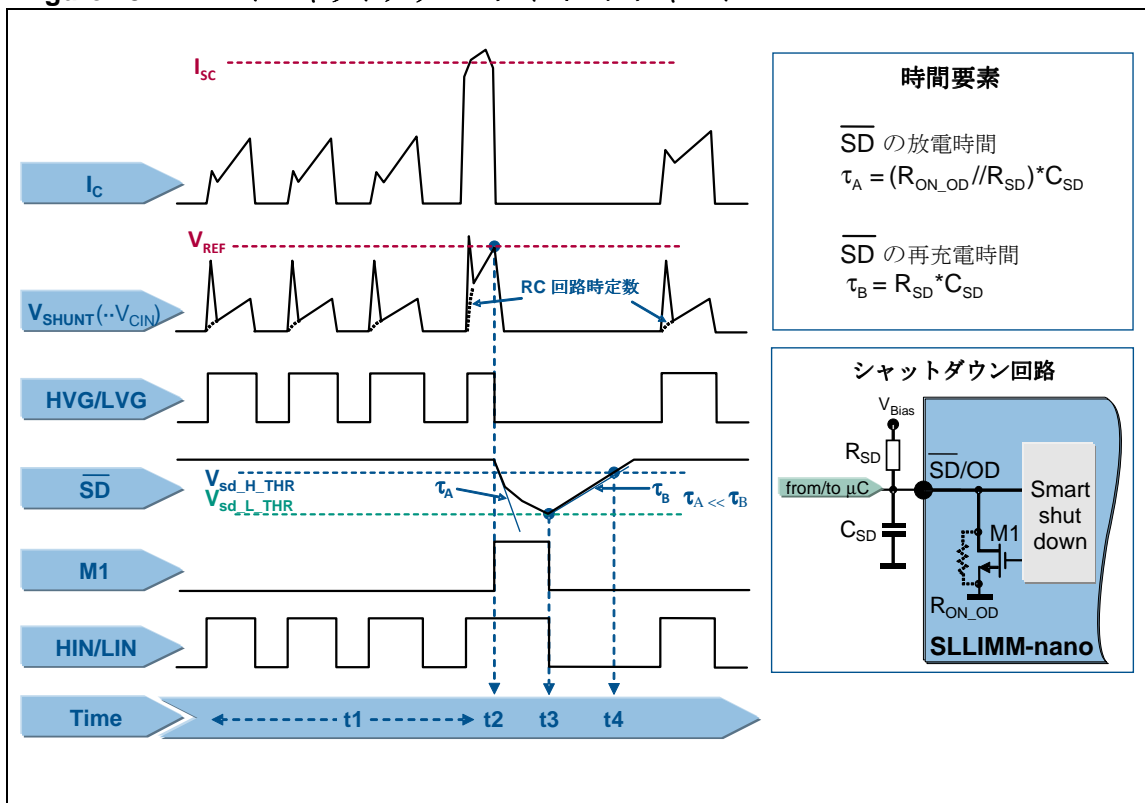
$$\tau_A = (R_{ON_OD} // R_{SD}) \cdot C_{SD} \quad (2)$$

- ◆ t3: SD 信号レベルがロースレッシュヨルド $V_{sd_L_THR}$ を下回ると、駆動信号入力が無効になります。スマートシャットダウン機能は終了し M1 は OFF になり SD 信号レベルは時定数 τ_B で上がりはじめます。 τ_B は式(3)から計算されます。

$$\tau_B = R_{SD} \cdot C_{SD} \quad (3)$$

- ◆ t4: SD 信号レベルがハイスレッシュヨルド $V_{sd_H_THR}$ 上回ると駆動信号入力が有効になります。

Figure 15: スマートシャットダウンのタイミングチャート



2.3.8 電流検出シャント抵抗の選択

CIN と GND 間につないだシャント抵抗で過電流検出が可能です。電流が短絡とみなされる電流量 I_{SC} を超えると CIN ピンの電圧レベルが V_{REF} を超えるため短絡保護機能が働きます。保護機能を十分な信頼性をもって安定に動作させるために、電流センス抵抗はノンインダクティブタイプで高い性能と高い環境耐性が要求されます。また、過電流の誤検出を防ぐために、レイアウト、回路依存の寄生インダクタンスも最小になるよう注意が必要です。

以上の理由からシャント抵抗と RC フィルタ部品はできるだけ SLLIMM-nano のピン側に配置します。さらに追加の注意事項について 5.1 で説明します。電流センス抵抗の値は、設計仕様・要求性能毎に異なったガイドラインに従って計算しますが、共通する手順は次の通りです。

- 過電流のスレッシュホールド($I_{OC,th}$)を決める。例えば IGBT の通常動作電流+20%~30%。
- シャント抵抗の値を計算。Figure 19 に例を示します。より詳細についてはユーザマニュアル UM1483 と UM1517 を参照してください。
- 計算値に近い入手可能なシャント抵抗を決める。
- シャント抵抗の定格を計算する。抵抗の自己発熱による温度上昇を考慮して定格に余裕を持たせることに注意します。ディレーティング率 $\Delta P(T)\%$ から式(4) のように計算してください

$$P_{SHUNT}(T) = \frac{R_{SHUNT} \cdot I_{RMS}^2}{\Delta P(T)\%} \quad (4)$$

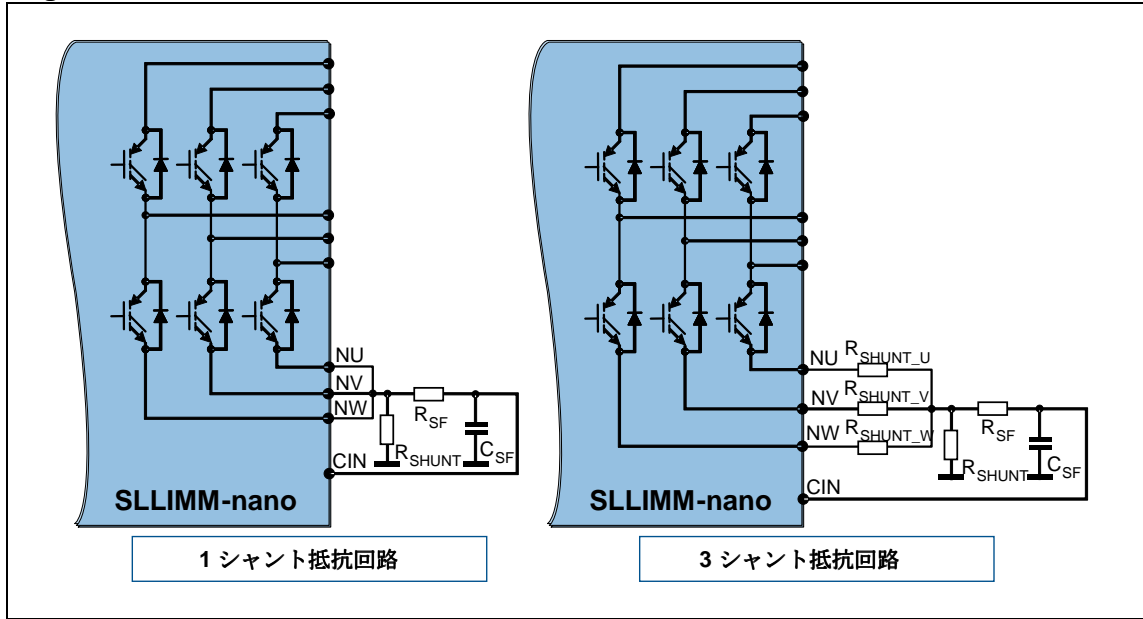
I_{RMS} は IGBT 電流の実効値です。

シャント抵抗の定格マージンは少なくとも計算された電力の 30%以上とることを推奨します。

2.3.9 RC フィルタ回路の選択

Figure16 に示すようにシャント抵抗は 2 通りの方法で使用可能です。

Figure 16: 短絡保護回路例



前述したように、シャント抵抗部にはノイズ対策のため RC 回路が必要です。Figure16 のいずれの方法でもインバータの 3 相全ての合計電流を検出できます。

RC フィルタは R_{SF} と C_{SF} で構成されますが、時定数は以下式(5)の通りです。

$$t_{SF} = R_{SF} \cdot C_{SF} \quad (5)$$

RC 回路の時定数に加えてゲートドライバのターンオフ遅延 t_{isd} と IGBT のターンオフ時間 t_{off} (数十 ns オーダー)を、短絡が検出されてから IGBT を OFF するまでの全遅延時間 t_{Total} として考える必要があります。そのため t_{Total} は式(6)のようになります。

$$t_{Total} = t_{SF} + t_{isd} + t_{off} \quad (6)$$

RC フィルタの時定数 t_{SF} は 1~2us が推奨です。

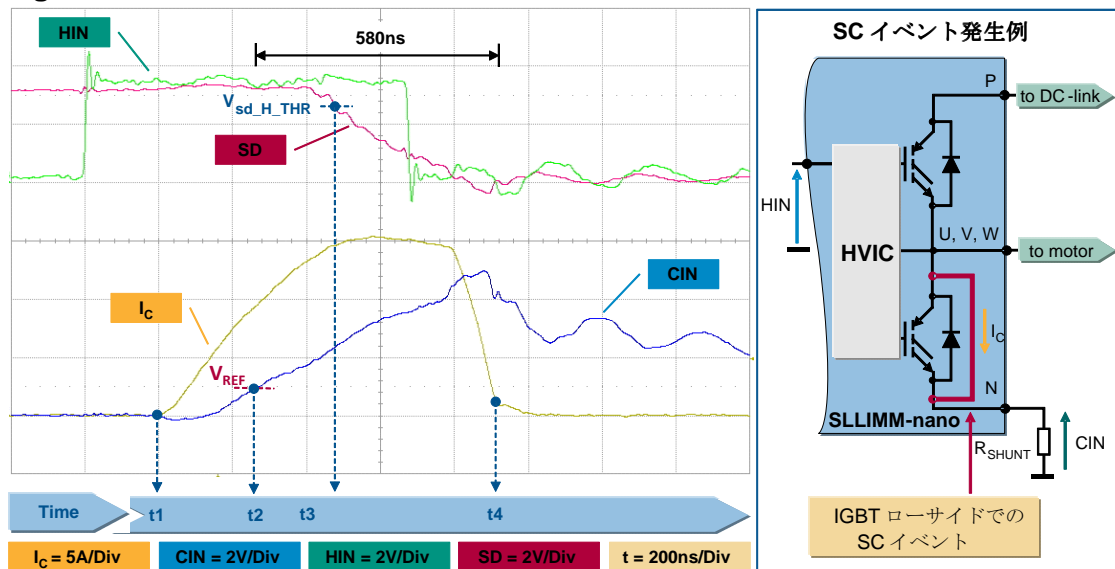
3 つのシャント抵抗を使用する回路では各相の電流をモニタすることができます。

Figure 17 に短絡検出の例を示します。スマートシャットダウン機能により短絡検出後、瞬時に保護機能が動作するのが分かります。主なステップは以下の通りです。

- t1: I_c は増加し始めますが、CN ピンの RC 回路の遅延により短絡はまだ検出されていません。
- t2: V_{CIN} 電圧が V_{REF} を超えて短絡が検出されます。スマートシャットダウン機能が動作しはじめます。
- t3: SD ピンが $V_{sd_H_THR}$ を下回り、M1(MOSFET)が ON になります。
- t4: SLLIMM-nano は過電流検出から 580ns で IGBT を OFF にしています。

出力 Disable までの時間は t2-t4 となり、全 SC 時間は t2-t4 になります。

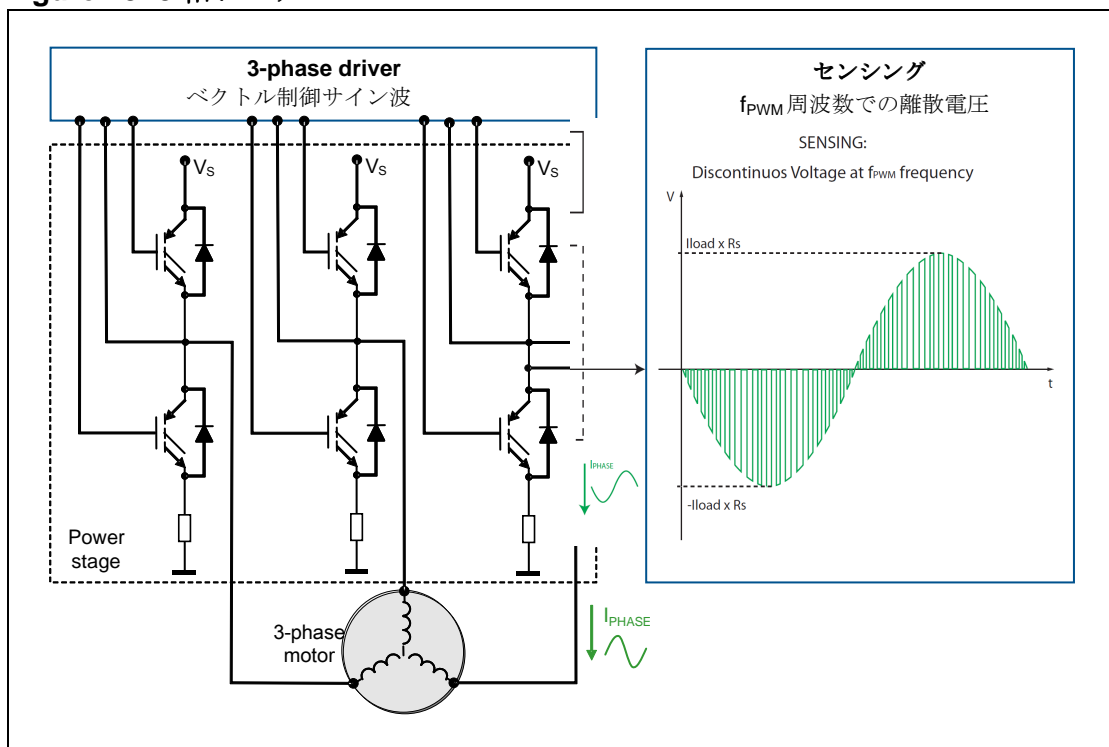
Figure 17: 短絡発生例



2.3.10 電流センスオペアンプ

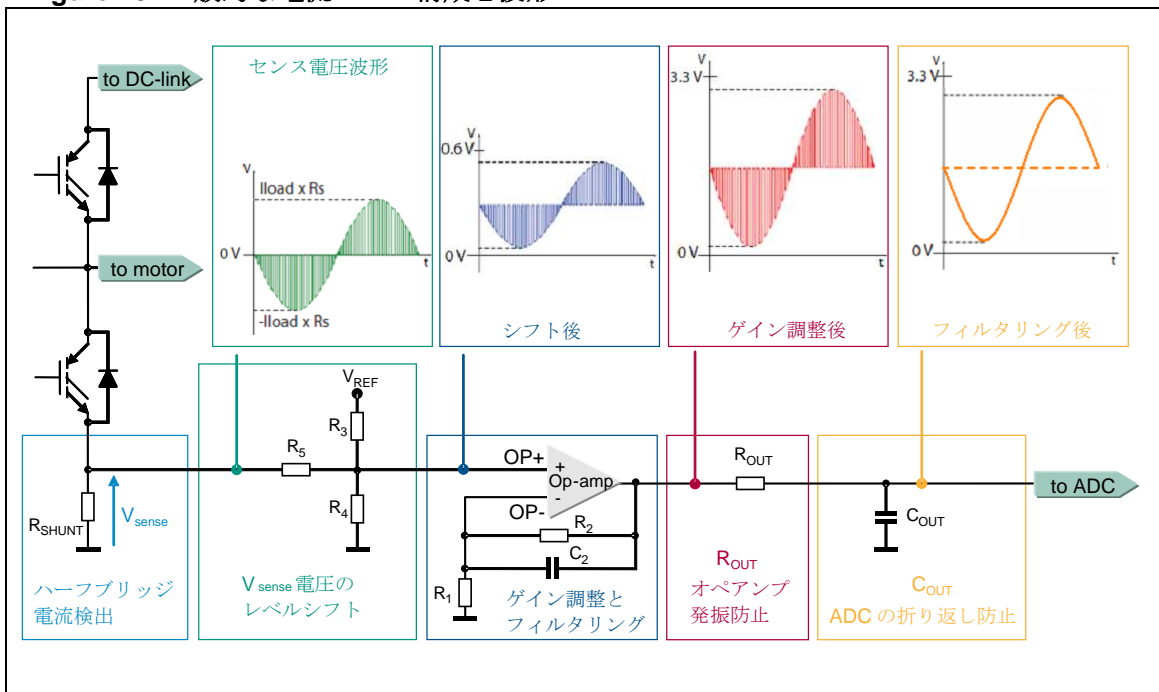
フル機能バージョン SLLIMM-nano(STGIPN3H60)は FOC(フィールドオリエンテッドコントロール)向けにオペアンプを内蔵しています。典型的な FOC アプリケーションでは 3 つのハーフブリッジの電流をシャント抵抗でモニタしています。連続的な電流変動はハーフブリッジをコントロールする PWM と同じ周期の離散的な電圧値に変換されます。これはバイポーラのアナログ信号で、電流の方向は電圧の極性に反映されます。(Figure 18 参照)

Figure 18: 3 相システム



この電圧値は AD コンバータから読み取る必要がありますが、AD コンバータのダイナミックレンジを最大限利用するためにレベルシフト、ゲイン調整の必要があります。Figure 19 に一般的な構成例と波形例を示します。

Figure 19: 一般的な電流センス構成と波形



ベクトル制御に使用される AD コンバータのフルスケールは通常約 $3.3V$ です。電圧として読み込まれた値はシフトされてフルスケールの $1/2$ ($1.65V$) シフトされて、想定される最大電圧が AD コンバータのフルスケールに合うようにゲイン調整されます。

いくつかのセンス回路についてはユーザーマニュアル UM1483 と UM1517 にも紹介がありますので参照可能です。

2.3.11 ブートストラップ回路

3 相インバータの IGBT のローサイドのエミッタは共通リファレンス **GND** としてマイナス DC (V_{DC-}) に接続され、ローサイドのゲートドライバからも共通となります。一方ハイサイド IGBT のエミッタは動作状態中に V_{DC+} と V_{DC-} が切り替わります。ゲートドライバ電圧 V_{GE} の基準となるエミッタが V_{DC+}/V_{DC-} と切り替わるための V_{GE} を安定してドライブするのは一見困難です。しかし、ブートストラップ回路を使用することでシンプルで安価なハイサイドのドライブ電圧を実現できます。

ブートストラップ回路は通常高耐圧のファスト・リカバリ・ダイオードを使用して実現されます。SLLIMM-nano ファミリーはブートストラップ回路用ダイオードを内蔵しています。(特許取得済み) Figure 20 にブートストラップ回路の動作を示します。

高耐圧 DMOS がローサイドのドライバと同期して動作します。内部のチャージポンプが DMOS ドライバ電圧を供給します。ブートストラップダイオードと DMOS を通した電流路で、 V_{OUT} 電圧が V_{CC} 電圧より低いとき(ローサイド IGBT が ON)、フローティングになっているコンデンサ C_{BOOT} に電荷が充電されます(Figure 20 ブートストラップ充電経路参照)。ハイサイド

2.3.12 ブートストラップコンデンサの選択

ブートストラップコンデンサのサイズは、単純にはハイサイドのドライバがフローティングで、IGBT ゲートの一回のドライブに必要な充電電荷量だけから計算します。この場合は IGBT ドライブに使われる PWM の デューティ比や、PWM 変調(6 ステップ、12 ステップ、サイン波)の影響は考慮していませんが、実際はそれぞれの用途に応じて最適なブートストラップコンデンサを決める必要があります。

ブートストラップコンデンサの充電時はローサイドの IGBT が ON になり、 V_{CBOOT} 電圧は式(7)のようになります。

$$V_{CBOOT} = V_{CC} - V_F - V_{RDS(on)} - V_{CE(sat)max} \quad (7)$$

V_{CC} : ゲートドライバ電源電圧

V_F : ブートストラップダイオード順電圧

$V_{CE(sat)max}$: ローサイド IGBT のエミッタ-コレクタ電圧間最大電圧

$V_{RDS(on)}$: DMOS の ON 電圧ドロップ

IGBT ゲートに電荷を供給することで V_{CBOOT} 電圧は低下しますが、IGBT を ON しつづけられる電圧を保つだけの C_{BOOT} コンデンサ容量を持つ必要があります。IGBT が ON の間の電圧低下最小値(ΔV_{CBOOT})は式(8)のように計算されます。

$$\Delta V_{CBOOT} = V_{CC} - V_F - V_{RDS(on)} - V_{GE(min)} - V_{CE(sat)max} \quad (8)$$

また、 V_{CBOOT} はブートストラップ ON スレッシュホールド(V_{BV_thON})以上でなければなりません。

$$V_{CBOOT(min)} > V_{BS_thON} \quad (9)$$

$V_{GE(min)}$: ハイサイド IGBT のエミッターコレクタ間最小電圧

V_{BS_thON} : ブートストラップ ON スレッシュホル電圧(データシート参照)

V_{CBOOT} 電圧低下要因を考慮して、ハイサイド IGBT が ON の間に供給する電荷は式(10)のように計算されます。

$$Q_{TOT} = Q_{GATE} + (I_{LKGE} + I_{QBO} + I_{LK} + I_{LKDiode} + I_{LKCcap}) \cdot t_{Hon} + Q_{LS} \quad (10)$$

Q_{GATE} : IGBT ゲートチャージのトータル電荷

I_{LKGE} : IGBT ゲート・エミッタ間リーク電流

I_{QBO} : ブートストラップ回路自己消費電流

I_{LK} : ブートストラップ回路リーク電流

$I_{LKDiode}$: ブートストラップダイオードリーク電流

I_{LKCcap} : ブートストラップコンデンサリーク電流(電解コンデンサ使用時のみ)

t_{Hon} : ハイサイド ON 時間

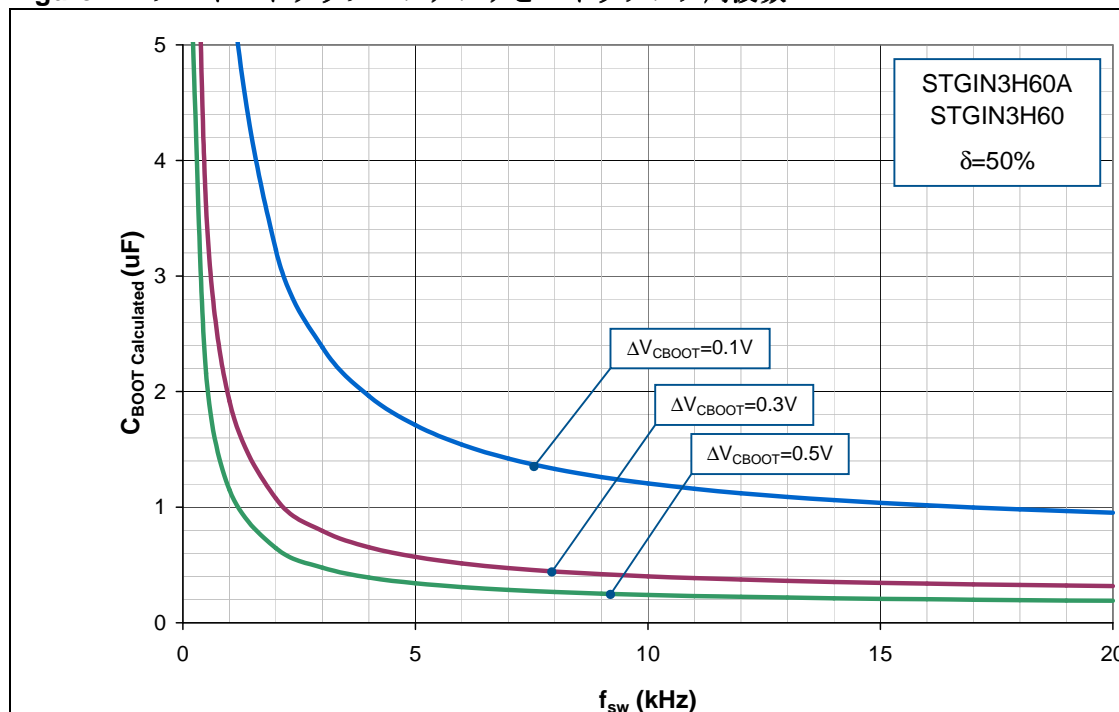
Q_{LS} : 内部のレベルシフタに必要な電荷

最終的にブートストラップコンデンサの最小値は式(11)のようになります。

$$C_{\text{BOOT}} = \frac{Q_{\text{TOT}}}{\Delta V_{\text{CBOOT}}} \quad (11)$$

ブートストラップの選択を容易にするため、式 11 に基いて Figure 21 にブートストラップコンデンサ容量とスイッチング周波数の関係を最小許容低下電圧(ΔV_{CBOOT})毎に示します。このグラフでのデューティサイクルは 50% で変調はサイン波です。

Figure 21: ブートストラップコンデンサとスイッチング周波数



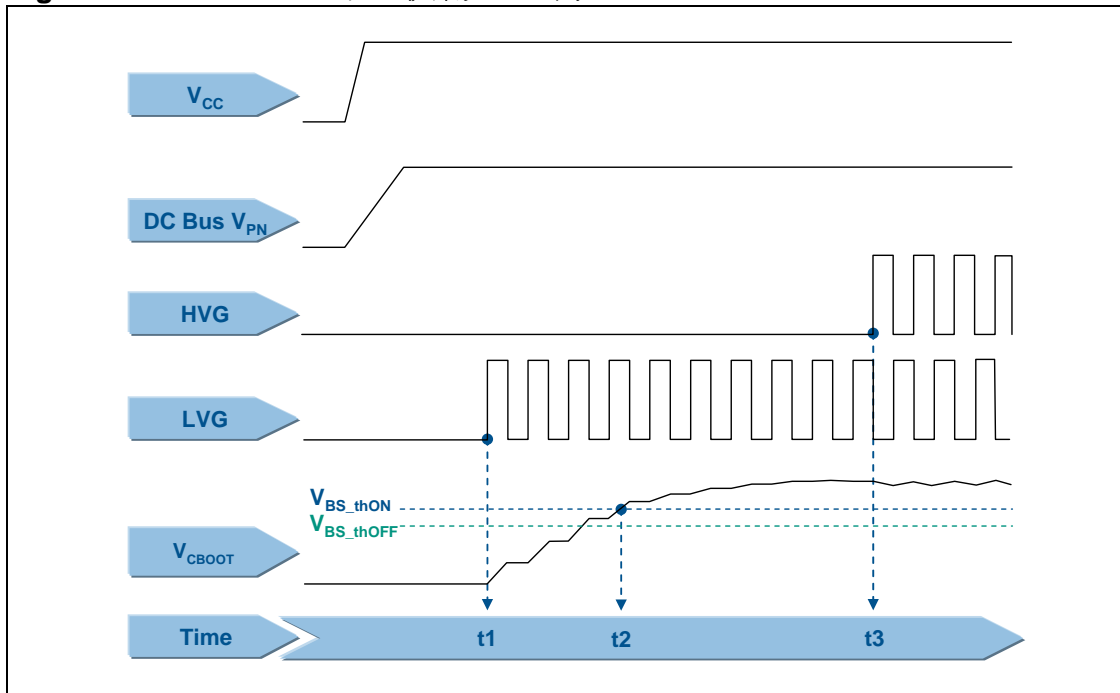
PWM コントロールやさらなるリーク電流、それからボードレイアウトの影響から最悪の状況を考慮すると、実際のコンデンサ容量は Figure 21 から求められた値の 2~3 倍とする必要があります。また、ブートストラップコンデンサは ESR の低いことがもとめられ、電解コンデンサを使用する場合はセラミックコンデンサを電解コンデンサに並列に SLLIMM-nano のピンに直接おくことが推奨されます。

2.3.13 ブートストラップコンデンサの初期充電

電源投入時にブートストラップコンデンサは初期充電時間(t_{CHARGE})で充電されて、式(9)で示されたように V_{CBOOT} は ON スレッシュホルド $V_{\text{BS_thON}}$ を超える必要があります。通常動作時は V_{CBOOT} は常にブートストラップ OFF スレッシュホルド($V_{\text{BS_thOFF}}$)以上を保つ必要があります。電源投入時は最初ローサイド IGBT のみが ON になる期間があり、その後 PWM 動作が開始します。その様子を Figure 22 に示します。

- t_1 : ブートストラップコンデンサはローサイド IGBT を経由して充電を開始します。
- t_2 : ブートストラップコンデンサ電圧(V_{CBOOT}) はブートストラップ ON スレッシュホルド電圧に到達します。
- t_3 : ブートストラップコンデンサの充電が完了しハイサイド IGBT ゲートチャージのための電荷供給が開始されます。ブートストラップコンデンサはローサイド IGBT が ON の間に再充電されます。

Figure 22: ブートストラップ初期充電時間



この初期充電の時間は式(12)で計算されますが、安全のため少なくともこの 3 倍は見る必要があります。

$$t_{CHARGE} \geq \frac{C_{BOOT} \cdot R_{DS(on)}}{\delta} * \ln\left(\frac{V_{CC}}{\Delta V_{CBOOT}}\right) \quad (12)$$

δ はPWMのデューティ比で $R_{DS(on)}$ は 120 Ω がデータシートにある標準値です。

実用的な例として PWM 周波数 16kHz、デューティ比 50%、 $\Delta V_{CBOOT} = 0.1$ V のモータ制御を考えます。ゲートドライバ電源(V_{CC})は 17.5V です。Figure 21 を参考にブートストラップコンデンサは 1.0 μ F と選べますが、実際の容量 C_{BOOT} はレイアウト等の影響を考慮して、その 2~3 倍の 2.0~3.0 μ F になります。実際に入手可能な容量値を選択して 2.2 μ F とします。すると式(12)から初期充電時間は次のように計算されます。

$$t_{CHARGE} \geq \frac{2.2 \cdot 10^{-6} \cdot 120}{0.5} \cdot \ln\left(\frac{17.5}{0.1}\right) = 2.7ms \quad (13)$$

安全のため初期充電時間は、少なくともその 3 倍の 8.1ms とします。

3 パッケージ

SLLIMM-nanoではトランスファモールド構造の26リード、デュアルインラインパッケージ(NDIP-26L)が使用可能になっていて、消費者向けのインバータ製品で小型・低コストを実現できます。内部では銅リードフレームとパワーステージ、コントロールステージがトランスファモールド法で封止されています。熱特性の優れた銅を使い、リードフレーム厚とレイアウトを最適化した結果、優れた熱の拡散・伝導を実現するとともに、さらに熱抵抗を減らしています。

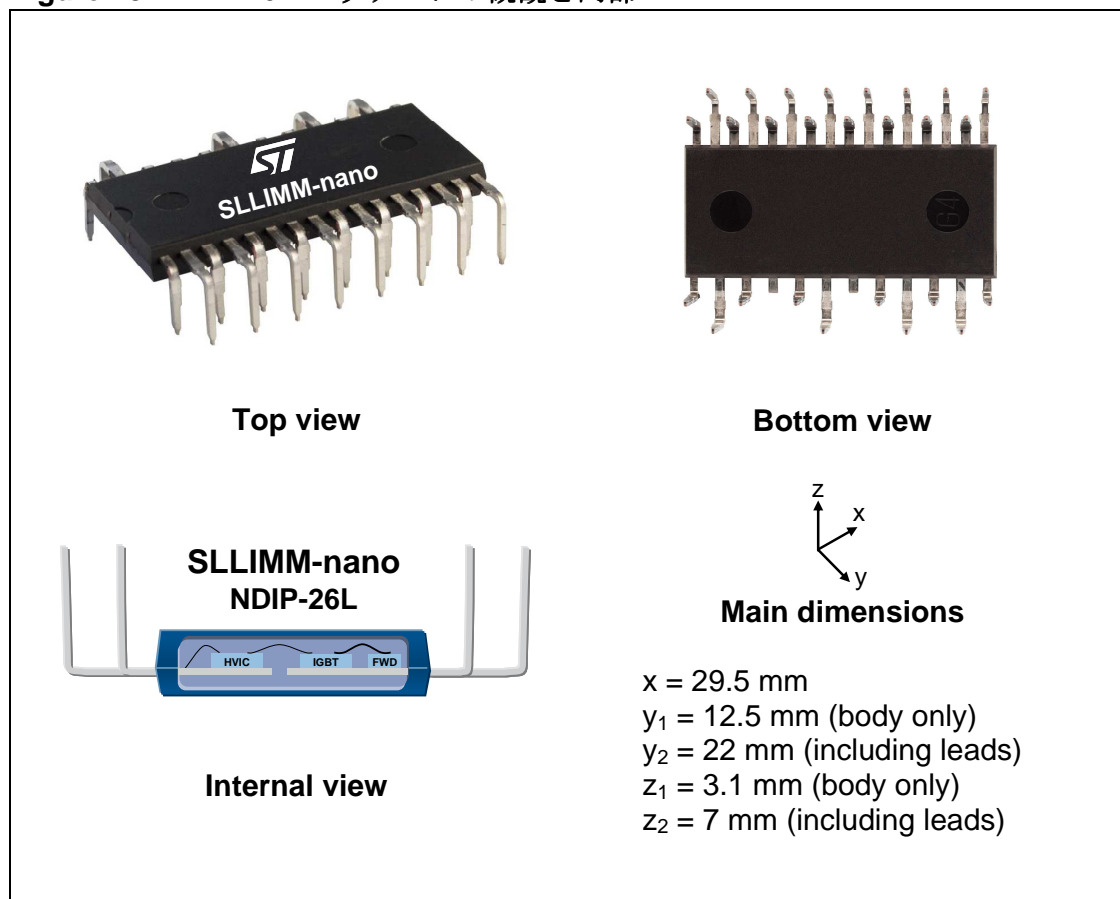
パッケージのピンはPCB設計を容易にするよう高電圧ピン-低電圧ピン間距離を最大にするよう設計されており、該当ピンはパッケージの反対側に配置されています。

SLLIMM-nanoはトランスファモールド法と内部設計の最適化により高電力密度、優れた放熱特性、絶縁、高信頼性を小型低損失で提供します。

3.1 パッケージ構造

Figure23 に NDIP-26L の内部構造を示します。

Figure 23: NDIP-26L パッケージの概観と内部



3.2 パッケージ外形と寸法

Figure 24: パッケージのパッケージ外形と寸法

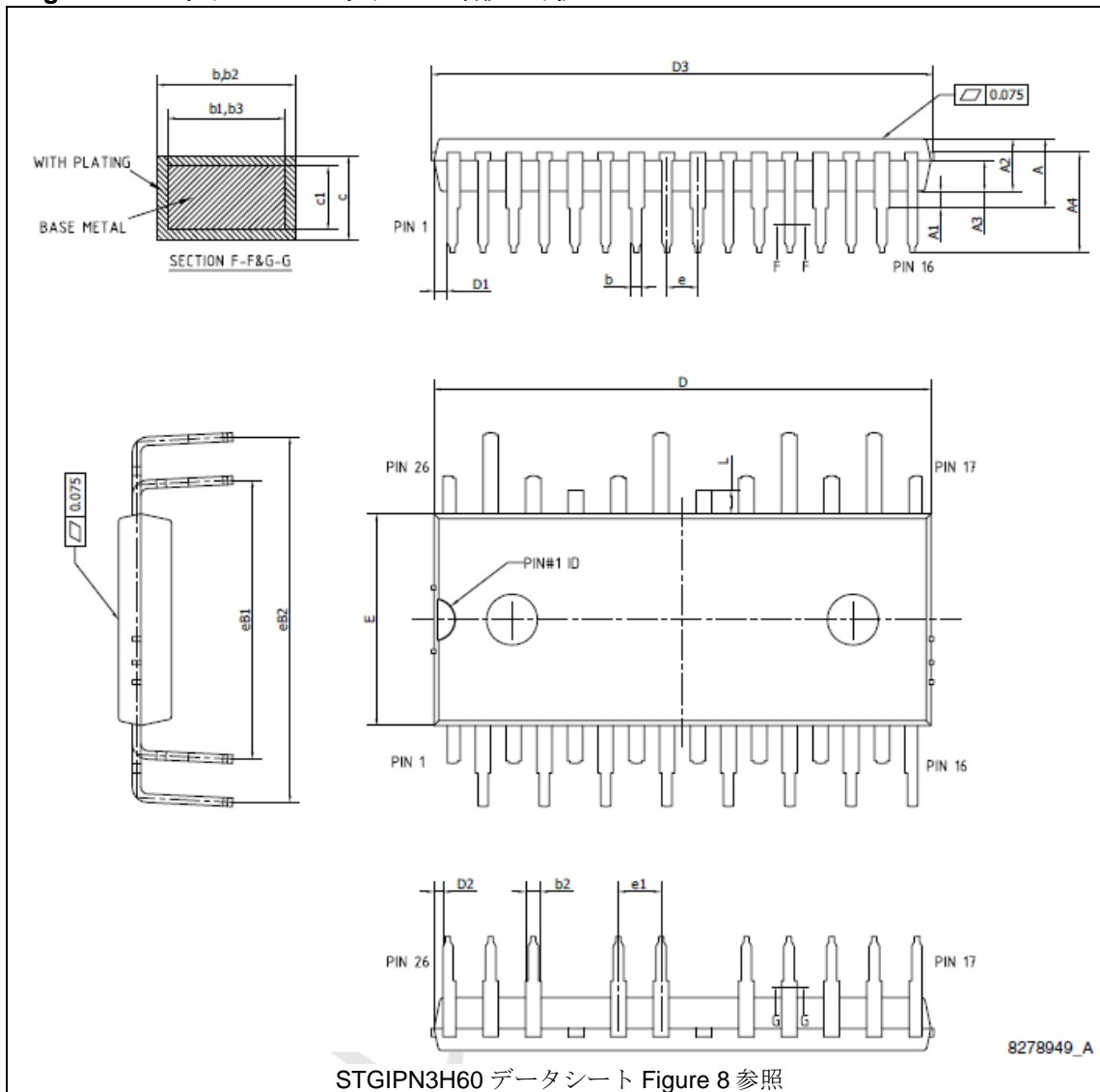


Table 9: NDIP-26L パッケージ寸法

Dimension	(mm)		
	Min.	Typ.	Max.
A			4.4
A1	0.8	1	1.2
A2	3	3.1	3.2
A3	1.7	1.8	1.9
A4	5.7	5.9	6.1
b	0.53		0.72
b1	0.52	0.6	0.68
b2	0.83		1.02
b3	0.82	0.9	0.98
c	0.46		0.59
c1	0.45	0.5	0.55
D	29.05	29.15	29.25
D1	0.5		
D2	0.35		
D3			29.55
E	12.35	12.45	12.55
e	1.7	1.8	1.9
e1	2.4	2.5	2.6
eB1	16.1	16.4	16.7
eB2	21.18	21.48	21.78
L	1.24	1.39	1.54

3.3 入出力ピン

ここでは SLLIMM-nano の入出力ピンを紹介します。より詳細な推奨レイアウトについては 5.1 を参照してください。

Figure 25: Pinout (top view)

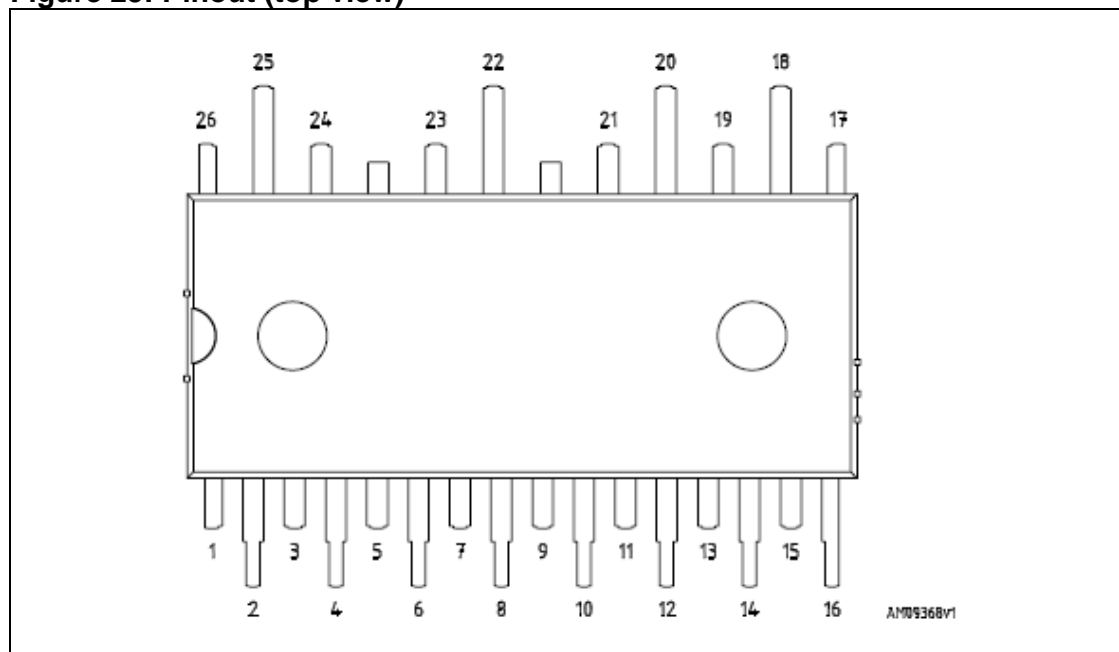


Table 10: 入出力ピン

Pin #	Name		Description	
	STGIPN3H60A	STGIPN3H60	STGIPN3H60A	STGIPN3H60
1		GND		Ground
2	NC	$\overline{\text{SD}}$ / OD	接続無し	シャットダウン(アクティブロー)/オープンドレイン (コンパレータ出力)
3		V_{CCW}		W相コントロール電源
4		HIN_W		W相ハイサイド駆動入力
5	LIN_W	$\overline{\text{LIN}}_W$	W相ローサイド駆動入力 (アクティブハイ)	W相ローサイド駆動入力 (アクティブロー)
6	NC	OP_+	接続無し	オペアンプ非反転入力
7	NC	OP_{OUT}	接続無し	オペアンプ出力
8	NC	OP_-	接続無し	オペアンプ反転入力
9		V_{CCV}		V相コントロール電源
10		HIN_V		V相ハイサイド駆動入力
11	LIN_V	$\overline{\text{LIN}}_V$	V相ローサイド駆動入力 (アクティブハイ)	V相ローサイド駆動入力 (アクティブロー)
12	NC	CIN	接続無し	コンパレータ入力
13		V_{CCU}		U相コントロール電源
14		HIN_U		U相ハイサイド駆動入力
15	NC	$\overline{\text{SD}}$ / OD	接続無し	シャットダウン(アクティブロー)/オープンドレイン (コンパレータ出力)
16	LIN_U	$\overline{\text{LIN}}_U$	U相ローサイド駆動入力 (アクティブハイ)	U相ローサイド駆動入力 (アクティブロー)
17		$V_{\text{boot}U}$		U相ブートストラップ電圧
18		P		DC プラス電圧入力
19		U		U相出力
20		N_U		U相マイナス DC 入力
21		$V_{\text{boot}V}$		V相ブートストラップ電圧
22		V		V相出力
23		N_V		V相マイナス DC 入力
24		$V_{\text{boot}W}$		W相ブートストラップ電圧
25		W		W相出力
26		N_W		W相マイナス DC 入力

ハイサイドバイアス電圧ピン/ハイサイドバイアス電圧リファレンス

ピン: $V_{\text{boot}U}$ -U, $V_{\text{boot}V}$ -V, $V_{\text{boot}W}$ -W

- 電源リップル、ノイズの影響による誤動作を防ぐため、ESR, ESL の低いコンデンサをこれらのピン側に配置します。
- ブートストラップの値はアプリケーションに大きく依存します。(2.3.11 参照)

ゲートドライババイアス電圧

ピン: V_{CCU} , V_{CCV} , V_{CCW}

- 内部コントロール部電源供給ピン
- 電源リップル、ノイズの影響による誤動作を防ぐため、ESR, ESL の低いコンデンサをこれらのピン側に配置します。

ゲートドライバグラウンド

ピン: GND

- 内部 IC の基準グラウンド
- ノイズの影響を避けるため、主な電力回路の電流がこのピンを通らないようにします。(5.1 参照)

信号入力

ピン: HIN_U , HIN_V , HIN_W ; LIN_U , LIN_V , LIN_W ; $\overline{LIN_U}$, $\overline{LIN_V}$, $\overline{LIN_W}$

- 内蔵 IGBT のコントロール信号入力
- それぞれの入力ピンは可能な限り短くしノイズの影響を受けないようにします。
- $R=100\Omega$ 、 $C=1nF$ (推奨値)の RC カップリング回路を入力信号発振防止のために挿入します。

コンパレータ非反転入力(STGIPN3H60のみ)

ピン: CIN

- 電流センス用シャント抵抗が各相に接続されて短絡検出機能を構成できます。
- シャント抵抗は検出レベルにあったものを選択する必要があります。
- ノイズ除去のためRCフィルタ(通常 $\sim 1\mu s$)を接続します。
- シャント抵抗とCINピン間の距離はできるだけ短くします。
- もしVref (データシート参照)より高い電圧が入力されるとSLLIMM-nanoは自動でシャットダウンして、 \overline{SD} / ODピンがプルダウンされます。

シャットダウン、オープンドレイン (STGIPN3H60のみ)

ピン: \overline{SD} / OD

- \overline{SD} / ODピンは全く同じピンが2つあります。これらはそれぞれパッケージの反対側にありPCB設計の自由度を高めます。いずれか1ピンで適切な機能を実現できます。
- \overline{SD} / ODピンはEnable/Disableピンとして動作します。
- \overline{SD} / ODピン信号はアクティブローです。これらのピンに仕様上のスレッシュホールド以下の電圧が入力されると、SLLIMM-nanoはシャットダウンして、各ハーフブリッジはトライステートになります。
- \overline{SD} / ODピン状態は、内部ステータス(2.3.6参照)にも接続されていて、コンパレータがトリガすると \overline{SD} / ODピンはFALUTピンとしてプルダウンされます。
- \overline{SD} / ODピンがオープンドレインでプルダウンされるときは、プルアップ抵抗を介して3.3Vか5Vにプルアップされる必要があります。

内蔵オペアンプ(STGIPN3H60のみ)

ピン: OP₊, OP₋, OP_{OUT}

- このオペアンプは内部で使用されておらず、完全に自由に使えます
- FOCに最適化されています。
- コンパクトで効率的なレイアウトを可能にし部品点数を減らせます。

プラスDC

ピン: P

- インバータのプラス電源ピンで、内部でIGBTのハイサイドコントロールに接続されています。
- DCリンクコンデンサまでの配線や、PCBレイアウトのインダクタンスによるサージ電圧を抑えるためPピン側にスージングフィルタ用コンデンサをおきます。通常0.1から0.22μFの高周波、高耐圧のノンインダクティブタイプが推奨されます。

マイナス DC

ピン: N_U, N_V, N_W

- インバータのマイナス電源ピンです。
- IGBTの各相エミッタに接続されています。
- アプリケーションのパワーグラウンドはロジックグラウンドから切り離し、またスター結線のように一点につなげる必要があります。

インバータ出力

ピン: U, V, W

- モータ等のインバータの負荷に接続されます。

4 電力消費と損失

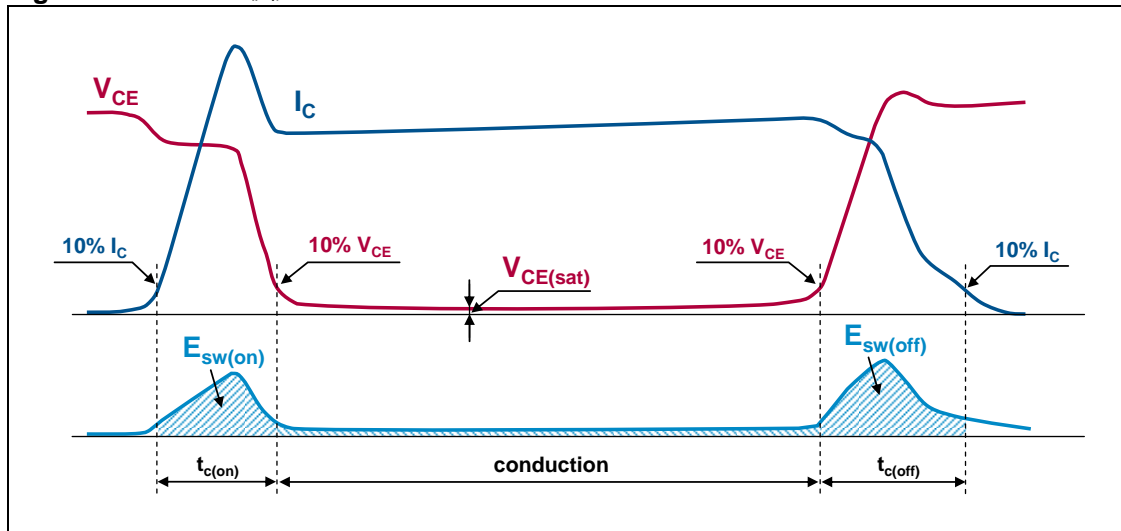
インバータの全損失は定常損失、スイッチング損失、OFF 時損失の合計です。それらは基本的に IGBT とフリーホイリングダイオードのようなインバータ部のパワーデバイスで発生します。定常損失(P_{cond})は導通状態に ON 抵抗で発生する損失です。また、スイッチング損失(P_{sw})はスイッチが ON/OFF する際に発生する損失であり、OFF 時損失は阻止電圧とリーク電流から発生するもので無視できるレベルの損失です。

したがって全損失はこれら全ての合計になり、式(14)ようになります。

$$P_{tot} \approx P_{cond} + P_{sw} \quad (14)$$

Figure 26 にハードスイッチングの例を示します。通常このようにしてモータドライバ制御などのスイッチングアプリケーションで発生する主な損失を規定します。

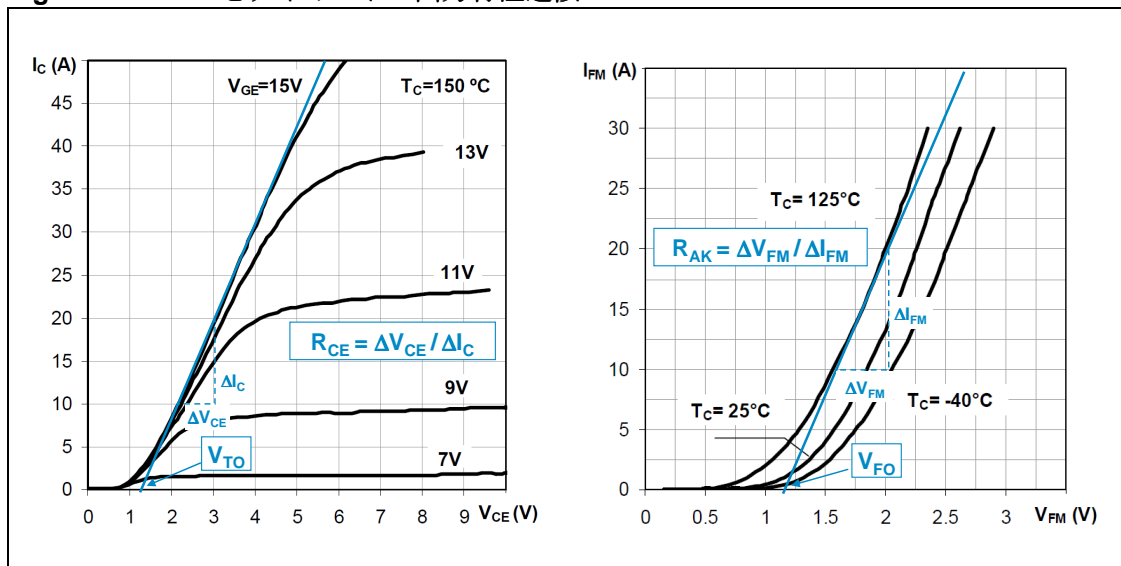
Figure 26: IGBT の損失



4.1 定常損失

定常損失は IGBT とフリーホイーリングダイオードの定格電流時の順電圧ドロップで発生します。これは IGBT とダイオードの順方向特性の線形近似を使用して計算できます。IGBT のスレッシュホールド V_{TO} 、ダイオードのスレッシュホールド V_{FO} を DC 電圧で表して、コレクタ-エミッタ間の ON 抵抗を R_{CE} 、ダイオードの順方向 ON 抵抗を R_{AK} とした直線近似例を Figure 27(水色)に示します。

Figure 27: IGBT とダイオードの出力特性近似



IGBT、ダイオードのいずれも順方向特性は温度依存性があり、規定された温度以下で検討する必要があります。

IGBT の線形近似は式 15、ダイオードの線形近似は式 16 のようになります。

$$v_{ce}(i_c) = V_{TO} + R_{CE} \cdot i_c \quad (15)$$

$$v_{fm}(i_{fm}) = V_{FO} + R_{AK} \cdot i_{fm} \quad (16)$$

IGBT とダイオードの定常損失は導通電流と電圧の積分からもとめられ、式 15,16 を代入してそれぞれ式 17、18 のようになります。

$$P_{cond_IGBT} = \frac{1}{T} \int_0^T v_{ce} \cdot i_c(t) dt = \frac{1}{T} \int_0^T (V_{TO} \cdot i_c(t) + R_{ce} \cdot i_c^2(t)) dt \quad (17)$$

$$P_{cond_Diode} = \frac{1}{T} \int_0^T v_f \cdot i_f(t) dt = \frac{1}{T} \int_0^T (V_{FO} \cdot i_f(t) + R_{AK} \cdot i_f^2(t)) dt \quad (18)$$

T は基本周期です。

実際の PWM 変調などを考慮すると SLLIMM-nano の実使用状況での損失を計算することは非常に困難です。そのため以下の想定をします。

1. VVVF インバータを PWM でサイン波に変調している
2. スイッチング周波数は十分高く、出力電流はサイン波になっている
3. 付加は理想インダクタとする

これらの想定のもと、インバータ出力電流は式 19 のようになります。

$$i = \hat{I} \cos(\theta - \phi) \quad (19)$$

\hat{I} : ピーク電流値、 θ : ωt 、 ϕ : 電圧電流間の位相

定常時の電力損失は次のように求められます。 $\left(dt = \frac{d\theta}{\omega}, \quad T = \frac{2\pi}{\omega} \right)$

$$P_{cond_IGBT} = \frac{V_{TO} \cdot \hat{I}}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} \xi \cos(\theta - \phi) d\theta + \frac{R_{CE} \cdot \hat{I}^2}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} \xi \cos^2(\theta - \phi) d\theta \quad (20)$$

$$P_{cond_Diode} = \frac{V_{FO} \hat{I}}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} (1-\xi) \cos(\theta-\phi) d\theta + \frac{R_{AK} \hat{I}^2}{2\pi} \int_{-\frac{\pi}{2}+\phi}^{\frac{\pi}{2}+\phi} (1-\xi) \cos^2(\theta-\phi) d\theta \quad (21)$$

ξ はPWMのデューティ比で次のように表せます。

$$\xi = \frac{1+m_a \cdot \cos \theta}{2} \quad (22)$$

m_a はPWMの変調度です。

以上から式 20,21 を計算して定常時の電力損失として、式 23 及び 24 が得られます。

$$P_{cond_IGBT} = V_{TO} \cdot \hat{I} \left(\frac{1}{2\pi} + \frac{m_a \cdot \cos \phi}{8} \right) + \frac{R_{CE} \cdot \hat{I}^2}{2\pi} \left(\frac{1}{8} + \frac{m_a \cdot \cos \phi}{3\pi} \right) \quad (23)$$

$$P_{cond_Diode} = V_{FO} \cdot \hat{I} \left(\frac{1}{2\pi} - \frac{m_a \cdot \cos \phi}{8} \right) + \frac{R_{AK} \cdot \hat{I}^2}{2\pi} \left(\frac{1}{8} - \frac{m_a \cdot \cos \phi}{3\pi} \right) \quad (24)$$

IGBT とダイオードをあわせた損失はその合計で式 25 のようになります。

$$P_{cond} = P_{cond_IGBT} + P_{cond_Diode} \quad (25)$$

これは IGBT,ダイオード一つの損失なので、3 相インバータの全損失はこの 6 倍になります。

4.2 スイッチング損失

スイッチング損失は、Figure 26 に示すようにスイッチングの遷移期間(t_{on} 及び t_{off})に発生するパルス状の電力消費です。スイッチング損失はスイッチング遷移中のコレクタ電流とコレクタ-エミッタ間電圧の電力積分として実験波形からも求められます。しかし、計算から損失を求める場合には、実動作中の損失が電圧・電流・温度などの多くのパラメータに依存して変化してしまうため、4.1 節 (4.1 定常損失)と同様の仮定をします。

この仮定の下での OFF から ON、ON から OFF へのそれぞれのスイッチング損失は式 26,27 のようになります。

$$E_{on}(\theta) = \hat{E}_{on} \cos(\theta - \phi) \quad (26)$$

$$E_{off}(\theta) = \hat{E}_{off} \cos(\theta - \phi) \quad (27)$$

$\hat{E}_{on}/\hat{E}_{off}$: T_{jmax} 、と最大 \hat{I}_c の時の最大値、 θ : ωt 、 ϕ : 電圧と電流間の位相。
 デバイスの損失はそのスイッチング周波数 f_{sw} を考慮して式 28 のようになります。

$$P_{sw} = \frac{1}{2\pi} \int_{\frac{\pi}{2}+\phi}^{\frac{\pi}{2}} (E_{IGBT} + E_{Diode}) \cdot f_{sw} d\theta = \frac{(E_{IGBT} + E_{Diode}) \cdot f_{sw}}{\pi} \quad (28)$$

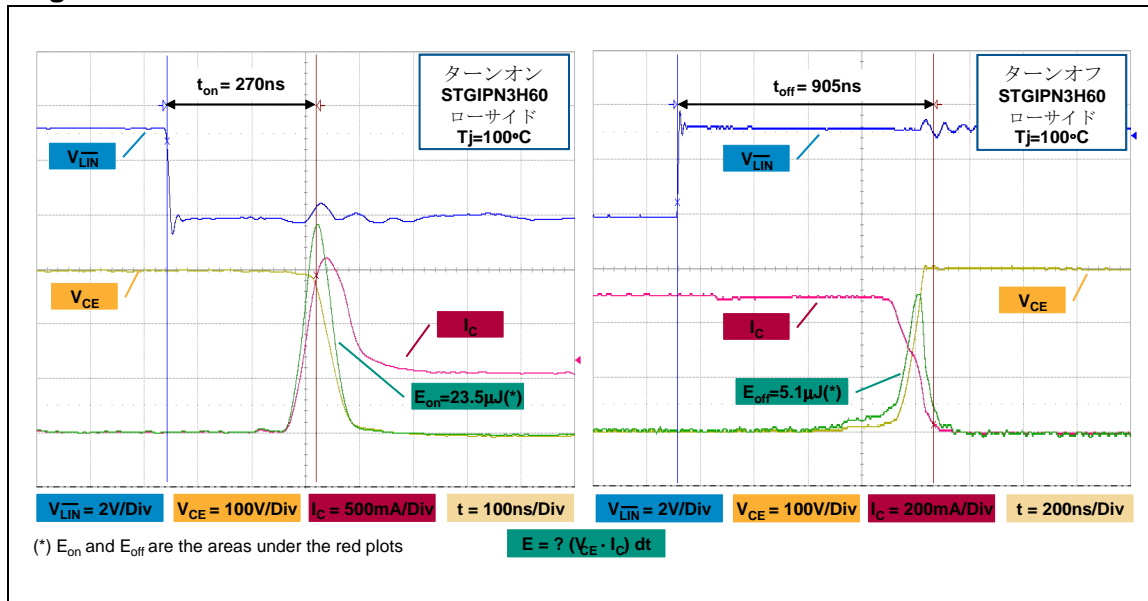
E_{IGBT} と E_{Diode} で IGBT とフリーホイーリングダイオードの全損失を表します。また 3 相インバータの全損失はこの 6 倍になります。

Figure 28 は STGIPN3H60 の実際のターンオンとターンオフの波形です。条件は以下の通りです。

- $V_{PN}=300V$ 、 $I_c=0.5A$ 、 $T_j=100^\circ C$ 、フルブリッジ、誘導性負荷、波形はローサイド IGBT

緑の波形が、スイッチング遷移期間に発生するパルス状の損失で、 I_c (赤)と V_{CE} (黄)の掛け算から求められたものです。それぞれの波形で μJ 表示されているエネルギーはデジタルオシロスコプの積分機能で求められたもので、スイッチング損失のエネルギー値です。

Figure 28: STGIPN3H60 通常のスイッチング波形



4.3 熱抵抗について

動作中に発生する損失によってSLLIMM-nano中の半導体のジャンクション温度が上がり、それは製品の性能と寿命に影響します。また、製品の信頼性と安全ため、ジャンクション温度はデータシートに記載された限界以下でなくてはならず、適切な冷却システムでパワーICから環境へ熱を逃がす必要があります。

SLLIMM-nanoはヒートシンクなしで100Wまでモータをドライブできます。そのため放熱設計は高効率と高信頼性のために非常に重要になってきます。そして、パッケージとその熱抵抗が放熱を考える際の基本的な要素になります。

熱抵抗は熱の伝導路の熱伝導能力を定量化したものであり、通常その伝導路の電力消費とそこでの温度上昇から式29のようにあらわされます。

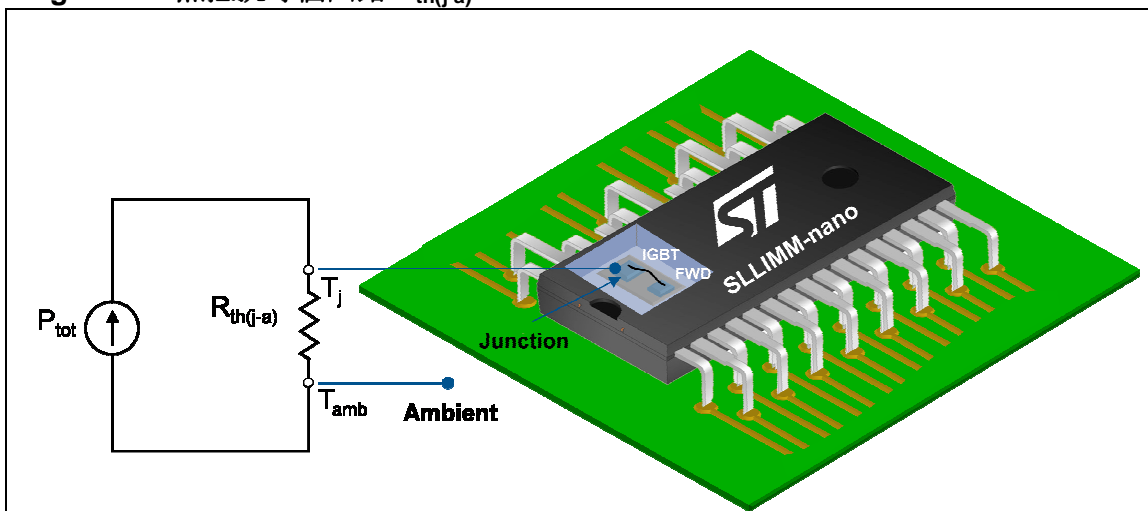
$$R_{th} = \frac{\Delta T}{\Delta P} \quad (29)$$

データシートに規定されている熱抵抗は $R_{th(j-a)}$ は自然空冷または強制空冷システムで一般的に使われます。これはジャンクション温度と周囲温度間の温度差を、電力消費で割ったもので、式 30 のようにあらわされます。

$$R_{th(j-a)} = \frac{T_j - T_{amb}}{P_D} \quad (30)$$

Figure 29にジャンクションと周囲までの熱抵抗を等価回路で示します。

Figure 29: 熱抵抗等価回路 $R_{th(j-a)}$

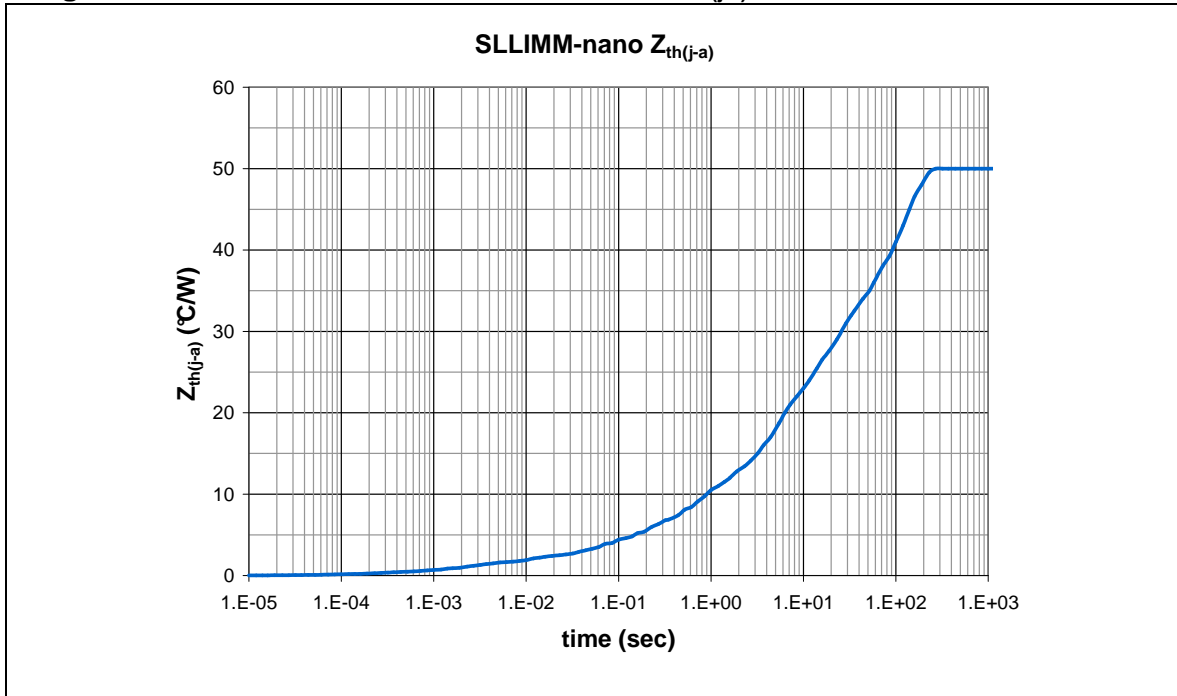


電力損失 P_{tot} は周期的に発生しますので、遷移期間の熱インピーダンスも考慮されなければなりません。これは同じ熱伝導路の温度差の時間変化を対応する電力で割って式 31 のようにあらわされます。

$$Z_{th}(t) = \frac{\Delta T(t)}{\Delta P} \quad (31)$$

先ほどの熱抵抗の抵抗だけのモデルとは異なりますが、熱インピーダンスは RC 回路で等価的にあらわすことができます。損失がパルス状に変化したときは、熱コンデンサの働きでジャンクション温度の上昇に遅れが発生します。この特徴を使うことで SLLIMM-nano の短い時間での過電流時の熱解析が可能です。Figure 30 にシングル IGBT の SLLIMM-nano 製品でのジャンクションから周囲までの熱インピーダンスの時間変化を示します。

Figure 30: シングル IGBT の熱インピーダンス $Z_{th(j-a)}$ 特性



一般的には消費電力も時間変化します。デバイス温度は式31の畳み込み積分をから式32のように計算されます。

$$\Delta T(t) = \int_0^t Z_{th}(t-\tau) \cdot P(\tau) d\tau \quad (32)$$

この計算を実施するにあたってはシミュレーションツールを使うのが非常に便利です。熱インピーダンスの遷移モデルにより時間的に変化するジャンクション温度上昇を簡単に見積もることが可能です。

熱の電氣的モデルを使うことで熱インピーダンス $Z_{th}(t)$ はRC回路であらわせます。RCの繰り返し回路の段数がモデルの精度に該当してきます。シミュレーションでの計算では12段のRCの合成によりそれぞれのモデルの精度を高めています。

Figure 31とFigure 32にカウエルの方法とフォスターの方法のそれぞれで、熱インピーダンスのRC等価回路を示します。

Figure 31: カウエル RC 等価回路

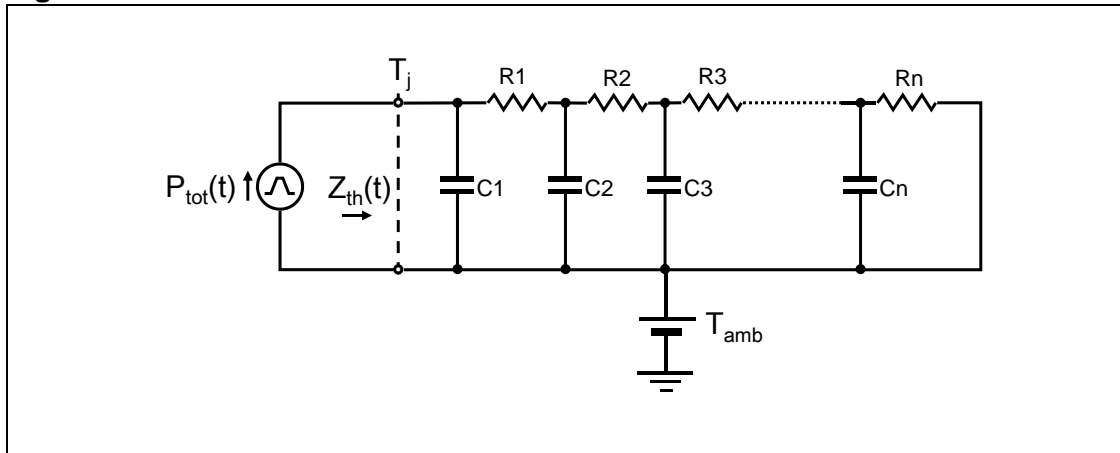
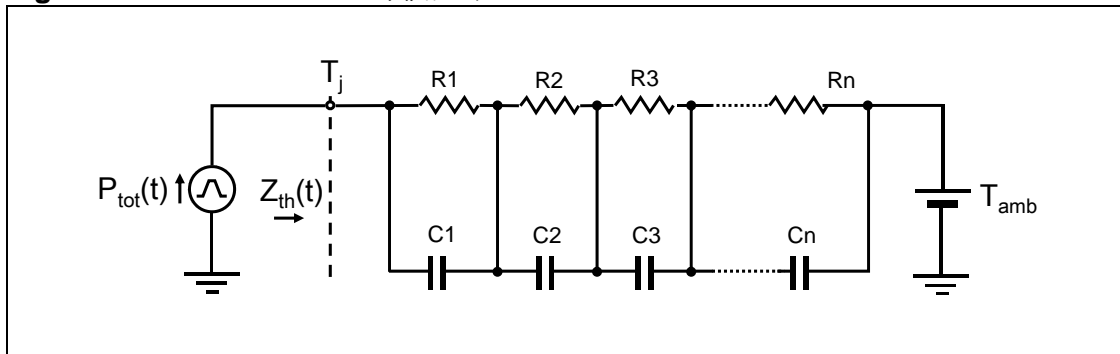


Figure 32: Foster RC 等価回路



熱伝導のRC回路モデルでは熱抵抗と熱容量を、抵抗とコンデンサで表します。温度差はRC回路モデル中の電圧、電力はRC回路モデル中の電流となります。ケース温度はDC電圧源とあらわされジャンクション温度の初期値となります。

熱インピーダンスモデルは測定データに合わせた方程式から生成しています。Table 11にその方程式の変数である抵抗、コンデンサの値をカウエル、フォスターそれぞれの方式毎に示します。

Table 11: カウエルとフォスターの RC 熱回路定数

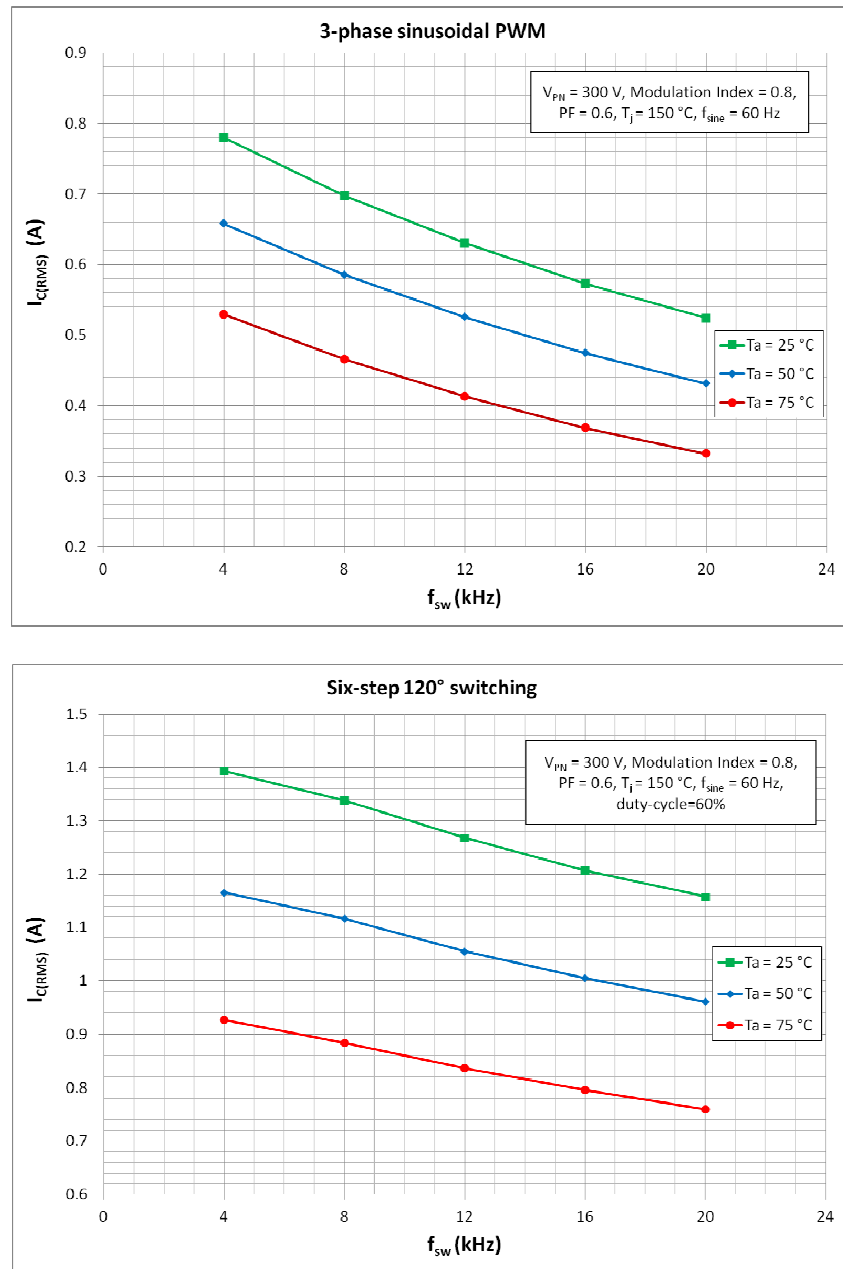
Element	$Z_{th(j-a)}$ カウエル等価回路	$Z_{th(j-a)}$ フォスター等価回路
R1 (°C/W)	8.96E-01	1.81E-01
R2 (°C/W)	9.37E-01	1.71E-01
R3 (°C/W)	5.92E-01	8.12E-02
R4 (°C/W)	1.37E-02	5.11E-02
R5 (°C/W)	2.11E-02	1.86E-01
R6 (°C/W)	2.84E+00	6.58E-01
R7 (°C/W)	1.26E-01	5.00E-04
R8 (°C/W)	4.48E-02	6.95E-02
R9 (°C/W)	4.06E-01	5.14E-01
R10 (°C/W)	4.93E+00	4.43E+00
R11 (°C/W)	9.38E+00	7.90E+00
R12 (°C/W)	2.99E+01	3.58E+01
C1 (W·sec/°C)	6.25E-04	1.55E-01
C2 (W·sec/°C)	3.81E-03	1.67E-01
C3 (W·sec/°C)	4.69E-03	1.19E+00
C4 (W·sec/°C)	2.41E-03	9.09E-01
C5 (W·sec/°C)	4.39E-03	1.84E-02
C6 (W·sec/°C)	3.27E-03	1.07E-03
C7 (W·sec/°C)	1.82E-02	1.77E-03
C8 (W·sec/°C)	1.32E-02	8.80E-02
C9 (W·sec/°C)	3.63E-03	1.19E-02
C10 (W·sec/°C)	6.72E-02	4.74E-02
C11 (W·sec/°C)	2.75E-02	2.35E-01
C12 (W·sec/°C)	2.22E+00	1.75E+00

4.4 電力損失計算例

前節まで電力損失の計算と熱の取り扱いについて見てきましたが、それらを利用して、3相 VVVF インバータの、最大コレクタ電流とスイッチング周波数特性がシミュレーションできます。ドライブ条件はサイン波変調PWM、6ステップ 120° 通電です。

Figure 33にSLLIMM-nanoの安定状態での最大電流を示します。周囲温度が25°C、50°C、75°Cのときのそれぞれでジャンクション温度が最大の150°Cまで上がった場合になっています。これはシステムの信頼性が保障される一般的な動作条件です。シミュレーションで考慮された条件は以下の通りです。

- $V_{PN} = 300 \text{ V}$, $m_a = 0.8$, $\cos\phi = 0.6$, $T_j = 150 \text{ °C}$, $f_{SINE} = 60 \text{ Hz}$, duty-cycle = 60% (6 ステップ 120° 通電時) 最大の $R_{th(j-c)}$ 、定常時の $V_{CE(sat)}$ と E_{tot}

Figure 33: 最大電流 $I_{C(RMS)}$ vs スイッチング周波数 f_{sw} シミュレーション結果

5 設計と実装のガイドライン

このセクションでは SLLIMM ファミリーを適切に製品に組み込むために、メインレイアウトの最適設計と実装、適切なハンドリングと組み立てについての主要な推奨について紹介します。

5.1 推奨レイアウト

高電圧、高周波スイッチングを使用した製品では、PCBレイアウトの最適化は非常に重要で場合によっては致命的な影響を引き起こします。PCBレイアウト設計は配線長・配線幅や部品・回路の配置場所、配線の適切な引き回しや、さまざまなシステムのトレードオフ関係を持つ要素の調整等、多方面からの検討が必要であり非常に複雑です。

よいレイアウトは、適切な機能と期待された性能を発揮する助けになります。逆に、レイアウト設計がよくなければ、EMIノイズの増加や回路寄生成分によるスパイク電圧の上昇が発生し、損失が増加し、さらに制御やセンシングの誤動作を引き起こす要因にもなります。

SLLIMM-nanoを使ったコンパクトソリューションは最適化されたゲートドライバ回路を搭載しています。内部は寄生成分を減らすように最適に設計されており、ユーザはグランド回りとノイズフィルタ等の検討に注力することができます。

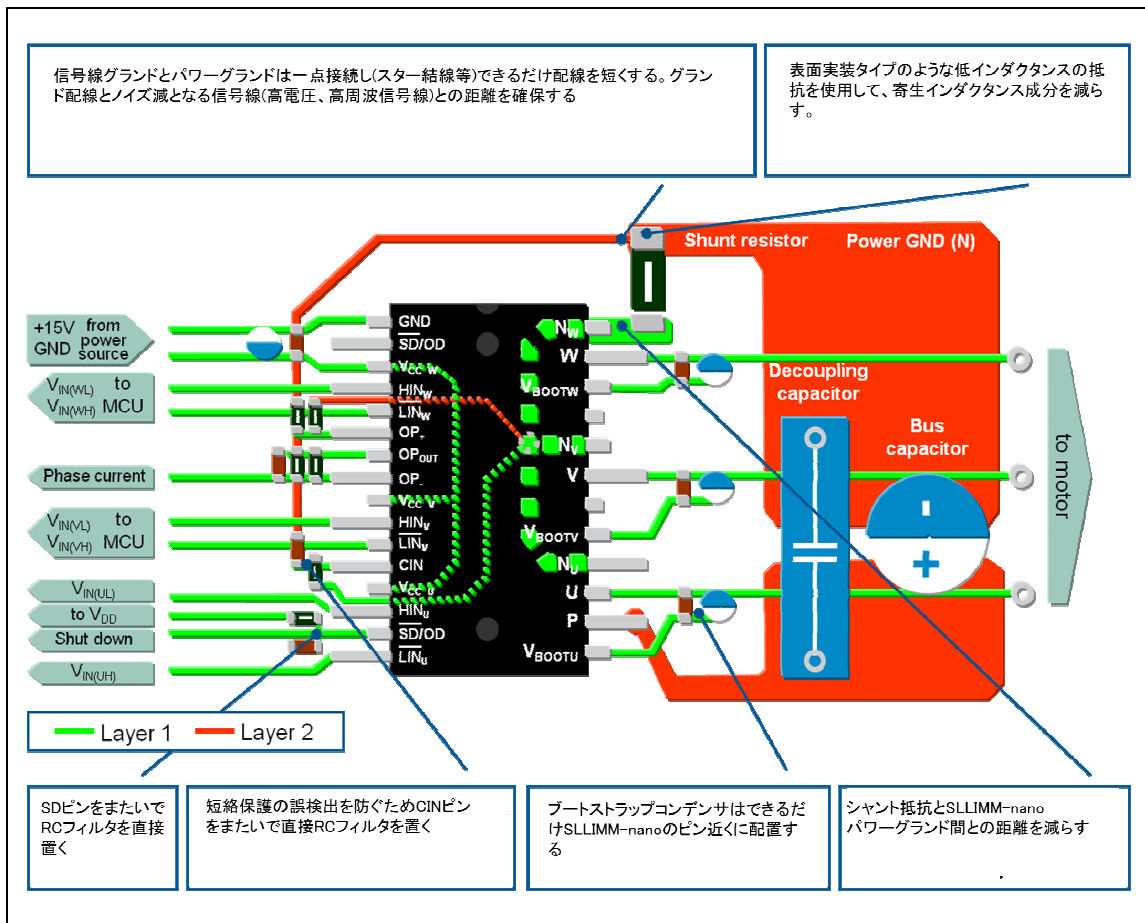
ここでは3相のアプリケーションを念頭において、レイアウト設計のガイドラインを紹介します。

5.1.1 一般的なガイドライン

- PCB 配線はできるだけ短く、回路はできるだけ小さくしノイズの発生を抑える
- 高電圧スイッチング信号と信号線の距離を保つ。特に各相出力線は大電流、大電圧の変動があるので、信号線はオペアンプ、コンパレータを使うアナログ回路から隔離する。
- センス抵抗 R_{SENSE} はローサイドのピン SLLIMM-nano (N_U , N_V , N_W) のできる限り近くに配置する。また、センス抵抗を SLLIMM-nano のグランドラインに直接つなげることで寄生インダクタンスを減らす。寄生インダクタンスを更に減らすために、低インダクタンスタイプの表面実装抵抗を使用する。
- グランドループを作らないため、シングル配線は 2 箇所の異なった場所でグランド接続する。
- RC フィルタは効果を高めるため、SLLIMM-nano のできるだけピンそば近くに置く。
- サージ破壊を防ぐため、整流コンデンサと P, N ピンの間はできるだけ短く配線する。高周波、高耐圧のノンインダクティブタイプ 0.1 から 0.22 μ F のコンデンサを P と N ピンの間に置くことが推奨される。
- GND や HV のような固定電圧線はデジタル・アナログの信号線をスイッチング(OUT_U , OUT_V , OUT_W 等)から発生するノイズのシールドとして使用可能。
- 一般的にそれぞれのハーフブリッジはスター結線にして、 R_{SENSE} はそれぞれ近くに配置するとともに、パワーグラウンドの近くに置く。

Figure 34 に全ての SLLIMM-nano 製品の標準的な推奨項目をまとめます。

Figure 34: 標準的な推奨項目



特にいくつかのレイアウト間違いには注意が必要です。Figure 35, 36 に間違った PCB 設計例を示します。

Figure 35:悪いレイアウト例 1

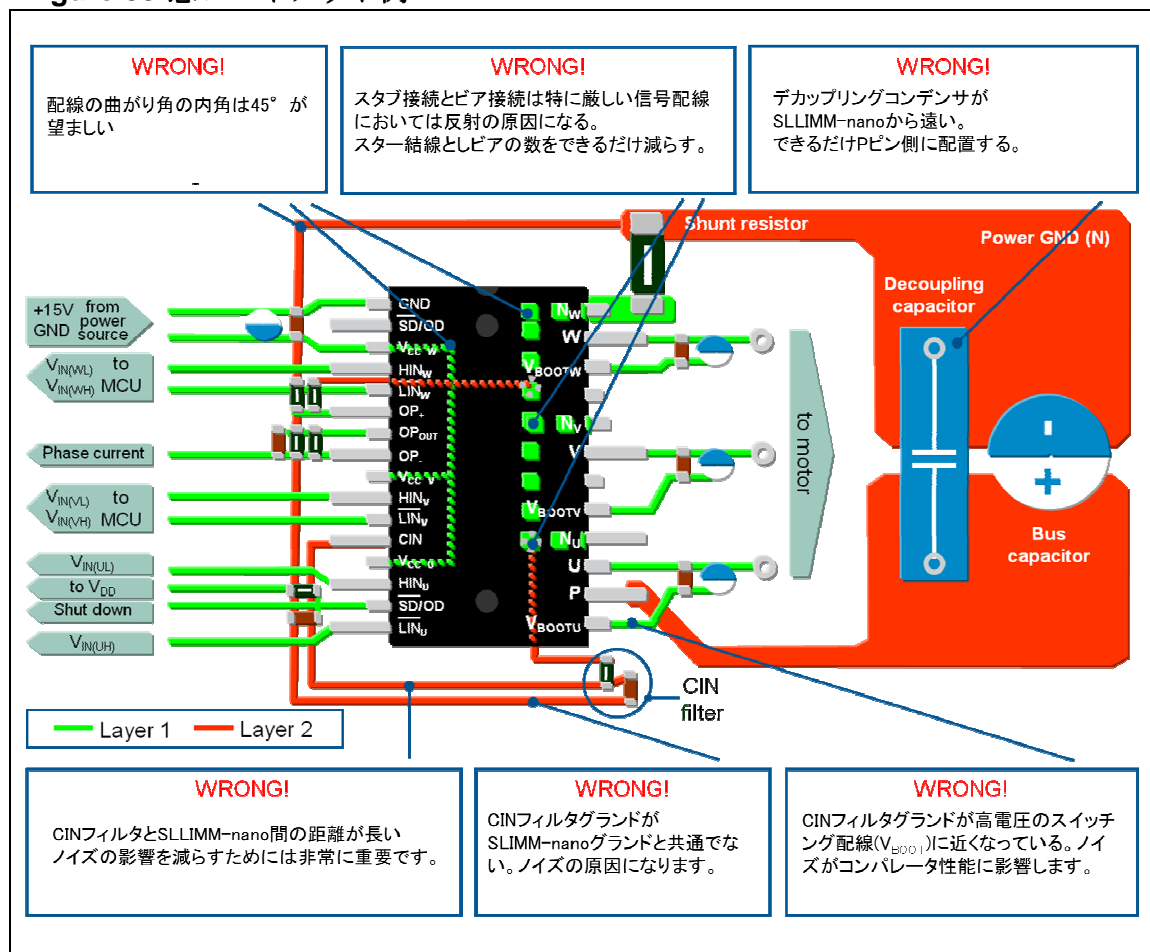
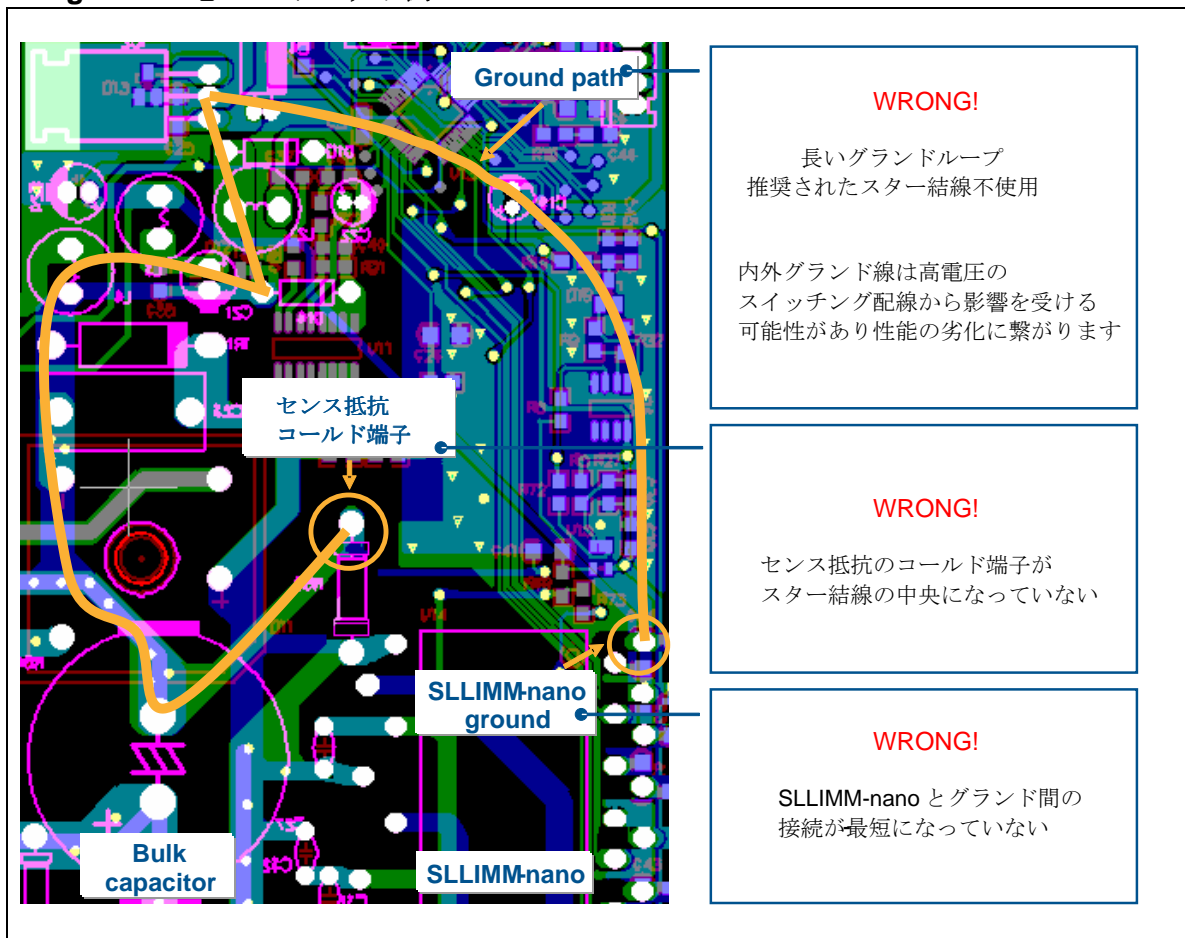


Figure 36: 悪いレイアウト例 2



5.2 実装と放熱

SLLIMM-nano はとてもコンパクトな IPM 製品で基板上にヒートシンクや冷却システムを使用することなく 100W までのモータ駆動が可能です。ねじ穴無しの NDIP トランスファモールド構造パッケージなので、もしより高い電力で使用する際は専用の冷却技術を使う必要があります。

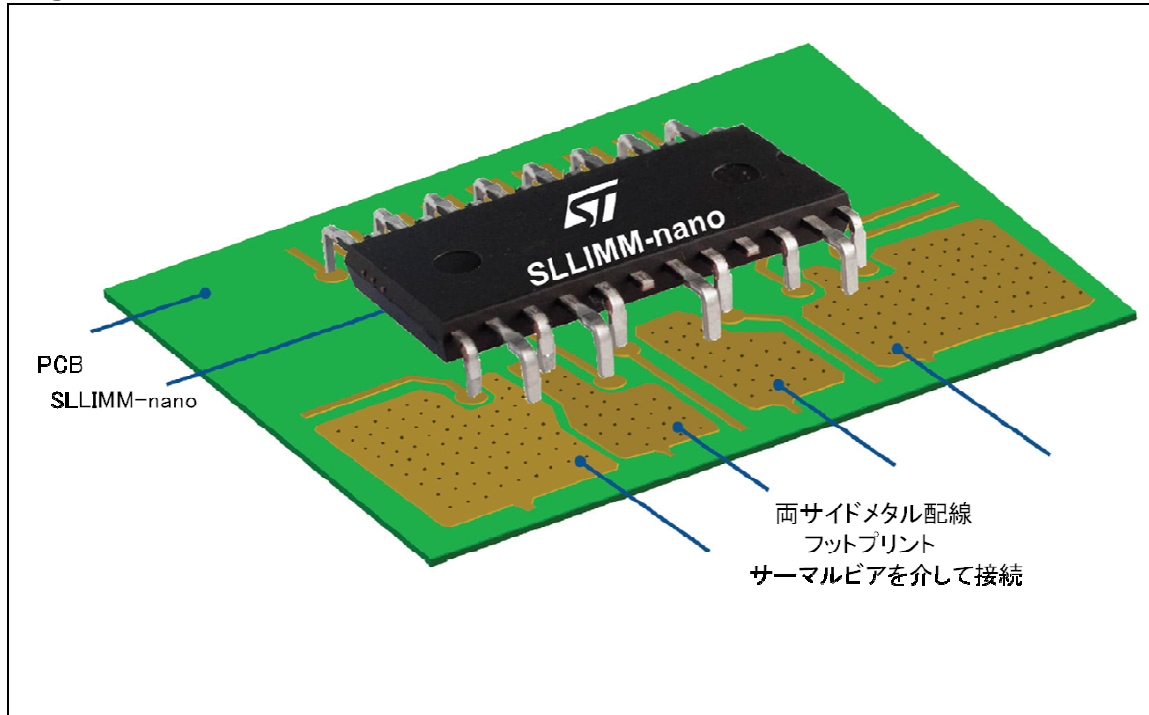
もっとも簡単なものは自然冷却と適切な PCB 設計によって実現するものです。このとき PCB とパッドは、ここのパッケージに対し効率的にボードと周囲に放熱するヒートシンクとして機能します。そのため、電源とパッケージのグランドピンの置かれるメタル配線を最大化するのが熱抵抗を下げ電力効率をあげるのに重要です。

熱の観点から重要なピンは+DC ピン(P)と各相の出力ピン(U, V, W)です。それぞれ銅のリードフレームに直結されていますが、そこに主な熱源である IGBT ダイオードも実装されます。

メタル配線の広さ・銅プレートの厚み、それらの置き場所や PCB 上の SLIMM-nano と他の熱源からの距離等もトータルの熱性能に影響します。PCB の両面から直接銅を介して、またサーマルビアを介して接続し PCB の両面を使うことで放熱特性を向上させレイアウトの複雑性を減らせます。

Figure 37はPCBでの放熱に使用されるメタル配線例です。

Figure 37: 放熱手法: PCB 上の銅プレート



より高い放熱性能には、小型で十分大きな外部のヒートシンクをSLIMM-nanoに密着させて使用します。ヒートシンクはパッケージ上面にFigure 38の用に粘着性の放熱シート、接着剤などで固定できます。

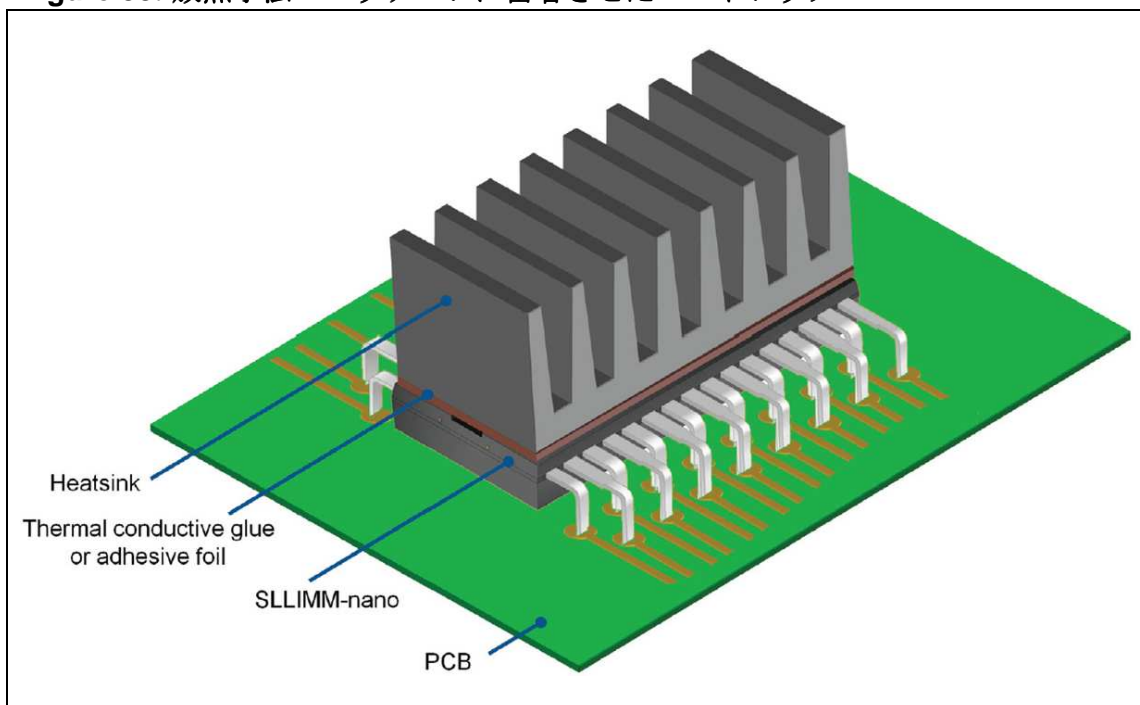
Figure 38: 放熱手法 パッケージに密着させたヒートシック

Figure 38の例とは別に、Figure 39 にねじ止めを利用したヒートシンク固定例を示します。PCBを通してねじ止めするので固定方法としてはより強固なものです。この方法でヒートシンクを使用するには、SLLIMM-nanoの側面からの安全な距離を確保するのに熱伝導グリース層や熱伝導ゴムが必要です。

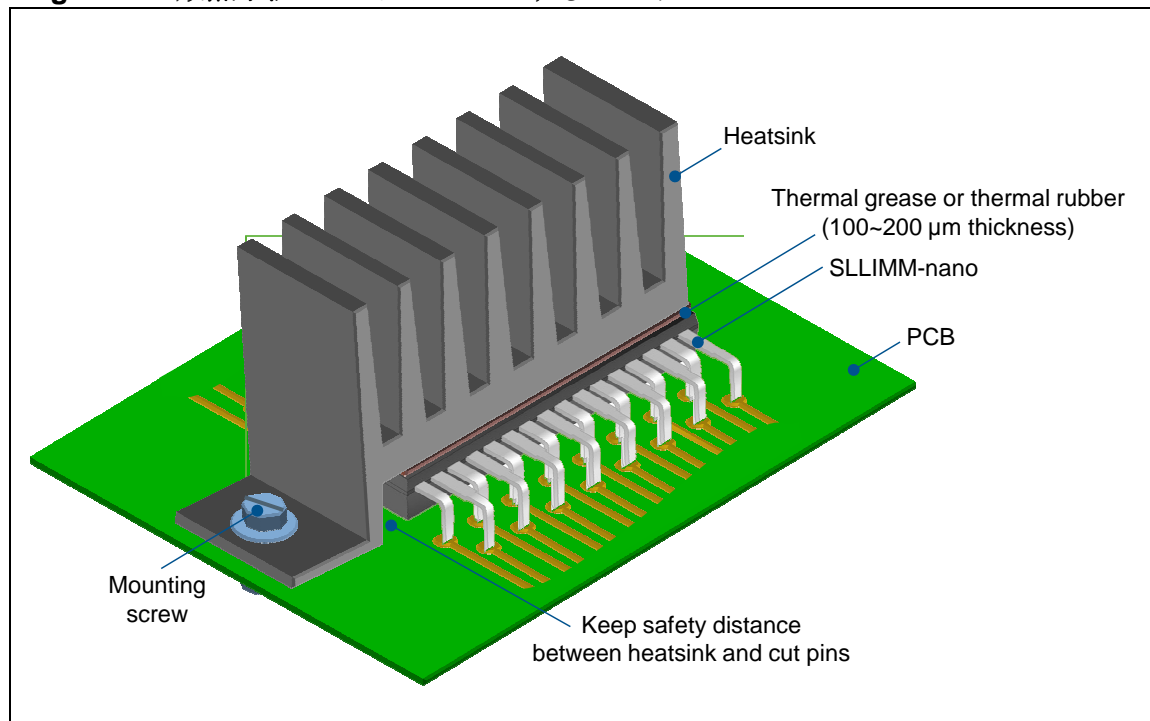
Figure 38: 放熱手法 PCB にねじ止めするヒートシンク

Figure 38, 39の例以外にもさまざまなヒートシンクがあり、ボードを完全に金属ケースに入れてしまうという方法もあります。どんなヒートシンクを使うにしても効果を最大に発揮させるために何らかの使用上の注意があります。表面の凹凸をなくすことはSLLIMM-nanoとヒートシンクの密着度を高めるために基本的な要素です。シリコングリース層や放熱接着剤を使用する際もパッケージとヒートシンクの間隔は100μmから200μmにして接着部の熱抵抗を低くします。接着面は均一に薄くコーティングし、空隙のできないように注意します。SLLIMM-nanoの動作温度範囲で性質の安定した高品質グリースを使用してください。

6 ハンドリングと保存について

半導体デバイスへの不適切な取り扱いによる温度や物理的ストレスは電気的特性や信頼性に重大な影響を及ぼします。SLLIMM-nano は ESD に敏感なデバイスであり ESD ショックにより破壊されてしまう可能性があります。パワーデバイスを取り扱う全ての装置は、標準の ESD 対策(運搬、保管、組み立てを含む)に沿っている必要があります。

運搬

SLLIMM-nano を運搬する際には注意が必要です。運搬中に物理的な変動やショックにさらされてはいけません。

- SLLIMM-nano の動作の信頼性を組み込み前に損なわないため、投げたり、落としたりすることは厳禁です。
- 濡れた状態は危険で、湿度もパッケージに悪影響を及ぼす可能性があります。
- 実装中にはパッケージのみをつかむようにして、リードを触らないようにします。
- パッケージを、曲げたり、上下さかさまにして押したり、均一でない力を与えたりすると端子や樹脂が破壊される可能性があります。

保管

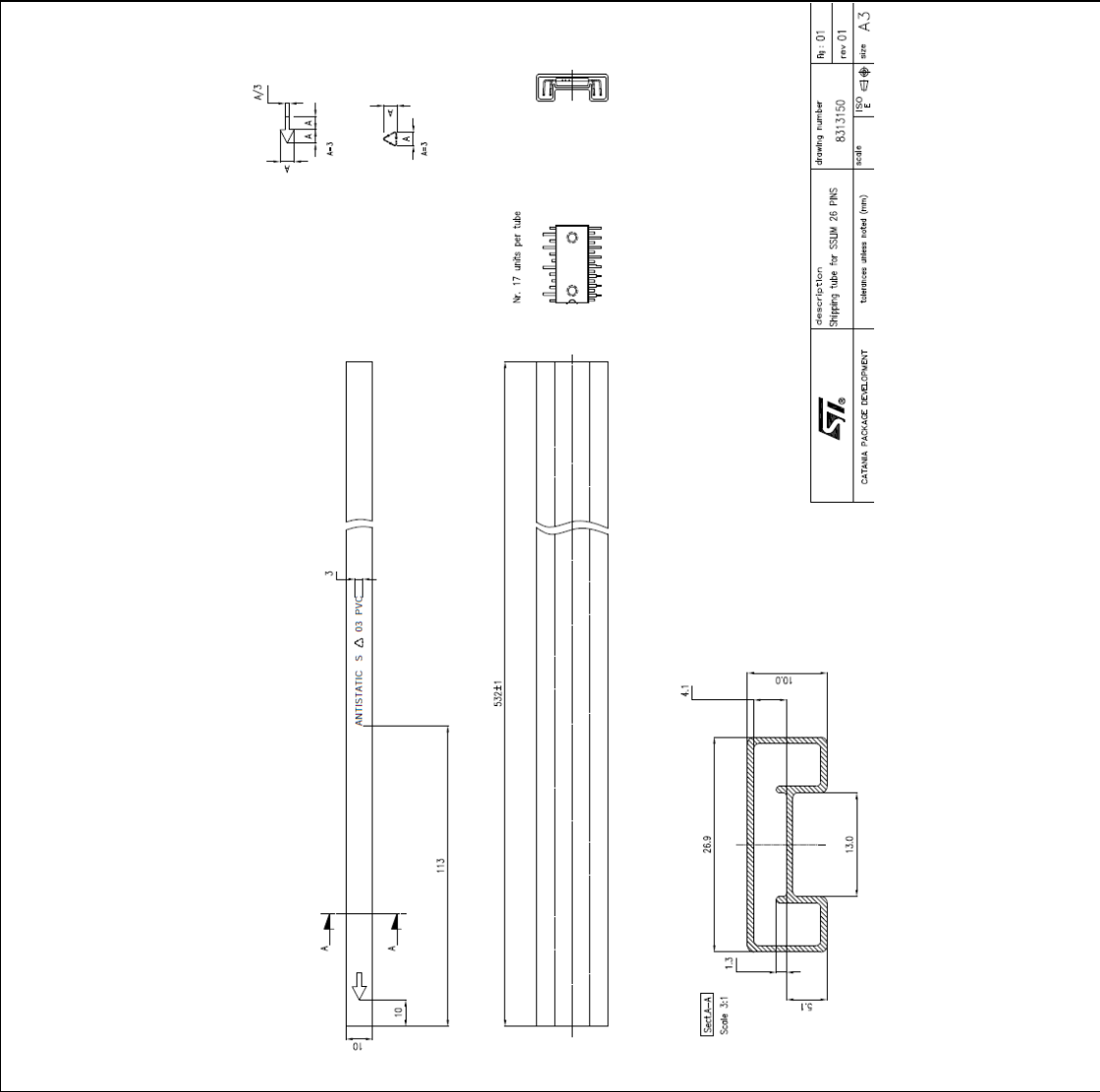
- 保管中に外部から圧力、負荷を加えない
- 湿度は 40% から 75% の範囲に保ち、温度は 5℃ から 35℃ の間に保つ。
- リードの半田付け性能は参加や腐食で劣化します。保管場所の温度変化は最小にすることが求められます。
- ほこりの多いような汚い環境や、有害なガスがあるところでは保管できません。
- 帯電防止の容器を使用します。

電氣的ショックと温度による損傷

- 怪我や損傷をさけるため動作中の SLLIMM-nano 製品やヒートシンクにはさわってはいけません。

6.1.1 パッケージ仕様

Figure 39: NDIP-26L のパッケージ仕様



7 References

- [1] AN3338 application note
- [2] STGIPN3H60A datasheet
- [3] STGIPN3H60 datasheet
- [4] AN2738 application note
- [5] UM1483 user manual
- [6] UM1517 user manual
- [7] Minimum-Loss Strategy for Three-Phase PWM Rectifier, IEEE, JUNE 1999

8 Revision history

Date	Version	Changes
xx-Jul-2012	1	Initial release, corresponds to version xx of English document.

INDICE

アプリケーションノート.....	Error! Bookmark not defined.
SLLIMM™-nano.....	Error! Bookmark not defined.
small low-loss intelligent molded module nano	Error! Bookmark not defined.
イントロダクション.....	1
1 インバータ設計の基本と SLLIMM-nano ソリューション.....	2
1.1 製品概要.....	3
1.2 製品ラインアップとネーミング.....	6
1.3 内部回路.....	7
1.4 絶対最大定格.....	9
2 電気的特性と機能.....	11
2.1 IGBT.....	11
2.2 フリーホイリングダイオード.....	11
2.3 高耐圧ゲートドライバ.....	12
2.3.1 駆動信号入力.....	14
2.3.2 高電圧レベルシフト.....	16
2.3.3 電源電圧低下保護.....	16
2.3.4 デッドタイムとインターロック機能.....	17
2.3.5 異常検出コンパレータ.....	19
2.3.6 短絡検出とスマートシャットダウン.....	20
2.3.7 短絡保護タイミングチャートとスマートシャットダウン機能.....	21
2.3.8 電流検出シャント抵抗の選択.....	23
2.3.9 RC フィルタ回路の選択.....	24
2.3.10 電流センスオペアンプ.....	25
2.3.11 ブートストラップ回路.....	27
2.3.12 ブートストラップコンデンサの選択.....	29
2.3.13 ブートストラップコンデンサの初期充電.....	31
3 パッケージ.....	32
3.1 パッケージ構造.....	32
3.2 パッケージ外形と寸法.....	34
3.3 入出力ピン.....	35
4 電力消費と損失.....	39
4.1 定常損失.....	40
4.2 スイッチング損失.....	42
4.3 熱抵抗について.....	44
4.4 電力損失計算例.....	47
5 設計と実装のガイドライン.....	49
5.1 推奨レイアウト.....	49
5.1.1 一般的なガイドライン.....	49

5.2	実装と放熱	52
6	ハンドリングと保存について	55
6.1.1	パッケージ仕様	57
7	References	58

Disclaimer for Japanese translation

この資料は、STMicroelectronics NV 並びにその子会社(以下 ST)が英文で記述した資料(以下、「正規英語版資料」)を、皆様のご理解の一助として頂くために ST マイクロエレクトロニクス(株)が英文から和文へ翻訳して作成したものです。この資料は現行の正規英語版資料の近時の更新に対応していない場合があります。この資料は、あくまでも正規英語版資料をご理解頂くための補助的参考資料のみにご利用下さい。この資料で説明される製品のご検討及びご採用にあたりましては、必ず最新の正規英語版資料を事前にご確認下さい。ST 及び ST マイクロエレクトロニクス(株)は、現行の正規英語版資料の更新により製品に関する最新の情報を提供しているにもかかわらず、当該英語版資料に対応した更新がなされていないこの資料の情報に基づいて発生した問題や障害などにつきましては如何なる責任も負いません。

English translation for above Japanese

This translation has been translated into Japanese made by STMicroelectronics K.K. from a material prepared in English by STMicroelectronics NV and its subsidiaries (hereinafter collectively called “ST”)(such material being hereinafter called “Regular English Document”) in order to help customers understand the content thereof. This translation may not be corresponding to the latest renewal of current Regular English Document. Please use this translation for the reference only, as supplemental material to better understand the content of Regular English Document. In examining and adopting the products described herein, please make sure to read the latest Regular English Document prior to such examination and adoption. STMicroelectronics and STMicroelectronics K.K. shall not be responsible for any problems, faults or whatsoever which may result from any information in this translation not updated corresponding to the renewal of the current Regular English Document, despite the fact that such Renewal provides the latest information as to the products.

Disclaimer

よくお読み下さい：

本書記載の内容は ST 製品に関してのみ適用されるものです。STMicroelectronics NV およびその子会社（以下、ST）は、本書、本製品ならびに本書に記載されたサービスの内容を予告なく変更、修正、改定もしくは改良する権利を留保します。

すべての ST 製品は ST の販売条件に従って販売されます。

本書記載の ST 製品およびサービスの選択並びに使用については購入者が全ての責任を負うものとし、本書記載の ST 製品およびサービスの選択並びに使用に関して ST は一切の責任を負いません。

本書は、明示されているか否かに関わらず、また禁反言によるとよらずに関わらず、いかなる知的財産権の実施権を許諾するためのものではありません。本書で第三者の製品もしくはサービスに言及する場合、そのような言及は、ST が当該第三者の製品、サービスまたはそれらに含まれる知的財産権を利用する実施権を許諾したとみなすものではなく、またいかなる用法であれ当該第三者の製品、サービスまたはそれらに含まれる知的財産権の使用を保証するものではありません。

ST の販売条件に規定される場合を除き、ST は、商品性、特定目的への適合性(その他管轄の如何を問わず法律で認められる同等のもの)、若しくは特許権、著作権その他の知的財産権の侵害に関する黙示の保証を含め、ST 製品の使用または販売に関する明示または黙示の保証をすべて放棄します。

権限のある ST の代表者二人による書面での明示の許可がある場合を除き、ST 製品を軍事用、航空技術、宇宙用、救命用、若しくは生命維持用に用いること、または不具合若しくは誤動作により負傷または死亡事故、深刻な財産上または環境上の損害を招くおそれのある製品またはシステムへ使用することは、推奨、認可、保証されておりません。「自動車向け」として指定されていない ST 製品を自動車用に用いることは、使用者自身の責任においてなされるものとします。

本書に説明されている記述または技術的特徴とは異なる条件で ST 製品が再販された場合、本書に記載される ST 製品またはサービスについての ST による保証は直ちに失われるものとし、いかなる形であれ、ST の責任を生ぜしめること、若しくはその責任が延長されることはないものとします。

ST および ST ロゴは各国における STMicroelectronics の商標または登録商標です。

本書の情報はそれ以前に提供された全ての情報に優先します。

ST ロゴは STMicroelectronics の登録商標です。その他の名称は、それぞれの所有者に帰属します。

© 2012 STMicroelectronics - All rights reserved

STMicroelectronics企業グループ

オーストラリア-ベルギー-カナダ-チェコ共和国-フィンランド-フランス-ドイツ-香港-インド-イスラエル-イタリア-日本-マレーシア-マルタ-モロッコ-フィリピン-シンガポール-スペイン-スウェーデン-スイス-イギリス-アメリカ合衆国

www.st.com