

はじめに

NFC技術の課題として、特定の13.56 MHzアプリケーション向けに近接アンテナを設計し、そのインピーダンスの整合を図ることがあります。NFCの磁気ループ・アンテナは、システム性能の劣化原因となるような環境条件に曝されることが少なくありません。

このアプリケーション・ノートは、表1に挙げたデバイスに直接接続される磁気ループ・アンテナの設計ガイドです。アンテナの設計のほか、アンテナ・パラメータの測定、インピーダンスの整合、設計検証の方法についても記載します。

本稿ではST25R3911Bデバイスを例に説明していますが、その手法やツールは同一ファミリルの他製品にも適用できます。

ST25R3911Bは、アナログ・フロント・エンドとデータ・フレーミング・システムを搭載した高性能HF/NFCリーダライタICで、ISO 14443 AリーダおよびBリーダ（106 Kb/s、212 Kb/s、424 Kb/s、848 Kb/s）、ISO 15693リーダ、Felica™リーダ（212 Kb/s、424 Kb/s）、ISO 18092（NFCIP-1）のイニシエータおよびアクティブ・ターゲット・モードに対応しています。ST25R3911Bの自動アンテナチューニング機能と高出力電力は、長時間の再調整作業を不要とし、NFCの設計を効率化します。

本稿は、ST25R Antenna Matching Toolソフトウェア（STSW-ST25R004）の使用を前提としています。このソフトウェアは、整合用部品の計算に対応し、再調整作業の繰り返しを最小限にします。このツールとともに、オープン・ソースのシミュレータも用意されており、シミュレーションによる基本的なシステム検証が可能です。

参考文献として、次の資料があります。

- ST25R3911Bのデータシート（www.st.comより入手可能）
- アプリケーション・ノート（AN4914）（www.st.comより入手可能）
- データブリーフ（DB3191）『高性能HF/NFCリーダライタST25R3911B用ディスクバリ・キット』（www.st.comより入手可能）
- ISO/IEC 14443およびISO/IEC 10373-6:2011（www.iso.orgより入手可能）
- EMVCo（www.emvco.comより入手可能）

表 1. 適合デバイス

種類	部品番号
ST25 NFC/RFIDタグ&リーダ	ST25R3911B
	ST25R3910
	ST25R3911
	ST25R3912
	ST25R3913
	ST25R3914
	ST25R3915
ソフトウェア	STSW-ST25R004

目次

1	略号と表記法一覧	6
1.1	略号	6
1.2	数値の表記	6
2	ハードウェアおよびソフトウェアの要件	7
3	アンテナ・インタフェース段	8
3.1	リーダの出力電力	10
3.2	EMC フィルタ	12
3.3	整合回路	12
3.4	コンデンサ分圧回路	12
3.5	トリミング・コンデンサ	13
3.6	アンテナ	13
4	アンテナ・パラメータ	15
4.1	ネットワーク・アナライザの準備	15
4.2	パラメータ測定	15
4.3	アンテナの等価回路	16
5	アンテナ設計	21
5.1	境界条件とシミュレーション・モデル	21
5.2	シミュレーション結果	22
6	アンテナの整合	27
6.1	整合ツール	27
6.2	シミュレーション	29
6.2.1	モデル	30
6.2.2	結果	33
6.3	整合回路の挙動	35
7	設計検証	37
7.1	PCD の RF アナログ・パラメータの測定	37
7.2	時間ドメインでの Q 値の検証	39

AN4974	目次
7.3	周波数ドメインでの Q 値の検証 39
7.4	目標整合インピーダンスの測定 40
8	結論 42
9	改版履歴 43

表の一覧

表 1.	適合デバイス.....	1
表 2.	106 Kb/s の Type-A 信号のタイミング・パラメータ.....	19
表 3.	形状パラメータの変化に対するアンテナ・パラメータの挙動.....	26
表 4.	文書改版履歴.....	43
表 5.	日本語版文書改版履歴.....	43



図の一覧

図 1.	アンテナ・インタフェース段	8
図 2.	アンテナ・インタフェース段（差動整合回路網）	8
図 3.	アンテナ・インタフェース段（代替トポロジ）	9
図 4.	整合インピーダンス（ Ω ）に対する出力電力と電力効率	11
図 5.	整合インピーダンス（ Ω ）に対する消費電流	11
図 6.	高電圧コンデンサの回路図	14
図 7.	1 MHzにおけるアンテナ・パラメータの測定	16
図 8.	アンテナの等価回路	17
図 9.	アンテナの等価回路（最終的な回路）	17
図 10.	106 Kb/sのType-A信号におけるタイミング・パラメータの定義	18
図 11.	Q値によるタイミング・パラメータの変化	19
図 12.	データ・レート106 Kb/sのType-A信号におけるt1の定義	20
図 13.	コイル・アンテナのシミュレーション・モデル	22
図 14.	アンテナ寸法、パターン幅、パターン間隔に対するアンテナのQ値の変化	23
図 15.	アンテナ寸法、パターン幅、パターン間隔に対するアンテナのインダクタンスの変化	23
図 16.	アンテナ寸法、パターン幅、パターン間隔に対するアンテナの直列DC抵抗の変化	24
図 17.	アンテナ寸法、パターン幅、パターン間隔に対するアンテナの並列抵抗の変化	24
図 18.	アンテナ寸法、パターン幅、パターン間隔に対するアンテナの共振周波数の変化	25
図 19.	差動型整合トポロジ	27
図 20.	ST25R Antenna Matching Tool - メイン・ウィンドウ	28
図 21.	ST25R Antenna Matching Tool - 整合回路定数値の計算結果	29
図 22.	シミュレーション・パラメータ	30
図 23.	S-パラメータ・モデル	31
図 24.	過渡シミュレーション	31
図 25.	ACシミュレーション	32
図 26.	シミュレーションと式の定義	33
図 27.	S-パラメータ・モデルおよびACモデルのシミュレーション結果	34
図 28.	過渡モデルおよびACモデルのシミュレーション結果	35
図 29.	整合回路の微調整	36
図 30.	ISO 14443 Type Aの波形測定	37
図 31.	ISO 14443 Type Bの波形測定	38
図 32.	Felica™の波形測定	38
図 33.	ネットワーク・アナライザによるQ値の測定	40
図 34.	ネットワーク・アナライザの接続図	41
図 35.	ネットワーク・アナライザによって測定した目標整合インピーダンス	41

1 略号と表記法一覧

1.1 略号

RFO1、RFO2: ST25R3911Bのアンテナ・ドライバ出力ピン

RFI1、RFI2: ST25R3911Bのレシーバ入力ピン

Tx: 送信信号（RFOからアンテナへの信号）

Rx: 受信信号（アンテナからRFIへの信号）

L_{EMC1} 、 L_{EMC2} : EMCフィルタのインダクタ

C_{EMC1} 、 C_{EMC2} : EMCフィルタのコンデンサ

C_{S1} 、 C_{S2} : 整合回路の直列コンデンサ

C_p : 整合回路の並列コンデンサ

R_Q : Q値の調整に使用する並列抵抗（計算値）

L_{ANT} : アンテナのインダクタンス（測定値）

C_{ANT} : アンテナの寄生並列容量（計算値）

R_{PANT} : アンテナの全並列抵抗（計算値）

f_{work} : NFC動作周波数（13.56 MHz）

f_{res} : アンテナの自己共振周波数（測定値）

R_{SDC} : アンテナの直列抵抗（測定値）

$R_{P@fres}$: 自己共振状態におけるアンテナの並列抵抗（測定値）

K: 表皮効果の補正係数（計算値）

$R_{P@work}$: 動作周波数におけるアンテナの並列抵抗（計算値）

R_{PDC} : アンテナの直列抵抗測定値から換算した並列抵抗（計算値）

R_T : 目標Q値を実現するための並列抵抗（計算値）

Q: アンテナのQ値（計算値）

1.2 数値の表記

本書では、特に指定のない限り、以下の表記法に従います。

- **2進数**は、最上位ビットMSBを左端、最下位ビットLSBを右端に記述して、0と1の文字列で表し、先頭に"0b"を付加します。例: 0b11110101
- **16進数**は、0～9の数字とA～Fの文字で表し、先頭に"0x"を付加します。最上位バイトMSBを左端、最下位バイトLSBを右端に記述します。例: 0xF5
- **10進数**は、先頭に文字を付加せずに記述します。例: 245

2 ハードウェアおよびソフトウェアの要件

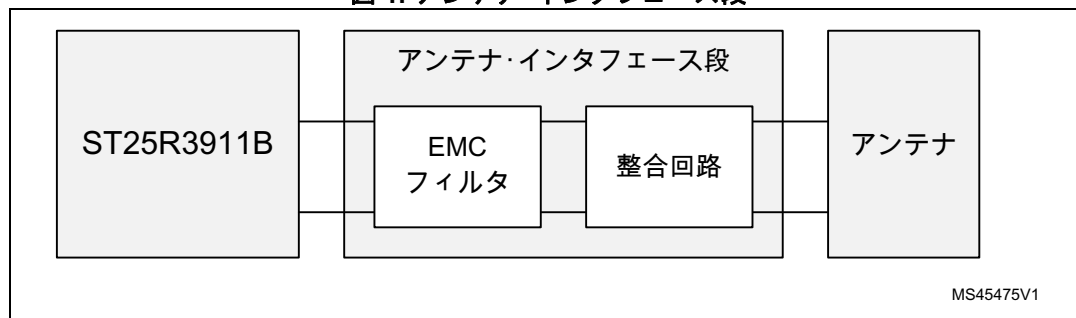
ST25R Antenna Matching Toolを使用してアンテナの測定や設計の検証を実施するには、以下のハードウェアおよびソフトウェア・リソースが必要です。

- ネットワーク・アナライザ
- オシロスコープ（パルス・トリガ機能搭載）
- SMAケーブル
- ISO10373-6規定の較正用コイル1
- ST25R3911B-DISCOデモ・ボード
- Windows® OS
- ST25R Antenna Matching Tool

3 アンテナ・インタフェース段

図 1 に示すように、ST25R3911B は、アンテナ・インタフェース段（EMC フィルタと整合回路網で構成）および磁気ループ・アンテナと組み合わせることで、13.56 MHz で動作する、NFC 規格準拠の無線システムを構成します。

図 1. アンテナ・インタフェース段



TX 信号は、ST25R3911B のアンテナ・ドライバ出力ピン RFO1 と RFO2 から、EMC フィルタと整合回路を経由してアンテナへ出力されます。RX 信号は、アンテナからコンデンサ分圧回路を経て、ST25R3911B のレシーバ入力ピン RF11 と RF12 に入力されます。アンテナ・インタフェース段はシングル・エンド・トポロジまたは差動トポロジで構成できますが、本稿では差動構成を中心に取り上げます。

代表的な差動整合回路網を図 2 に示します。

図 2. アンテナ・インタフェース段（差動整合回路網）

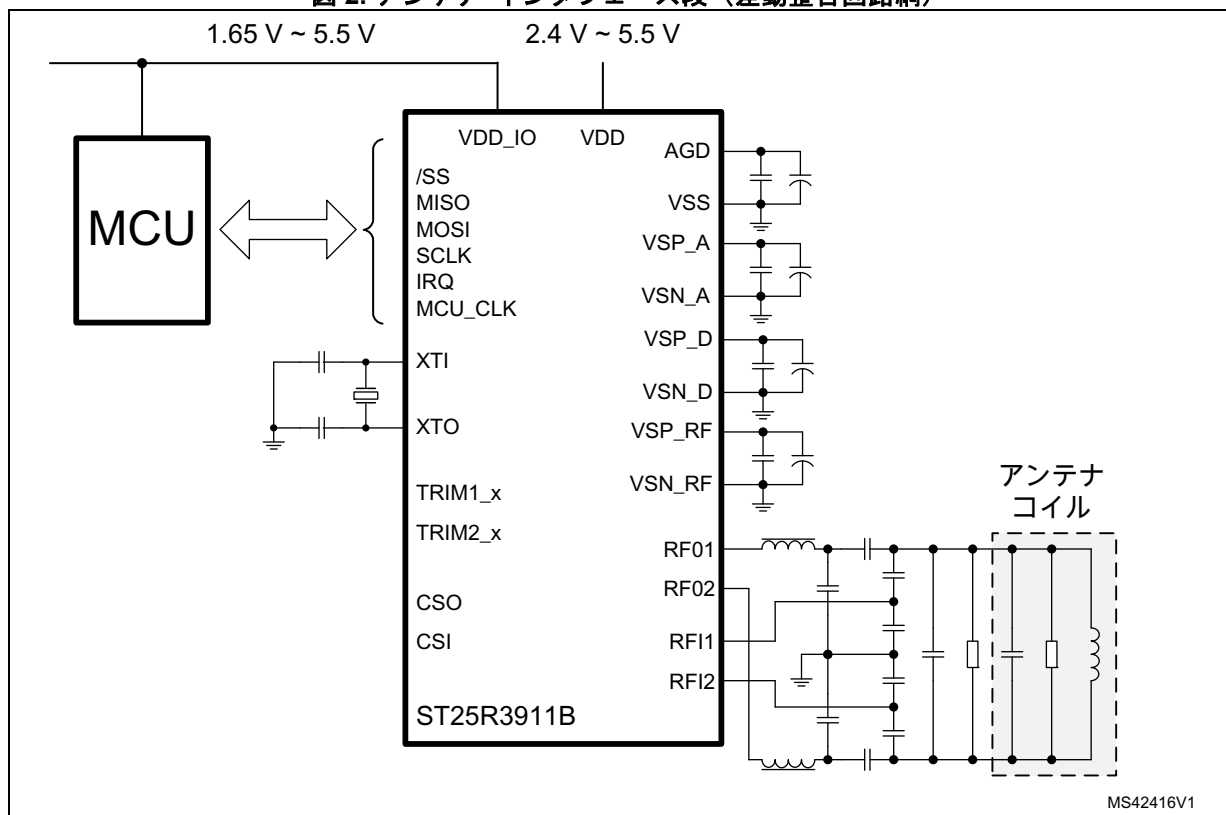
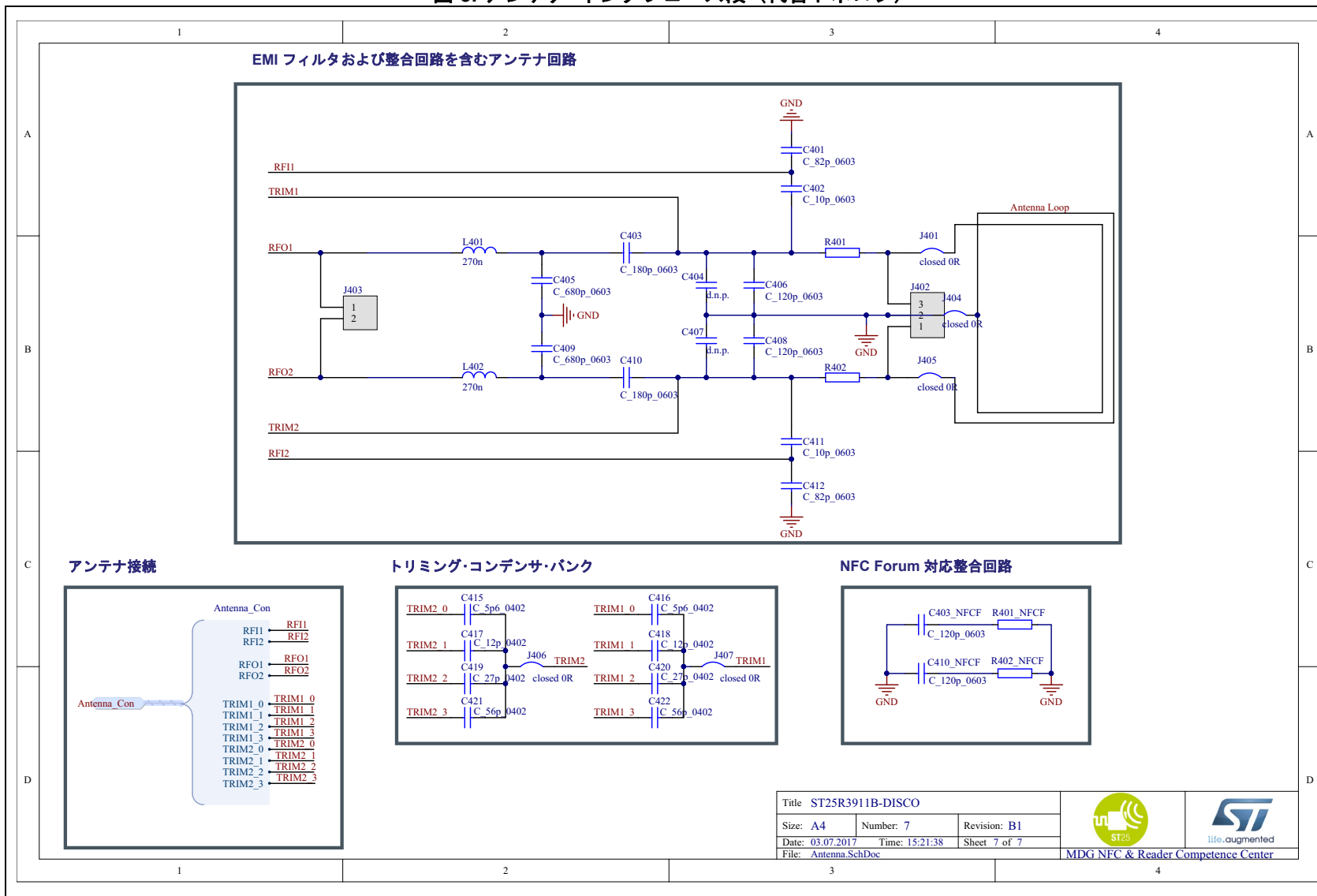


図 3. アンテナ・インタフェース段 (代替トポロジ)



並列コンデンサ C_P は、図 2 に示すような差動モード、または C_{EMC1} と同様のシングル・エンド・モードで接続できます。機能面から見ると、これら2つのモードに差異はありません。また、減衰抵抗 R_Q も、アンテナと並列に接続できるほか、整合回路とアンテナの間でアンテナと直列に接続することもできます。

図 3 に、これらの選択接続トポロジを示します。

3.1 リーダの出力電力

NFC/RFID リーダの設計プロセスでは各種の要件を考慮する必要がありますが、重要な要件として出力電力があります。

システム全体の低消費電力化は、静電容量方式ウェイクアップや電磁誘導方式ウェイクアップなど、いくつかの方法で実現できます。これらの省電力機能の採用やポーリング周期の最適化などによって消費電力を削減するほかに、きわめて本質的な項目として、電磁界で動作している間の消費電力があります。

この消費電力は、次の3つの手順に従って調整します。

1. インピーダンス整合
2. アンテナ・ドライバの出力抵抗（レジスタ0x27）
3. V_{SP_RF} レギュレータの設定

インピーダンス整合は、ST25R3911Bの消費電力を左右する最も重要な項目です。整合回路の設計と目標整合インピーダンスの設定では、図 4 の特性に注目する必要があります。この図から、目標整合インピーダンスが大きいくほど、アンテナに伝送される電力が少なくなり、リーダ装置全体の消費電力も少なくなることがわかります。

整合インピーダンスとともに、ST25R3911Bの出力ドライバ抵抗も調整する必要があります。整合インピーダンスとドライバ段内部抵抗との間に大きな不一致がある場合（目標インピーダンスを約30 Ω 以上とした低消費電力設計など）は、出力ドライバ抵抗も大きくする必要があります。この不一致が大きいとオーバーシュートが発生する可能性が高くなりますが、出力抵抗を大きくすれば、アンテナでの大きな電力損失を伴わずに、このオーバーシュートを改善できます。

出力電力調整の最後の要点は、ドライバ段の電源電圧です。ドライバの電源電圧 V_{SP_RF} は、 V_{DD} からレギュレータのドロップアウト電圧を差し引いた値に自動的に設定できます。これが動作およびノイズ除去の面から最適な値です。レギュレータの設定を手動で上書きして、 V_{SP_RF} をデータシート規定の値に設定することも可能です。

ここでは、伝送電力に対する消費電流の変化を把握するために、さまざまな整合インピーダンスで測定を実施しています。その結果を、図 4 と図 5 に示します。前者は出力電力と電力効率、後者は消費電流を、それぞれ整合インピーダンスに対する変化として表しています。電流は、電源電圧 V_{DD} を5 Vとして、RFO1ピンとRFO2ピンで差動構成によって測定しています。

入力電力は、5 Vの安定化電源を印加し、電流計で測定したDC電源電流から算出します。出力電力を測定するには、整合用回路部品とアンテナを等価な純抵抗に置き換えています。この抵抗両端の電圧をオシロスコープで測定し、その値を基に出力電力を算出します。

図 4. 整合インピーダンス (Ω) に対する出力電力と電力効率

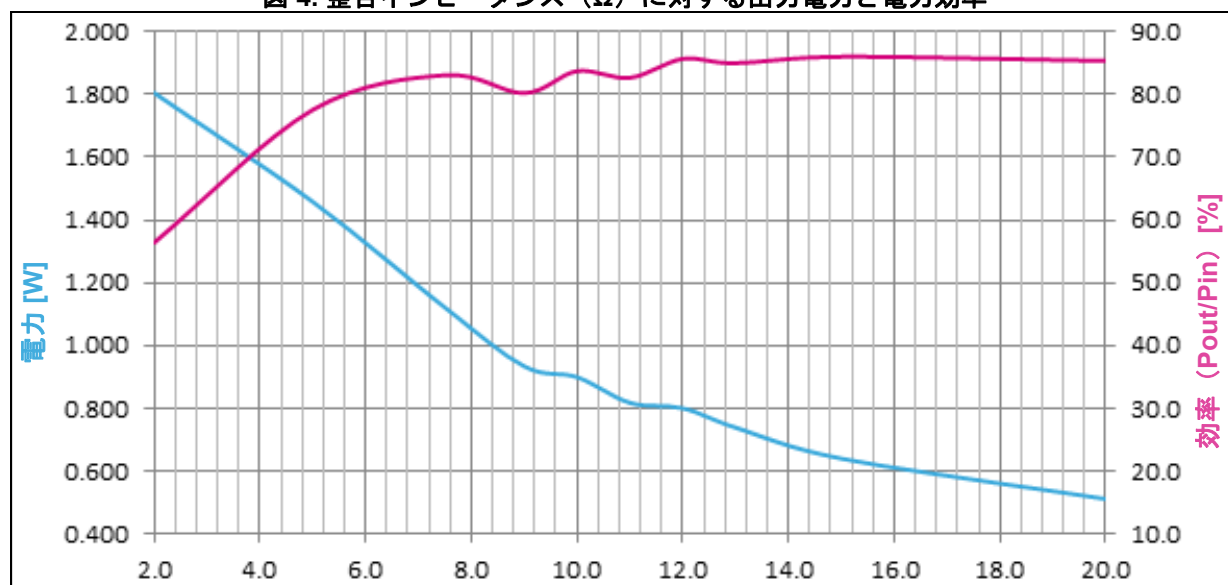
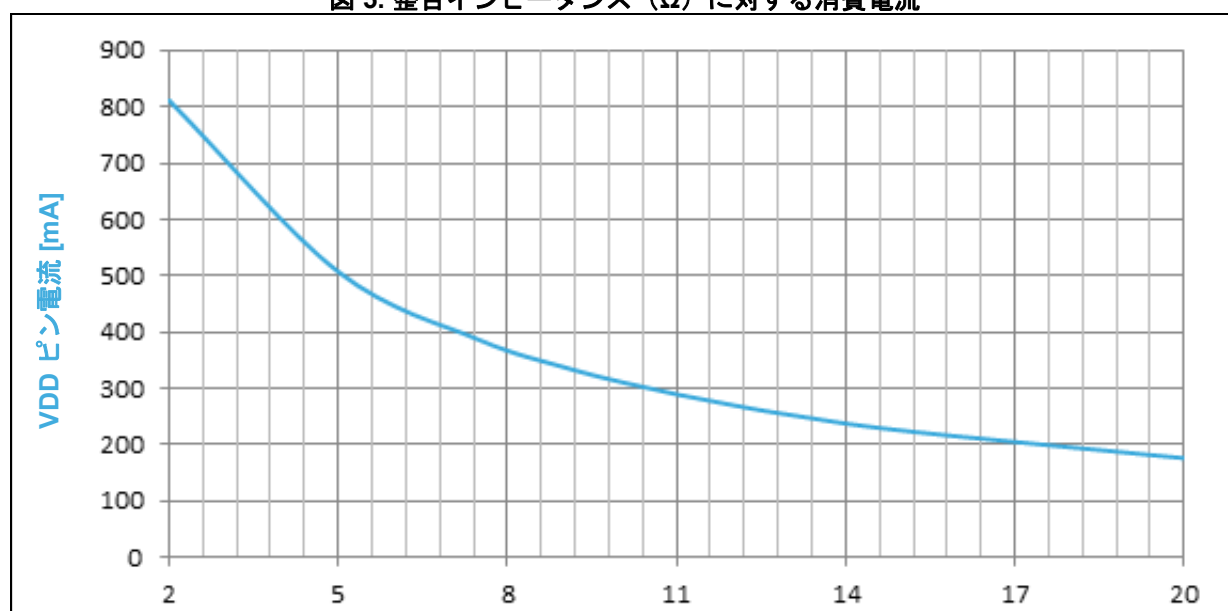


図 5. 整合インピーダンス (Ω) に対する消費電流



3.2 EMCフィルタ

直列インダクタと並列コンデンサから成る1段のロー・パス・フィルタでEMCフィルタを構成しています。EMCフィルタの目的は、プッシュプル・ドライバの矩形波出力信号によって発生する高次の高調波を除去することです。このフィルタの遮断周波数は8 MHz ~ 17 MHzに設定すべきですが、実際の値はアプリケーションや要求される動作によって異なります。ST25R3911B-DISCOおよびX-NUCLEO-NFC05A1は、11.75 MHzのEMCフィルタを搭載しています。

リーダー・ボードのEMC特性を最適化するには、次に挙げる点を検討する必要があります。

- フィルタ・コイル:
 - インダクタンスの自己共振周波数（SRF）：測定する周波数範囲で不要輻射が増加する可能性があるため、慎重に選択する必要があります。このことから、ST25R3911B-DISCOボードやX-NUCLEO-NFC05A1ボードでは、SRFが1 GHzを超えるEMCインダクタを選択しています。
 - 等価直列抵抗（ESR）：リーダーの総合的なQ値の低下や伝導出力電力の減少の原因となることが考えられます。ESRが高い（ $> 1 \Omega$ ）EMCインダクタを使用できるのは、中電力および低電力の整合に限られます。ESRは、RFO出力抵抗と直列に接続された状態になります。したがって、ESRが大きいと総合的なQ値が低下し、EMCインダクタによる電力損失が増加します。
 - 整合回路の電流よりも定格電流が大きいフィルタ・コイルを選択する必要があります。
- フィルタの遮断周波数（フィルタの共振周波数）：
 - フィルタの遮断周波数が搬送波周波数（13.56 MHz）に近すぎると、総合的なQ値が著しく低下します。その原因は、アンテナとフィルタのQ値の組み合わせにあります。このことから、EMCフィルタの遮断周波数が13 MHz ~ 14 MHzの範囲にないことが必要です。
 - RFO信号とRFI信号との位相差が 30° を下回るか 150° を上回ると、その位相差は測定できなくなります。その場合は、自動アンテナチューニング機能を使用できません。
- アンテナ設計
 - 自己共振の数が増え、不要輻射が増加する可能性があるため、回路の配線長は極力短くする必要があります。

3.3 整合回路

EMCフィルタの後には、Lトポロジの整合回路が続きます。この整合回路は、1個の直列コンデンサと2個の並列コンデンサから成る差動トポロジで構成されています。

整合回路の目的は、アンテナ・インタフェース段のインピーダンスが所望の値に整合するようにして、アプリケーションに応じ、ST25R3911Bからアンテナへの伝送電力を最大にする、もしくは、所望の消費電力を達成することにあります。

一般的なアンテナ・インタフェース段を図 3 に示します。

3.4 コンデンサ分圧回路

高いアンテナ電圧が発生する可能性があることから、受信経路のアンテナ端子部分にコンデンサ分圧回路を設け、RFIピンの入力信号の強度を制限する必要があります。この分圧回路はアンテナに接続され、2つのコンデンサで構成されます。

図 3 では、C401とC402、C411とC412でそれぞれコンデンサ分圧回路を構成しています。

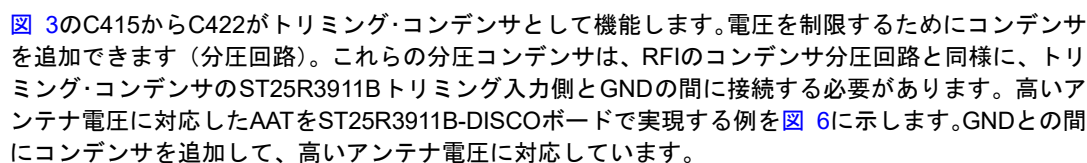
受信ピンの電圧は、 $3 V_{pp}$ を超えないことが必要です。HFリーダー・モードとNFC送信モードの推奨信号レベルは $2.5 V_{pp}$ です。

3.5 トリミング・コンデンサ

ST25R3911Bは、必要に応じてアンテナの共振周波数を調整する自動アンテナチューニング機能を備えています。この機能により、周囲環境による影響を補償するとともに、許容範囲でのフィルタや整合回路部品の特性ばらつきを吸収できます。

このチューニング回路網は、チップ内部のスイッチとアンテナ端子に接続された外付けコンデンサで構成されます。自動チューニングのプロセスでは、内部スイッチを切り替えて、適切な容量のコンデンサがアンテナに接続されるようにします。

ST25R3911Bのアンテナチューニングピンに印加できる最大許容電圧は25 Vです。大電力アプリケーションによっては、アンテナ電圧がこの値を超えることがあります。その場合、電圧を制限するためにコンデンサを追加する必要があります。

 図 3のC415からC422がトリミング・コンデンサとして機能します。電圧を制限するためにコンデンサを追加できます（分圧回路）。これらの分圧コンデンサは、RFIのコンデンサ分圧回路と同様に、トリミング・コンデンサのST25R3911Bトリミング入力側とGNDの間に接続する必要があります。高いアンテナ電圧に対応したAATをST25R3911B-DISCOボードで実現する例を 図 6に示します。GNDとの間にコンデンサを追加して、高いアンテナ電圧に対応しています。

3.6 アンテナ

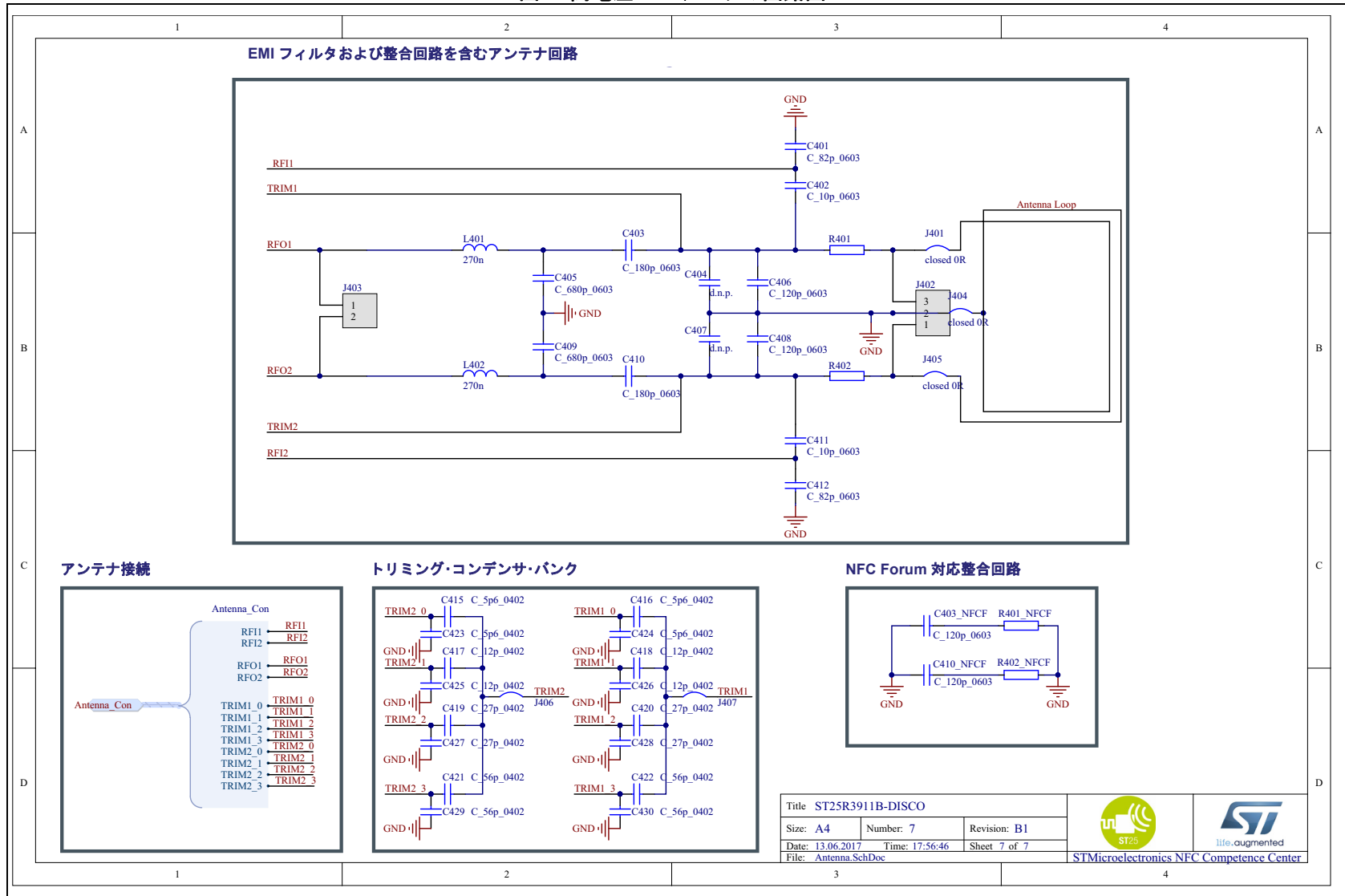
HFリーダのアンテナには磁気ループ・アンテナが採用されています。通常は、プリント・コイル、フレキシブルPCB、巻線アンテナなどで実現していますが、金属筐体を利用する手法もあります。

寸法、導体パターン、ループ数、パターンの幅と間隔などの要因によってアンテナの電気的パラメータが決まります。このパラメータとして、インダクタンス、直列抵抗と並列抵抗、自己共振周波数のほか、最も重要なパラメータであるQ値があります。

アンテナのQ値は、システム全体で目標とするQ値よりも大きくなるように設計する必要があります。システム全体のQ値は、アンテナに続く減衰抵抗によって低下することはあっても、アンテナ自体のQ値よりも高くなることはありません。



図 6. 高電圧コンデンサの回路図



4 アンテナ・パラメータ

どのようなアンテナにも、インダクタンス、抵抗、静電容量があります。まず、これらの値とアンテナの自己共振周波数を決定してアンテナの等価回路とそのQ値を計算したうえで、整合回路部品の回路定数を決定する必要があります。

4.1 ネットワーク・アナライザの準備

アンテナ・パラメータを測定するには、ネットワーク・アナライザ（インピーダンス・アナライザ）を使用する必要があります。以下に詳しく述べる手順に従ってネットワーク・アナライザを設定します。

1. ネットワーク・アナライザの測定モードをS11の反射特性測定に設定します。
2. インピーダンス曲線を表示するために、スミス・チャート（ $R + jX$ ）を使用します。
3. 測定開始周波数を1 MHz、測定終了周波数を300 MHzに設定します。

注： 一部のアンテナ・パラメータは、1 MHzで測定します。

これは、アンテナの自己共振周波数とはかけ離れていますが、高周波領域での表皮効果を最小限に抑えるためです。測定終了周波数は、リーダ・アンテナの最も低い自己共振周波数（通常は50 MHz ~ 250 MHz）よりも高く設定する必要があります。

4. 正確な測定値が確実に得られるように、ネットワーク・アナライザの分解能（測定ポイント数）を最大に設定する必要があります。
5. 短いSMAケーブル（50 cm未満）をネットワーク・アナライザのRFポートに接続し、較正キットでOPEN、SHORT、LOADを使用して較正を開始するか、自動較正を実行します。較正キットを使用できない場合は、ケーブルに50Ωの負荷抵抗を接続した状態（LOAD）、ケーブルを開放した状態（OPEN）、およびケーブルを短絡した状態（SHORT）を代替手段として使用します。この較正ではSMAケーブル長も考慮されます。
6. SMA ケーブルを測定対象のアンテナに接続するために、ピンとのプローブ接続を構成する必要があります。一方のピンをSMAコネクタの信号端子にはんだ付けし、もう一方のピンをSMAコネクタのグランド部分にはんだ付けします。
7. ベクトル・ネットワーク・アナライザ（VNA）の自動ポート延長機能を使用すると、上記以外のピンも較正で考慮できます。

4.2 パラメータ測定



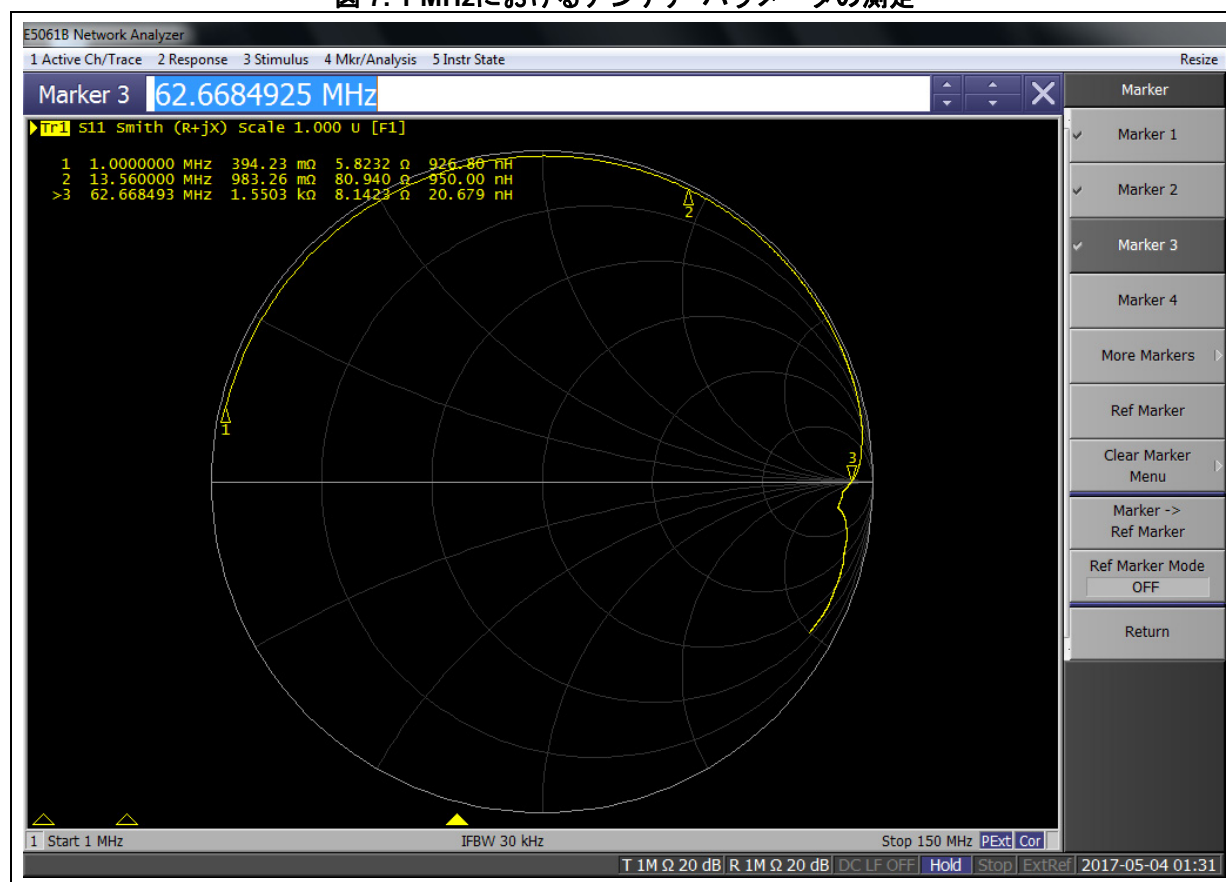
1. VNA のケーブルをアンテナ端に接続します。アンテナをリーダと整合回路から切り離し、リーダの電源をオフにする必要があります。通電状態のリーダをVNAに接続すると、VNAを破損する恐れがあります。
2.  7に示すように、スミス・チャートに1 MHz ~ 300 MHzのインピーダンス曲線が表示されます。
3. マーカーを1 MHzに合わせると、次に挙げる直列インダクタンスとDC直列抵抗の値を読み取ることができます（ 7では、ネットワーク・アナライザ画面上部に表示されています）。
 - $L_{ANT} = 926 \text{ nH}$
 - $R_{SDC} = 394 \text{ m}\Omega$
4. 別のマーカーをスミス・チャートの実数軸上に合わせます。この点で、インピーダンスの誘導性成分と容量性成分が相殺されます。この点で、アンテナの並列抵抗と自己共振周波数が次のように測定できます。
 - $R_{P@fres} = 1.55 \text{ k}\Omega$
 - $f_{res} = 62.67 \text{ MHz}$

図 7.1 MHzにおけるアンテナ・パラメータの測定



アンテナ・パラメータの測定値が得られたので、等価回路を決定できます。その手順を[セクション 4.3](#)で説明します。

4.3 アンテナの等価回路

1 MHzで測定したアンテナのインダクタンスに基づいて、自己共振周波数における寄生容量を次のように計算できます。

$$C_{ANT} = 1 / (\omega^2 \times L) = 1 / [(2\pi \times f_{res})^2 \times L_{ANT}] = 1 / [(2\pi \times 62.7 \text{ MHz})^2 \times 926 \text{ nH}] = 6.96 \text{ pF}$$

並列抵抗の測定値を、自己共振周波数における値から動作周波数 ($f_{work} = 13.56 \text{ MHz}$) における値に変換する必要があります。この変換が必要となる理由は、表皮効果に起因する抵抗値の周波数依存性を補正することにあります。自己共振周波数における並列抵抗を変換するには、次式で補正係数を計算する必要があります。

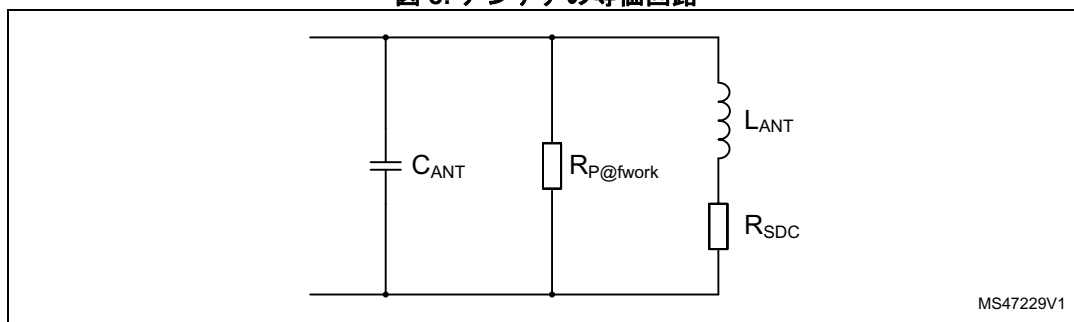
$$K = \sqrt{\frac{f_{res}}{f_{work}}} = \sqrt{\frac{62.7 \text{ MHz}}{13.56 \text{ MHz}}} = 2.15$$

動作周波数における並列抵抗は次式で計算できます。

$$R_{P@fwork} = K \times R_{P@fres} = 2.15 \times 1.55 \text{ k}\Omega = 3.33 \text{ k}\Omega$$

アンテナの構成要素をすべて把握したので、等価回路を決定できます (図 8 参照)。

図 8. アンテナの等価回路



次式により、動作周波数における直列抵抗を並列抵抗（図 9 参照）に換算することで、等価回路を簡素化できます。

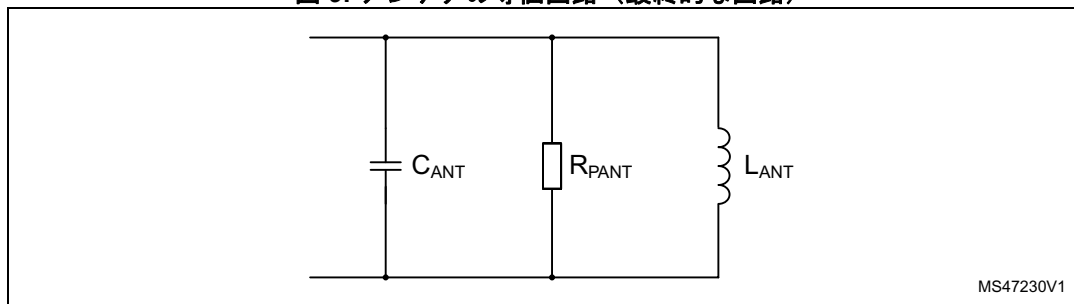
$$Q = \frac{\omega L_{ANT}}{R_{SDC}} \approx \frac{R_{PDC}}{\omega L_{ANT}} \Rightarrow R_{PDC} = \frac{(2 \cdot \pi \cdot f_{res} \cdot L_{ANT})^2}{R_{SDC}} = \frac{(2 \cdot \pi \cdot 13,56 \text{ MHz} \cdot 926 \text{ nH})^2}{394 \text{ m}\Omega} = 15.9 \text{ k}\Omega$$

これによって、インダクタのDC直列抵抗（上式で並列抵抗に換算した抵抗）と動作周波数における並列抵抗のみを並列接続した抵抗値として、アンテナ等価回路全体の抵抗を表すことができます。

これら2つの並列抵抗から、次式のように合計の並列抵抗が得られます。

$$R_{PANT} = \frac{R_{PDC} \cdot R_{P@fwork}}{R_{PDC} + R_{P@fwork}} = \frac{15.9 \text{ k}\Omega \cdot 3.33 \text{ k}\Omega}{15.9 \text{ k}\Omega + 3.33 \text{ k}\Omega} = 2.76 \text{ k}\Omega$$

図 9. アンテナの等価回路（最終的な回路）



簡素化した最終的なアンテナ等価共振回路の回路定数は次のとおりです。

- $R_{PANT} = 2.76 \text{ k}\Omega$
- $C_{ANT} = 6.96 \text{ pF}$
- $L_{ANT} = 926 \text{ nH}$

ここから、このアンテナで実現可能な最大のQ値を次のように計算できます。

$$Q = R_{PANT} / (\omega \times L_{ANT}) = 2.76 \text{ k}\Omega / (2 \pi \times 13.56 \text{ MHz} \times 926 \text{ nH}) = 34.8$$

これは、アンテナ単体として有効なQ値です。

Q値は、変調信号の立ち上がり時間と立ち下がり時間に直接影響します。

図 10 と表 2 は、100%のASKで変調したデータ・レート106 Kb/s ($f_{work}/128$) のType-A信号について、立ち上がり時間と立ち下がり時間の定義を示しています。図 11 は、これらの時間がQ値によって変化する例を示しています。

図 10. 106 Kb/sのType-A信号におけるタイミング・パラメータの定義

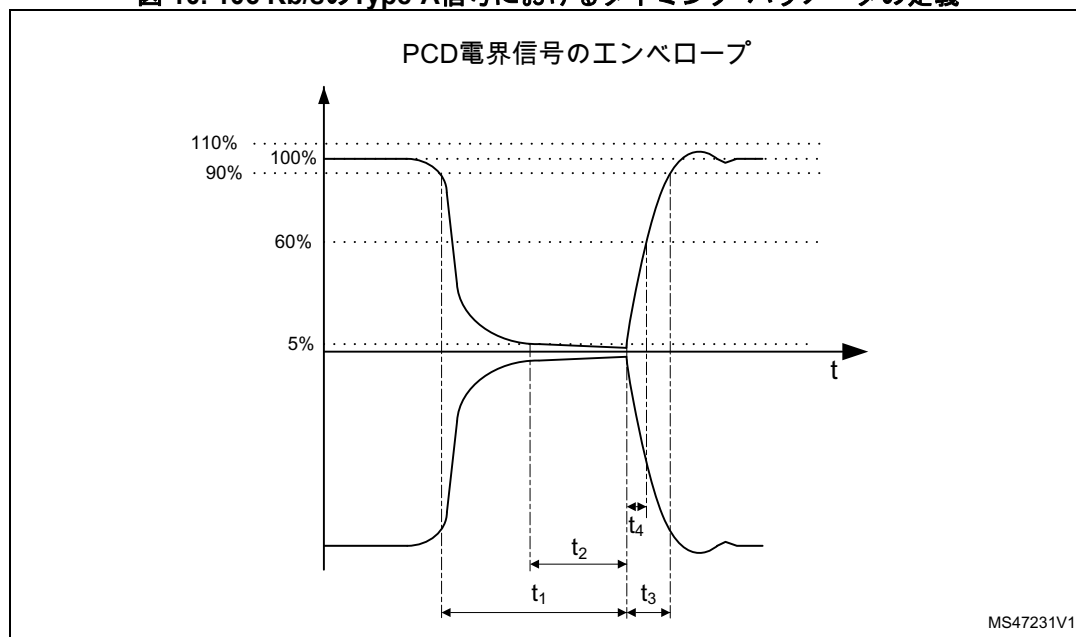
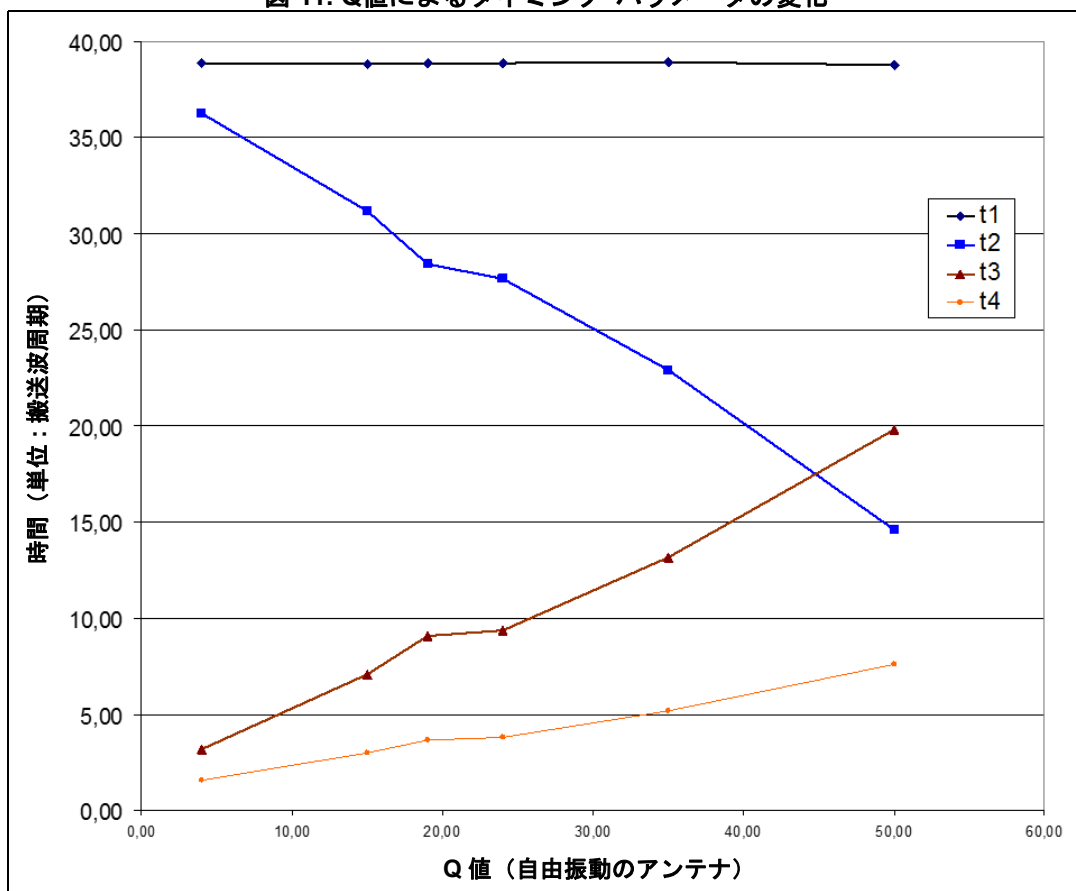


表 2. 106 Kb/sのType-A信号のタイミング・パラメータ

パラメータ	条件	最小値	最大値
t_1	-	$6/f_c$	$40.5/f_c$
t_2	$t_1 > 34/f_c$	$7/f_c$	t_1
	$t_1 \leq 34/f_c$	$10/f_c$	
t_3	-	$1.5 t_4$	$16/f_c$
t_4	-	0	$6/f_c$

図 11. Q値によるタイミング・パラメータの変化



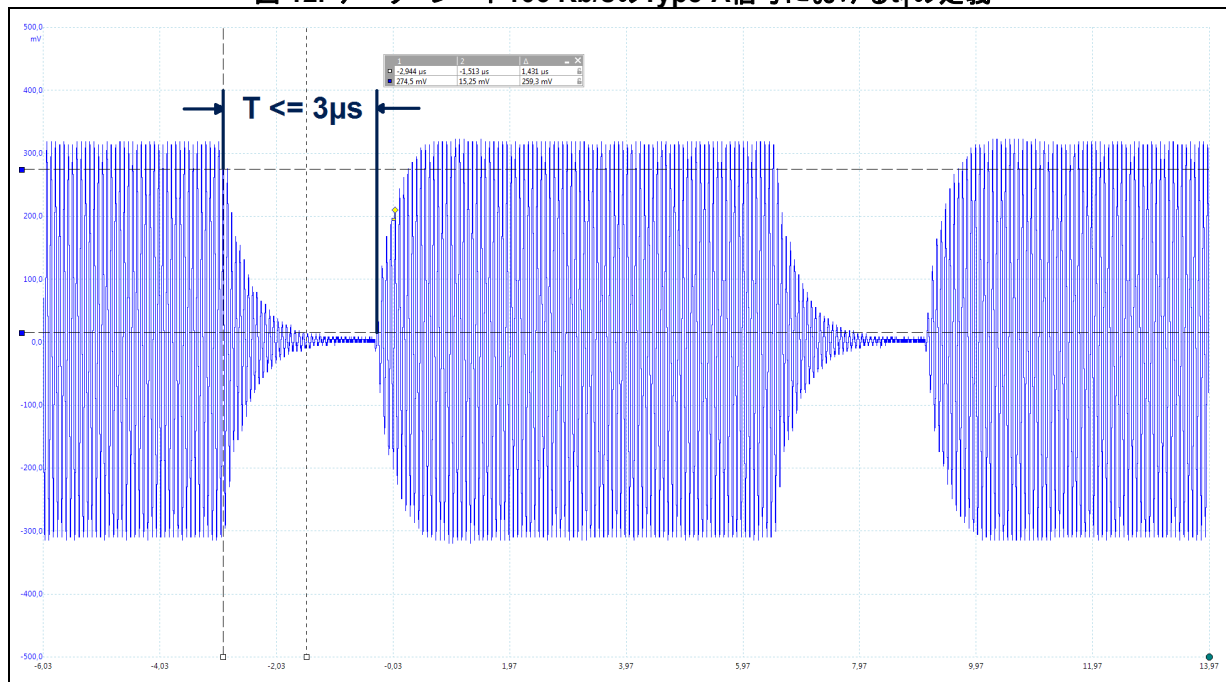
Q値の最大許容値は、プロトコル (Type-A、Type-B) およびデータ・レートごとに決定できます。ISO 波形に準拠した変調信号を得るには、Q値がこの最大許容値を超えないことが必要です。

データ・レート106 Kb/sのType-A信号の場合、最大許容Q値は、帯域幅と時間の積およびQ値の定義に基づいて、次の式で計算できます。

$$B \times T \geq 1, Q = f_{\text{work}} / B \rightarrow Q \leq f_{\text{work}} \times T \rightarrow Q \leq 13.56 \text{ MHz} \times 3 \mu\text{s} = 41$$

この計算で、図 12に示す時間Tは、ISO 14443に準拠するためにタイミング・パラメータ t_1 に許容できる最大値です。

図 12. データ・レート106 Kb/sのType-A信号における t_1 の定義



106 Kb/sのType-A信号で、規格に準拠した立ち上がり時間と立ち下がり時間を実現するには、アプリケーションの目標Q値を41未満とする必要があります。

したがって、先ほど計算したQ値は大きすぎるので、小さくする必要があります。そのためには、アンテナ・ピンに並列抵抗 (R_Q) を外付けします。この抵抗の値は、目標とするQ値によって決まり、次式で求めます。目標とするQ値を8とします。

$$R_T = Q \times \omega \times L_{ANT} = 8 \times 2 \pi \times 13.56 \text{ MHz} \times 926 \text{ nH} = 631 \Omega$$

アンテナ等価回路の寄生抵抗 R_{PANT} を考慮すると、Q値を8に調整する実効的な抵抗値 R_Q は、次式で得られます。

$$R_Q = (R_{PANT} \times R_T) / (R_{PANT} - R_T) = (2.76 \text{ k}\Omega \times 631 \Omega) / (2.76 \text{ k}\Omega - 631 \Omega) = 818 \Omega$$

入手できる抵抗値で最も近い値は820 Ω です。

ここで説明した、アンテナの等価回路およびQ値調整のための抵抗を決定する方法は、ST25R Antenna Matching Toolの理論的な基盤といえます。

5 アンテナ設計

5.1 境界条件とシミュレーション・モデル

近接リーダ・システムを設計するには、エンド・ユーザ・アプリケーションについての情報が必要です。この情報として、リーダを設置する環境の条件や使用するカードの種類などがあります。

以下の基本的な境界条件を、あらかじめ検討しておく必要があります。

- 目標とする読取り距離
- タグ/カードの種類
- 出力電力
- EMC規制
- 工業デザイン
- アンテナの配置
- 環境の影響
- 対応するNFC技術と規格、およびデータ・レート

アンテナの設計は、アプリケーションの工業デザインに適している必要があり、磁気ループの配置に必ずしも十分な自由度があるとは限りません。最も望ましいアンテナ位置は、放射する実効RF電界に影響する電子回路などの構成要素から遠く離れた場所です。このような構成要素として、バッテリー、ディスプレイ、大きなグラウンド・プレーンなどがあります。

アンテナ設計の指針を示すために、3種類の寸法（具体的な寸法は挙げていません）のアンテナをシミュレーションしています。3つのアンテナは、いずれも厚さ1.5 mmのFR4基板上に、厚さ35 μm の銅箔パターンを使用して、どこでもループが2つになるように構成されています。

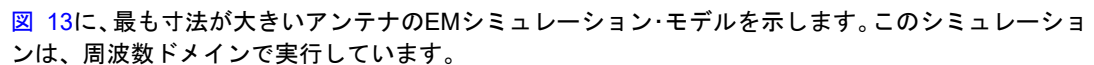
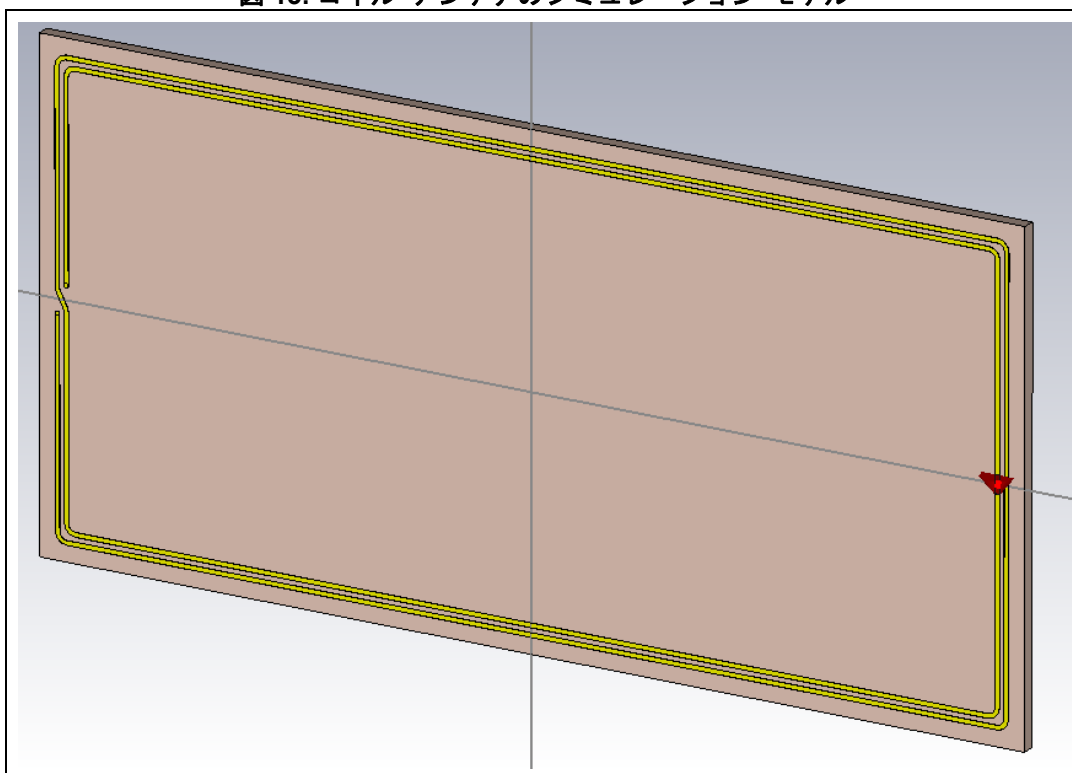
 図 13に、最も寸法が大きいアンテナのEMシミュレーション・モデルを示します。このシミュレーションは、周波数ドメインで実行しています。

図 13. コイル・アンテナのシミュレーション・モデル



アンテナのQ値をはじめとする各種パラメータがアンテナ形状でどのように変化するか確認するために、シミュレーションではパターン幅、パターン間隔、アンテナ寸法を変更しています。

5.2 シミュレーション結果

図 14、図 15、図 16、図 17、図 18に、アンテナの主な電氣的パラメータを、アンテナ寸法、パターン幅、パターン間隔の関数として示します。表 3は、パラメータの挙動をまとめた表です。

Q値もアンテナ寸法に依存しますが、その関係は複雑であるため、より詳細な解析が必要です。インダクタンス、直列DC抵抗、並列抵抗、自己共振周波数など、その他のアンテナ・パラメータによってもQ値が変化します。

並列共振回路のQ値は、次式で与えられます。

$$Q = R_{PANT} / (2 \pi f_{carrier} L)$$

ここで、

- R_{PANT} は、総合並列抵抗です。詳細は、[セクション 4.3](#)を参照してください。
- L はアンテナのインダクタンスです。
- $f_{carrier}$ は、搬送波周波数です。

共振周波数は、アンテナの電氣的長さに依存します。電氣的長さが短いほど、共振周波数は高くなります。

図 14. アンテナ寸法、パターン幅、パターン間隔に対するアンテナのQ値の変化

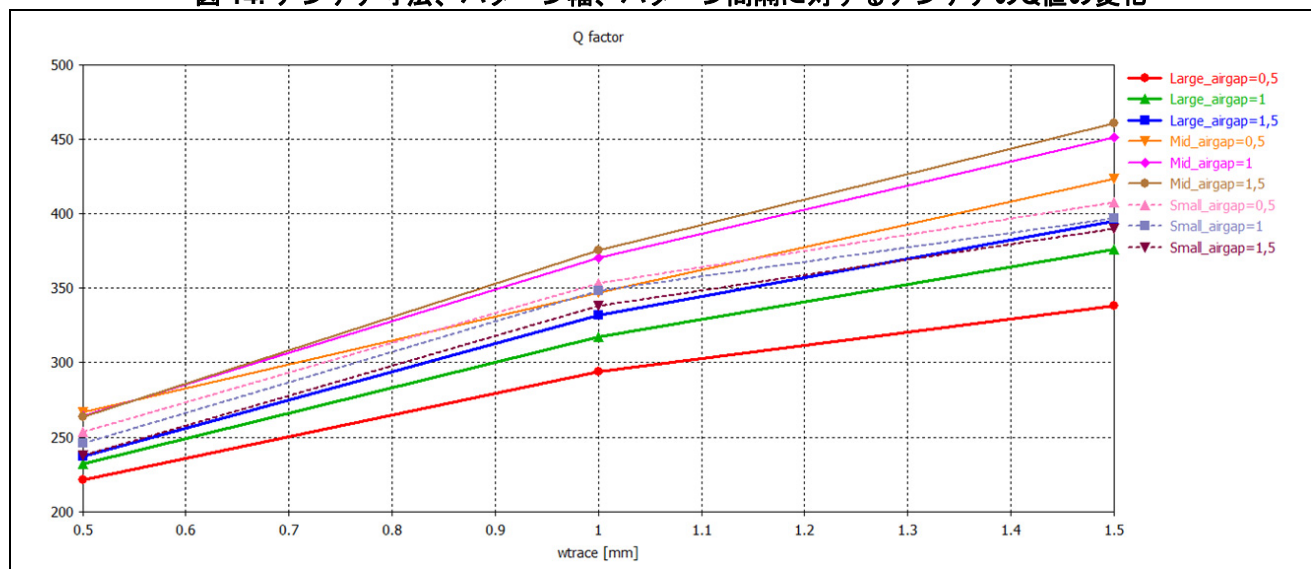


図 15. アンテナ寸法、パターン幅、パターン間隔に対するアンテナのインダクタンスの変化

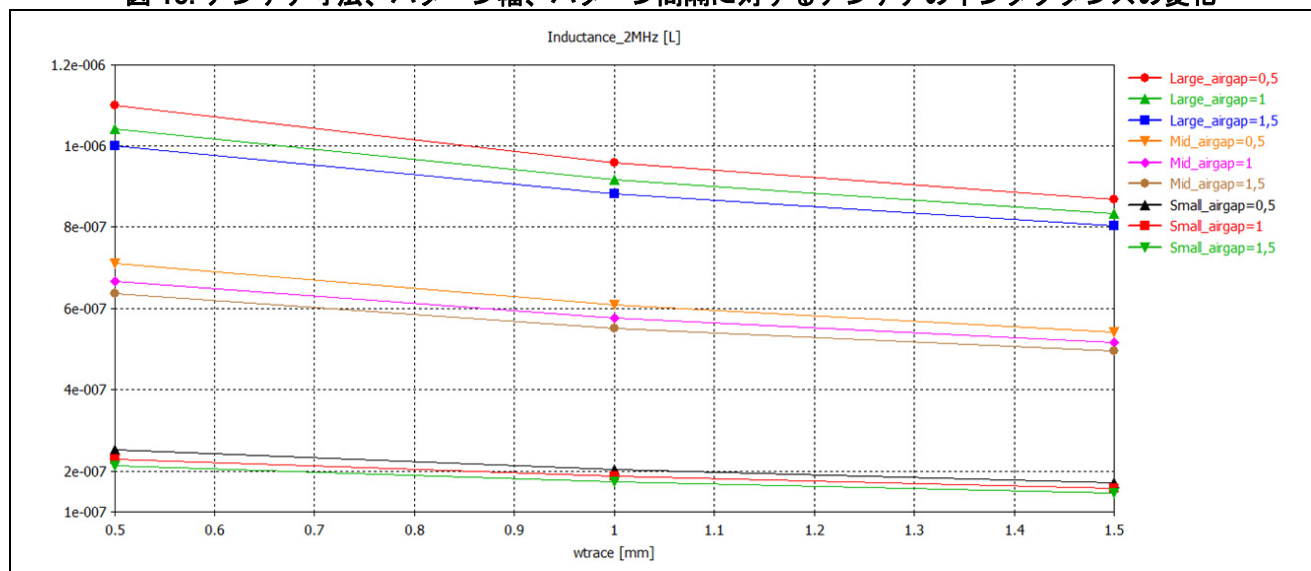


図 16. アンテナ寸法、パターン幅、パターン間隔に対するアンテナの直列DC抵抗の変化

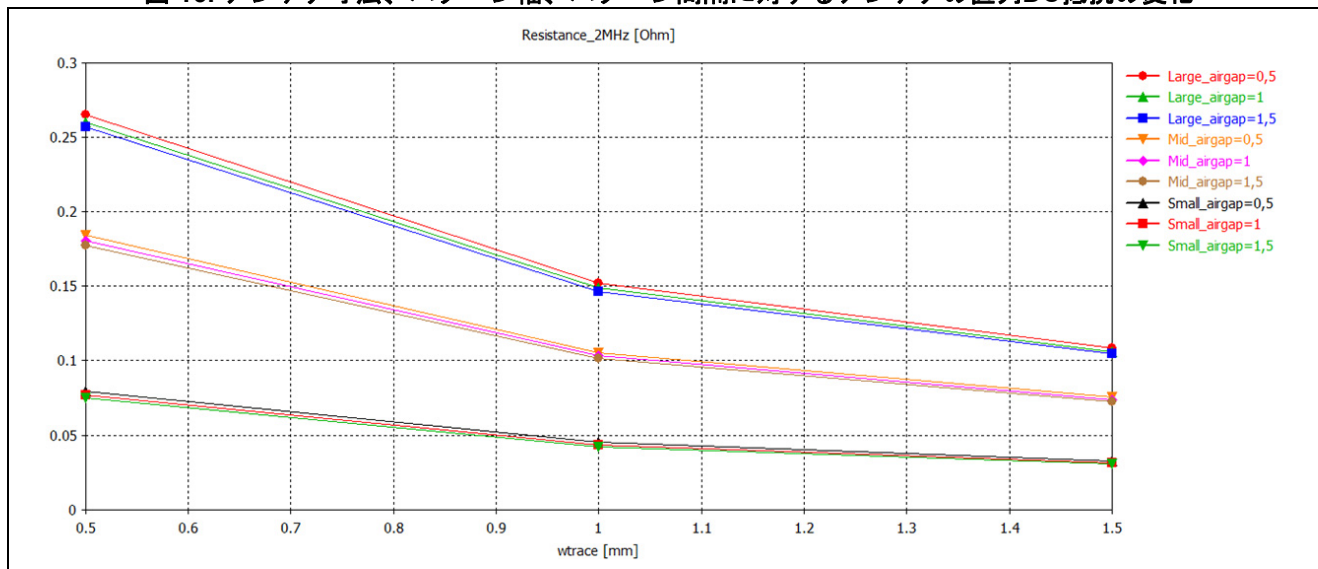


図 17. アンテナ寸法、パターン幅、パターン間隔に対するアンテナの並列抵抗の変化

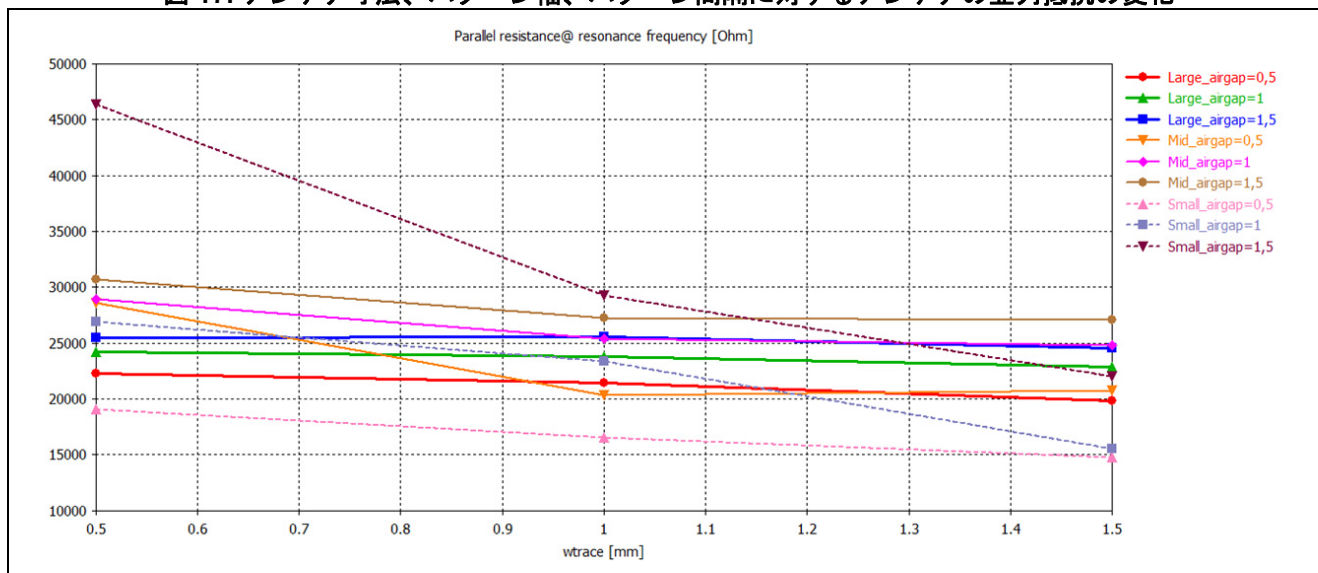


図 18. アンテナ寸法、パターン幅、パターン間隔に対するアンテナの共振周波数の変化

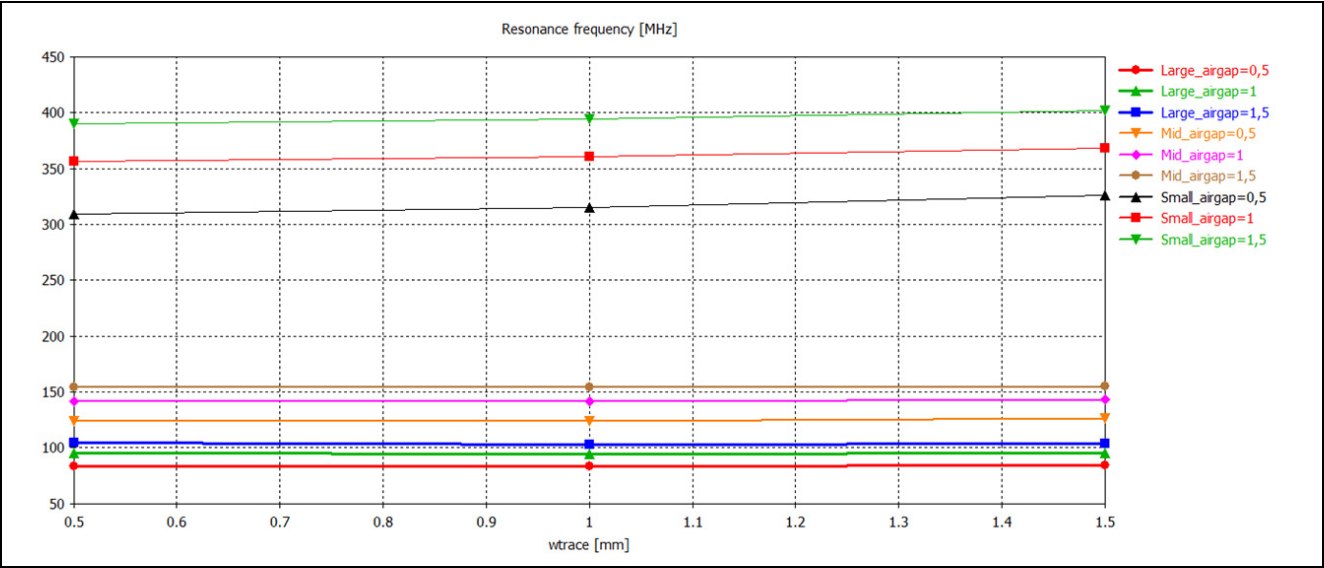


表 3. 形状パラメータの変化に対するアンテナ・パラメータの挙動

パラメータ	変化	パラメータへの影響	Q値
Q値	パターン幅の増加	-	増加
	パターン間隔の増加		
インダクタンス	アンテナ寸法の増加	増加	減少
	パターン幅の減少		
	パターン間隔の減少		
直列DC抵抗	アンテナ寸法の増加	増加	減少
	パターン幅の減少		
	パターン間隔の減少		
並列抵抗	パターン幅の減少	増加	増加
	パターン間隔の増加		
共振周波数	アンテナ寸法の減少	増加	増加
	パターン間隔の増加		

注：この表では、アンテナ・パラメータの基本的な挙動を理解するために、各パラメータを単独で変更した場合に見られる理論上の挙動を示しています。実際には、すべてのパラメータが相互に関連しています。たとえば、アンテナ寸法を大きくすると（Q値が低下する効果）、インダクタンスが大きくなり、電氣的長さが長くなります。その結果、共振周波数が低下し（Q値が高くなる効果）、直列DC抵抗は増加します（Q値が低下する効果）。

磁気ループ・アンテナのインダクタンスは、導体の電氣的長さで決まります。信号の伝搬経路が長く（電氣的長さが長い）、導体が薄いほど、コイルのインダクタンスは増加します。一方、伝搬経路が太く短くなるほど、静電容量性の挙動が目立ってきます。このように、ループ・アンテナのインダクタンスは、パターンの厚み、パターン間隔、アンテナ寸法によって変えることができます。

NFCリーダー・アプリケーションのループ・アンテナ設計で目標とすべきインダクタンス推奨値は200 nH ~ 1000 nHです。アプリケーションによっては、これより大きなインダクタンス値を選択して、チップ側で対応できることがあります。

インダクタンスの変化に直接関係する要因はループ・アンテナの直列抵抗です。この抵抗は、アンテナのパターンがより長く、薄くなるほど大きくなります。アンテナの自己共振周波数は、アンテナのパターン間隔が広くなるほど、またアンテナ寸法が小さくなるほど増加する傾向にあります。

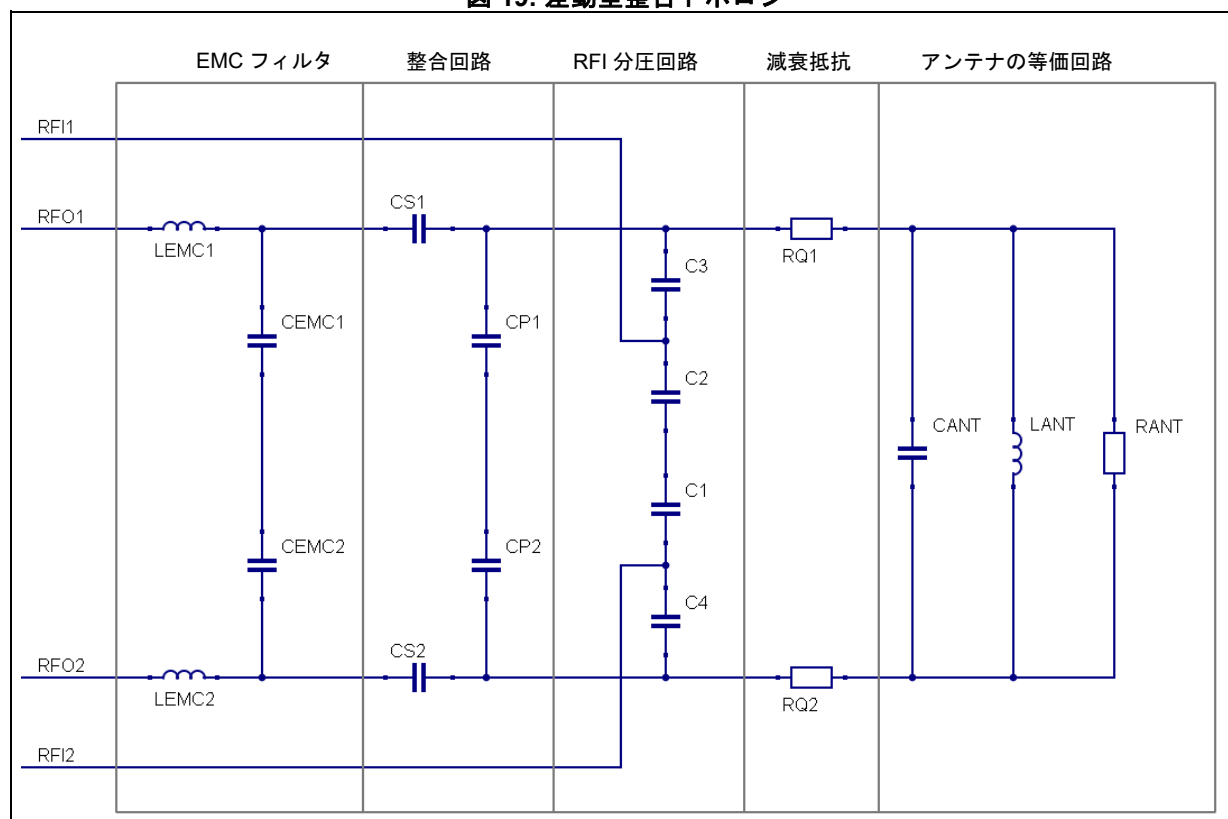
セクション 5で指摘したように、アンテナのQ値は、アプリケーションに必要とされるQ値よりも高い値を目標に設計する必要があります。Q値は、アンテナに接続した減衰抵抗によって低くすることはできるものの、アンテナを再設計しない限り、アンテナの設計値より高くすることはできないからです。

6 アンテナの整合

図 19に、EMCフィルタ、整合回路、RFI分圧回路で構成し、差動トポロジとしたアンテナのインタフェース段全体を示します。Q値を調整する抵抗およびアンテナ等価回路も共に示しています。

EMCフィルタは、直列インダクタとグラウンドに接続した並列コンデンサから成る1段のフィルタ回路です。整合回路は、直列コンデンサと並列コンデンサで構成しますが、このトポロジで使用している並列部品は1つのみです。Q値調整のための抵抗は直列抵抗です。アンテナは、インダクタ、抵抗、コンデンサの並列回路による等価回路として示しています。受信経路の分圧回路はコンデンサによるもので、アンテナに直接接続されています。

図 19. 差動型整合トポロジ



6.1 整合ツール

STマイクロエレクトロニクスのST25R Antenna Matching Toolは、電気的パラメータの測定が完了したアンテナの整合を判断する、使いやすいツールです。このツールは、直感的なGUIを備え、回路定数を求めるプロセスを容易にしています。さらに、このGUIから、回路シミュレータ・プログラムであるQUCSを直接起動できます。QUCSシミュレーション・ツールにより、AC、S-パラメータ、過渡現象の各シミュレーションを通して回路定数を検証できます。

QUCSはST25R Antenna Matching Toolのインストーラに組み込まれたものを利用するほか、<http://sourceforge.net>からも無償でダウンロードできます（その場合は、ST25R Antenna Matching Toolに組み込まれたものと同じバージョン0.0.18の使用を推奨します）。インストール先のパスとして、Windowsのデフォルトのディレクトリではなく、C:\Tools\Qucsなどを使用してください。整合

ツールを起動するには、www.st.comから実行可能ファイル（STSW-ST25R004）をダウンロードします。表示されるメイン・ウィンドウを図 20に示します。

作業のフローは次の5つの基本手順で構成され、画面の上から下へ進みます。

1. 1 MHzで測定したアンテナの入力パラメータとSRFを入力します。
2. 事前設定条件を選択するか、独自の条件を設定します。
3. EMCフィルタのコイルのインダクタンスとDC抵抗を設定します。
4. 目標整合インピーダンスおよび目標Q値を入力します。
5. 計算を実行し、得られた値でシミュレーションを実行します。

図 20. ST25R Antenna Matching Tool - メイン・ウィンドウ

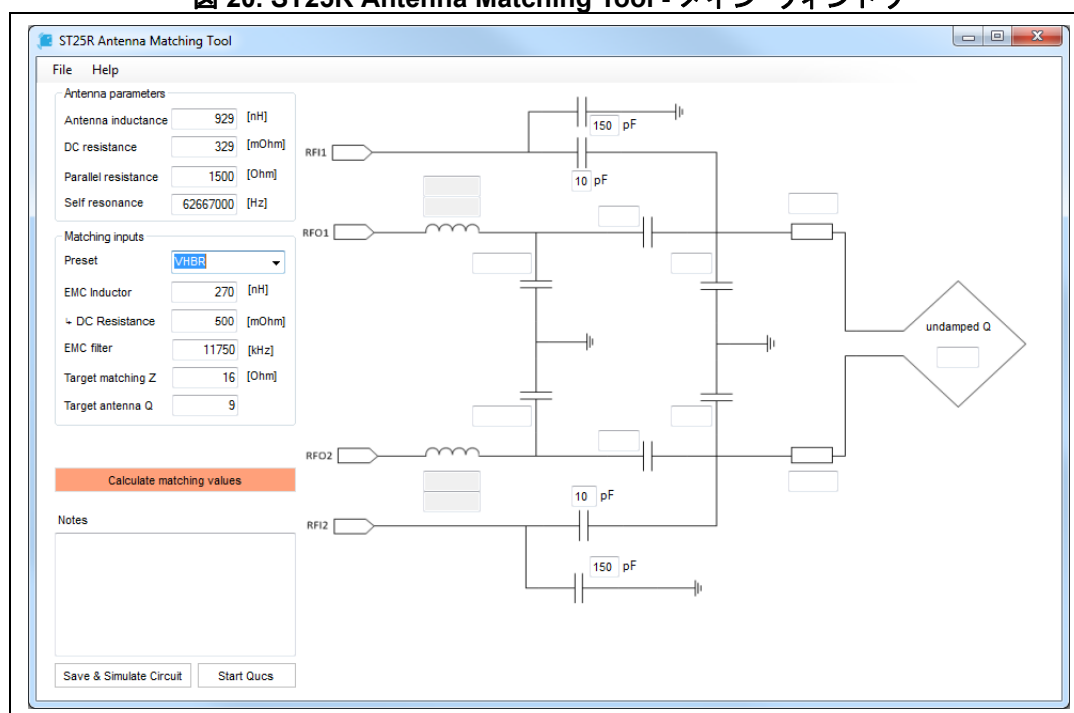


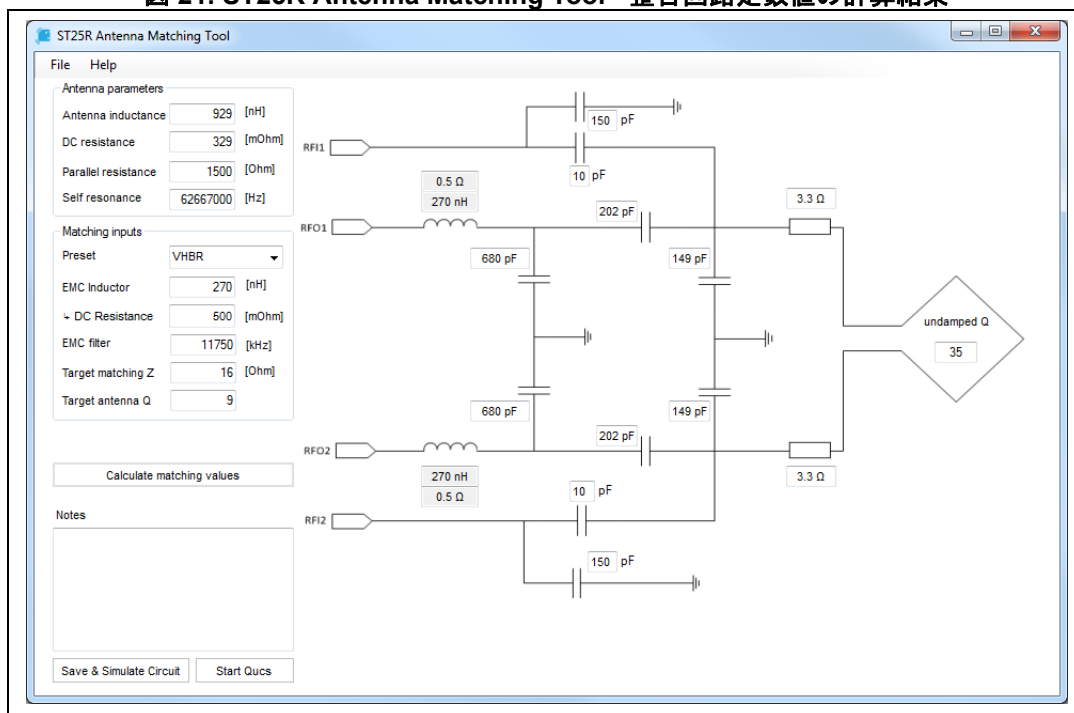
図 20では、1番目の手順は既に完了しています。各入力パラメータ・フィールドには、[セクション 4.2: パラメータ測定](#)で説明したアンテナ・パラメータの値が入力済みです。

事前設定条件のタブで、EMCフィルタに必要とする遮断周波数、目標整合インピーダンス、アンテナの目標Q値を入力します。3種類の事前設定条件が用意されています。アプリケーションに応じて、これらのいずれかを選択するか、独自の条件を設定します。

3番目の手順では、EMCフィルタのインダクタンス値を選択します。EMCフィルタで選択する周波数とインダクタンスは互いに依存関係にあるので、相互の調整が必要になる場合があります。これら2つの入力に基づいて、EMCフィルタのコンデンサの容量値が計算されます。選択したEMCのインダクタに応じて、その適切なDC抵抗を入力する必要があります。この値はインダクタのデータシートに記載されています。計算後、アンテナのQ値が回路図領域に表示されます。目標Q値が、計算されたQ値よりも大きい場合は、負の減衰抵抗値が表示されます。

計算ボタンをクリックすると、すべての部品の値が計算され、回路図領域に表示されます（図 21）。

図 21. ST25R Antenna Matching Tool - 整合回路定数値の計算結果



コンデンサのESRのような寄生要因の値や特殊な部品パラメータは考慮されていません。

すべての値が計算されたら、その結果を使用してシミュレーションを実行できます。"Simulate Circuit"をクリックすると、回路図ファイルを保存するかどうかの確認を求める保存ダイアログが表示されます。データの保存場所を（読取りと書き込みの権限に応じて）慎重に選択します。推奨される保存場所は次のとおりです。

%userprofile%\%.qucs\PROJECT_prj (PROJECT = プロジェクト名、
_prj = 接尾辞 "QUCS")

シミュレーションを継続するために回路図ファイルの読み込みが必要な場合は、"Start Qucs"ボタンをクリックしてQUCSを起動します。前述の保存場所にファイルを保存していれば、そのファイルが自動的に検出され、プロジェクト・パネルに表示されます。

6.2 シミュレーション

回路図ファイルを適切に保存していれば、"Simulate Circuit"ボタンでQUCSを起動すると、保存した回路図が自動的に読み込まれます。自動的に読み込まれない場合は、回路図を開くダイアログを使用して読み込みます。

回路図ファイルに基づいて、シミュレーションが設定され、その結果を表示するファイルが設定されます。ST25R Antenna Matching Toolによって事前に計算した値がQUCS回路図テンプレートに自動的に挿入され、保存作業の間、表示されています。

部品の値とシミュレーションのパラメータがシート上部に表示されます。ここにはファイルの表示に必要な数式も示されます。回路定数を変更する場合は、必ず"Component-Values"のセクションで変更するようにして、シミュレーション・モデル自体は変更しないことを強く推奨します。図 22に、アンテナ・パラメータを示します。ST25R Antenna Matching Toolによって事前に計算した値にきわめて近い値が表示されています。

図 22. シミュレーション・パラメータ

<div><div>Simulations</div><div><div>AC-Simulation</div><div>AC1 Type=lin Start=1 MHz Stop=28 MHz Points=1001 Noise=no</div><div>Transientsimulation</div><div>TR1 Type=lin Start=0 Stop=4 us Points=1024</div><div>S-Parameter Simulation</div><div>SP1 Type=lin Start=1 MHz Stop=30 MHz Points=1001</div></div></div> <div><div>Component- Values</div><div><div>Gleichung</div><div>Eqn17 Zmatch=50 Zfo=1 AnalogSupplyVoltage=5 Zrfo_diff=Zrfo+Zrfo Vsp_RF=AnalogSupplyVoltage-0.25</div><div>Gleichung</div><div>Eqn20 Lemc1=270 n RLemc1=0.5 Cemc1=680 p</div><div>Gleichung</div><div>Eqn22 Cs1=202 p Cp1=149 p Rdamp=3.27</div><div>Gleichung</div><div>Eqn18 Cvdr1=10 p Cvdr2=150 p</div><div>Gleichung</div><div>Eqn23 Cant1=6.94 p Lant1=929 n Rant1=2758</div></div></div> <div><div>AC Equations</div><div><div>Gleichung</div><div>Eqn7 magZin=mag((V_in_ac.v)/Pr13.i)</div><div>Gleichung</div><div>Eqn3 mag_V_out=mag((V_out_ac.v))</div><div>Gleichung</div><div>Eqn5 phaseZin=phase((V_in_ac.v)/Pr9.i) phaseCapDiff=phase((V_rf_ac.v)/Pr13.i) phaseDiff=phaseCapDiff - phaseZin+180 phaseZemc=phase((V_emc_ac.v)/Pr9.i) phaseZout=phase((V_out_ac.v)/Pr9.i)</div></div></div>	<div><div>Antenna - Trim</div><div><div>Gleichung</div><div>Eqn10 trim3=56 p trim2=27 p trim1=12 p trim0=5.6 p</div><div>Gleichung</div><div>Eqn9 Ctrimp3=1.5 p Ctrimp2=1.5 p Ctrimp1=1.5 p Ctrimp0=1.5 p</div><div>Gleichung</div><div>Eqn8 Rontrim3=5e5 Rontrim2=5e5 Rontrim1=5e5 Rontrim0=5e5</div><div>on = 14; off = 5e5 on = 25; off = 5e5 on = 50; off = 5e5 on = 100; off = 5e5</div></div></div> <div><div>Capacitive Voltage Divider</div><div><div>Gleichung</div><div>Eqn2 V_rfin=V_rf.Vt + 1.5</div></div></div> <div><div>Impedance Calculation</div><div><div>Gleichung</div><div>Eqn1 Ztoz=yvalue(otoz(S[1,1],P1.Z),13560000)</div></div></div> <div><div>S-Parameter Equations</div><div><div>Gleichung</div><div>Eqn4 dBS11=dB(S[3,3]) dBS21=dB(S[4,3])</div><div>Gleichung</div><div>Eqn24 myphase=phaseDiff mymag=mag((V_rf_ac.v))</div><div>Gleichung</div><div>Eqn16 Q=xvalue(dBS21,max(dBS21))/(abs(xvalue(dBS21,max(dBS21)-3))-xvalue(dBS21,max(dBS21)))^2)</div></div></div>
--	---

6.2.1 モデル

シミュレーションの実行には、次の3つのモデルが使用されます。

1. S-パラメータ・モデル（図 23）：スミス・チャートで目標整合インピーダンスを計算する際に使用します。VNAによる測定と結果を比較できるように、電源インピーダンスとして50 Ωを使用しています。結果を図 27に示します。
2. 過渡シミュレーション（図 24）：OOKの波形を確認し、コンデンサ分圧回路の回路定数を求めるためにRFI電圧を計算します。ICの出力ドライバのインピーダンスには概算値の3 Ωを使用しています。結果を図 29に示します。
3. ACシミュレーション（図 25）：ICのドライバの出力インピーダンスを3 Ωとして、反射係数と透過係数（S11およびS21）を計算します。このモデルは、Q値やRFOとRFIとの位相差の計算、およびアンテナの共振周波数とEMCフィルタの共振周波数との関係の監視に使用します。結果を図 27と図 29に示します。

図 23はS-パラメータのモデルです。図 22に"Component-Values"と"Antenna-Trim"の領域を示します。ここで割り当てられる値は、3つのモデルのすべてに自動的にリンクされます。"Antenna-Trim"領域では、CP1に並列に接続され、バイナリ重み付けされた4つのトリミング・コンデンサを切り替えることで、アンテナのチューニングを実現できます。

Rontrim3をONの値（14Ω）に設定することでトリミング・ピン3をイネーブルにします。残りの3つのトリミング・ピンはディセーブルのままにします（Rontrim[0, 1, 2] = 500 MΩ）。トリミング・ピン3をイネーブルにすることで、整合回路の並列コンデンサの容量がC_P = (56 pF x 56 pF) / (56 pF + 56 pF) + 68 pF = 96 pFに変化します。

S-パラメータ・モデルとACモデルの違いは、電源インピーダンスです。インピーダンスの測定時（S-パラメータ測定時）、整合回路とアンテナは、VNAから電源供給を受けます。VNAのインピーダンスはほとんどの場合50 Ωであるため、S-パラメータ・モデルの電源インピーダンスは50 Ωにする必要があります。

図 23. S-パラメータ・モデル

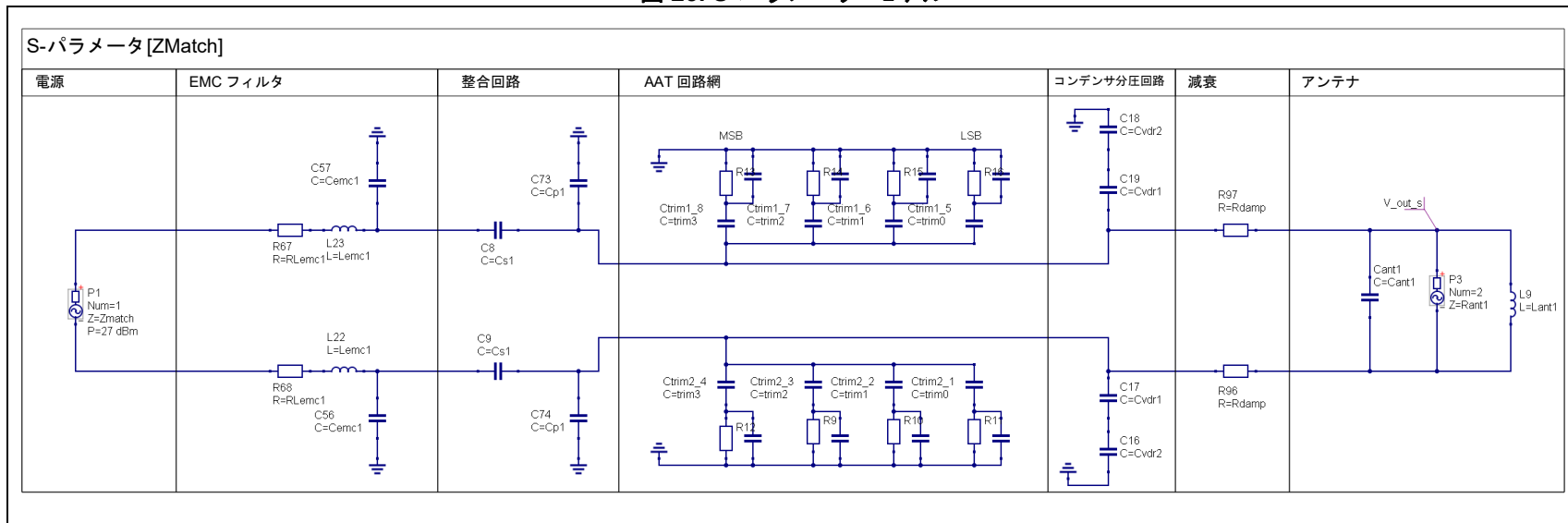


図 24. 過渡シミュレーション

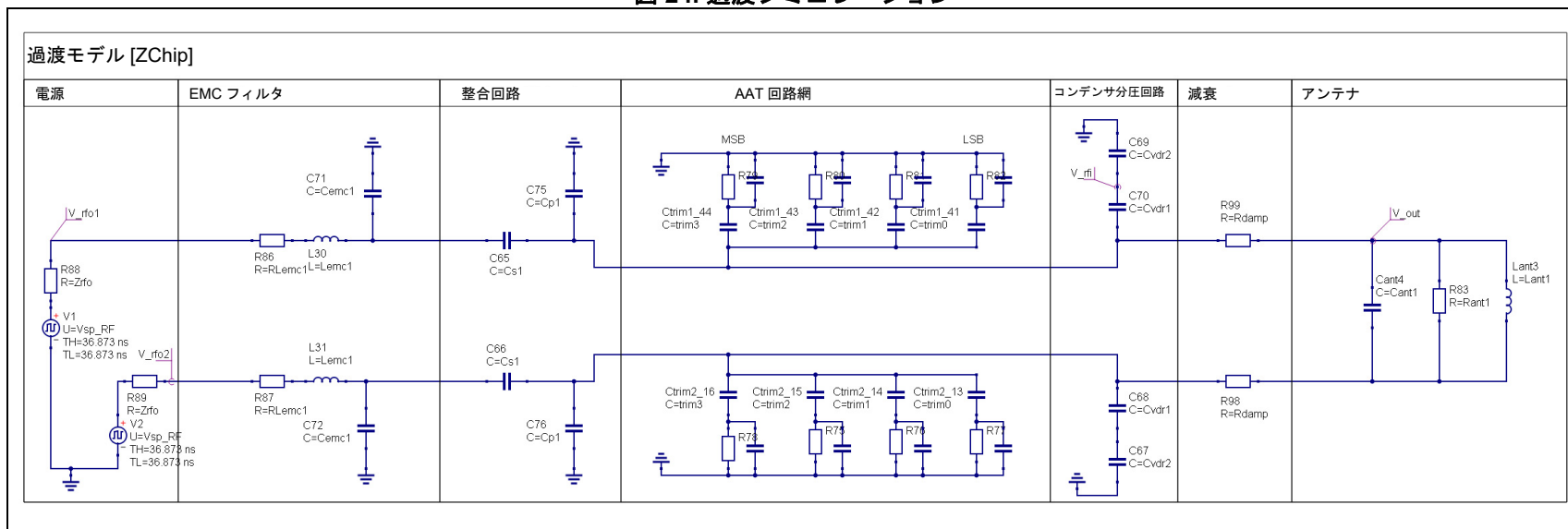
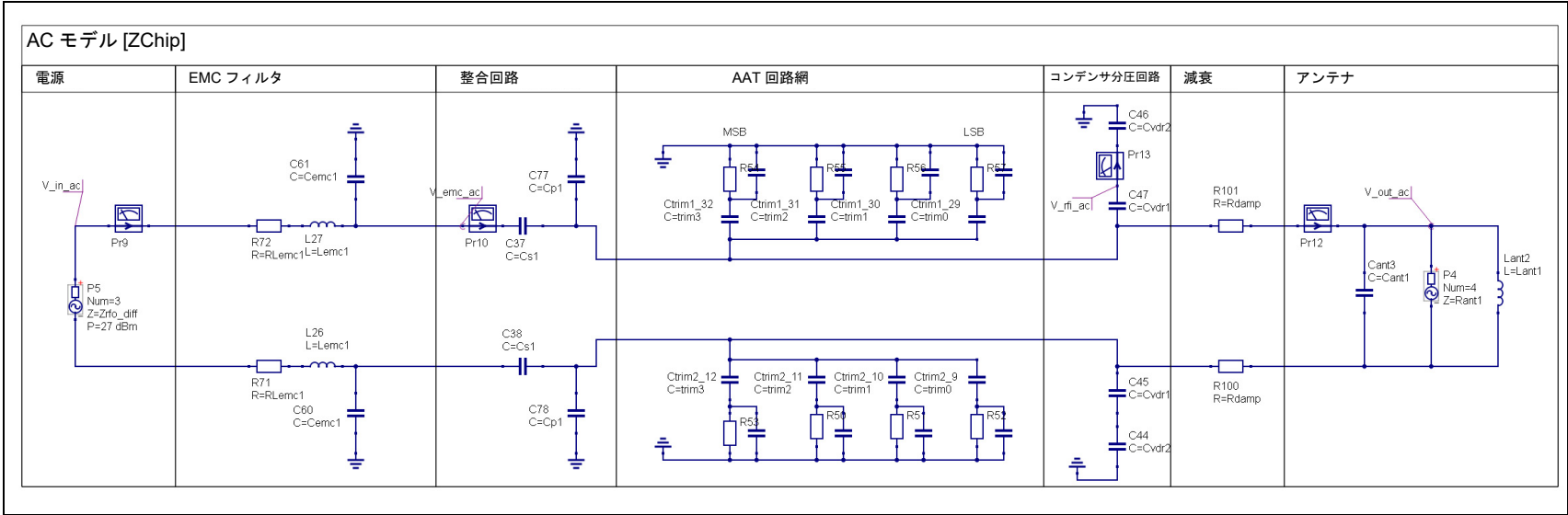


図 25. ACシミュレーション



過渡モデルは、2つの周期的な矩形波電圧パルス源によって駆動されます。電源のそれぞれが、1つのシングルエンドのドライバ段になっています。ドライバ段の出力抵抗は、R88とR89を設定することで規定できます（差動出力抵抗 = $2 \times R88 = 2 \times R89$ ）。

ACモデルを使用して、通常動作時の整合回路をシミュレートします。したがって、AC電源の電源インピーダンスは、チップインピーダンスと相互に関連している必要があります。このシミュレーションでは、順方向反射係数（S11）と順方向透過係数（S21）に加えて、位相や振幅の特性も計算できます。最後に結果が新しいタブに表示されます。パラメータ値のスweepなどの詳しいシミュレーションも実行できます。

6.2.2 結果

伝達関数dB [S11]とdB [S21]は、Eqn4で計算します（図 26の"S-Parameter Equations"ボックス）。この式は、ACシミュレーションモデルのポート3とポート4を使用します。
dB [S11]は、RFOxピンにおける反射電力を表します。ST25R3911Bのドライバ段と整合回路の間の整合を改善すれば、反射する電力が減少します。今回の例では、出力抵抗を差動構成の3 Ωとし、整合回路のインピーダンスを
 $15.97 - j0.042 \Omega$ に調整しています。

図 26. シミュレーションと式の定義

Simulations

AC-Simulation

Transientsimulation

S-Parameter Simulation

AC1

TR1

SP1

Type=lin

Type=lin

Type=lin

Start=1 MHz

Start=0

Start=1 MHz

Stop=28 MHz

Stop=4 us

Stop=30 MHz

Points=1001

Points=1024

Points=1001

Noise=no

Component- Values

Gleichung

Gleichung

Gleichung

Gleichung

Gleichung

Eqn17

Eqn20

Eqn22

Eqn18

Eqn23

Zmatch=50

Lemc1=270 n

Cs1=202 p

Cvd1=10 p

Cant1=6.94 p

Zchip=3

RLemc1=0.5

Cp1=149 p

Cvd2=150 p

Lant1=929 n

Zchiphalf=1.5

Cemc1=680 p

Rdamp=3.27

Rant1=2758

AnalogSupplyVoltage=4.5

AC Equations

Gleichung

Gleichung

Eqn7

Eqn5

magZin=mag((V_in_ac.v)/Pr13.i)

phaseZin=phase((V_in_ac.v)/Pr9.i)

phaseCapDiff=phase((V_rf_ac.v)/Pr13.i)

phaseDiff=phaseCapDiff - phaseZin+180

phaseZemc=phase((V_emc_ac.v)/Pr9.i)

phaseZout=phase((V_out_ac.v)/Pr9.i)

Gleichung

Eqn3

mag_V_out=mag((V_out_ac.v))

Antenna - Trim

Gleichung

Gleichung

Gleichung

Eqn10

Eqn9

Eqn8

trim3=56 p

Ctrimpara3=1.5 p

Rontrim3=5e5

trim2=27 p

Ctrimpara2=1.5 p

Rontrim2=5e5

trim1=12 p

Ctrimpara1=1.5 p

Rontrim1=5e5

trim0=5.6 p

Ctrimpara0=1.5 p

Rontrim0=5e5

on = 14; off = 5e5

on = 25; off = 5e5

on = 50; off = 5e5

on = 100; off = 5e5

Capacitive Voltage Divider

Gleichung

Eqn2

V_rfin=V_rf.Vt + 1.5

Impedance Calculation

Gleichung

Eqn1

Ztoz=yvalue(itoz[S[1,1],P1.Z],13560000)

S-Parameter Equations

Gleichung

Gleichung

Eqn4

Eqn24

dB_S11=dB(S[3,3])

myphase=phaseDiff

dB_S21=dB(S[4,3])

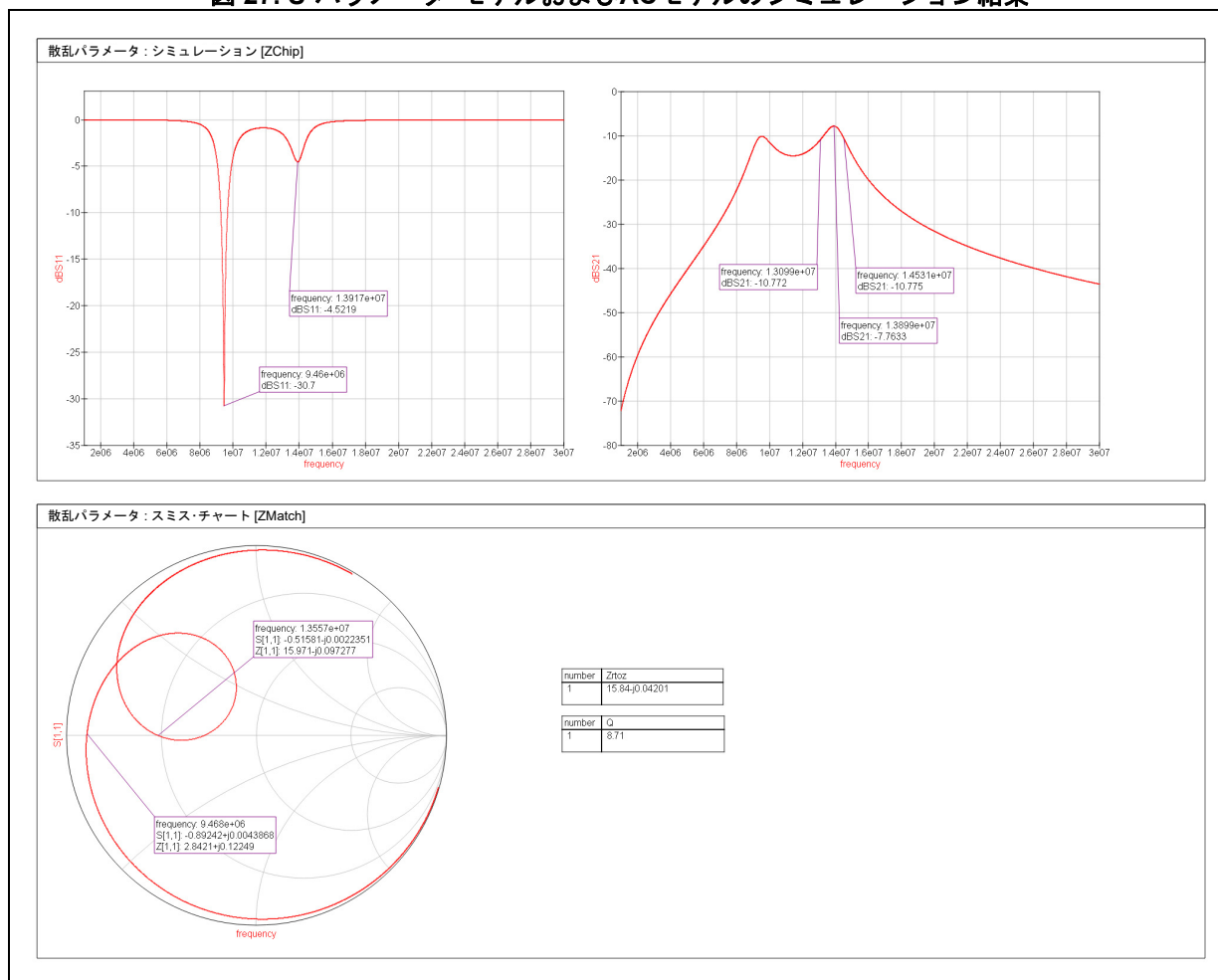
mymag=mag((V_rf_ac.v))

Eqn16

Q=xvalue(dBS21,max(dBS21))/(abs(xvalue(dBS21,(max(dBS21)-3))-(xvalue(dBS21,max(dBS21)))))*2)

図 27に示す順方向透過係数は、周波数に対する減衰の変化を示します。スミス・チャートには、整合回路とアンテナをまとめた公称抵抗が周波数に対して変化する様子が表示されます。曲線が実数軸と交わる位置では、虚数成分がゼロになって回路は共振状態になります。今回の例では、整合回路の共振周波数の1つが13.57 MHzになります。この周波数における回路の複素抵抗は $15.97 - j0.042 \Omega$ です。公称抵抗が50 Ωであるため、このグラフはVNAによる測定結果と一致すると考えられます。

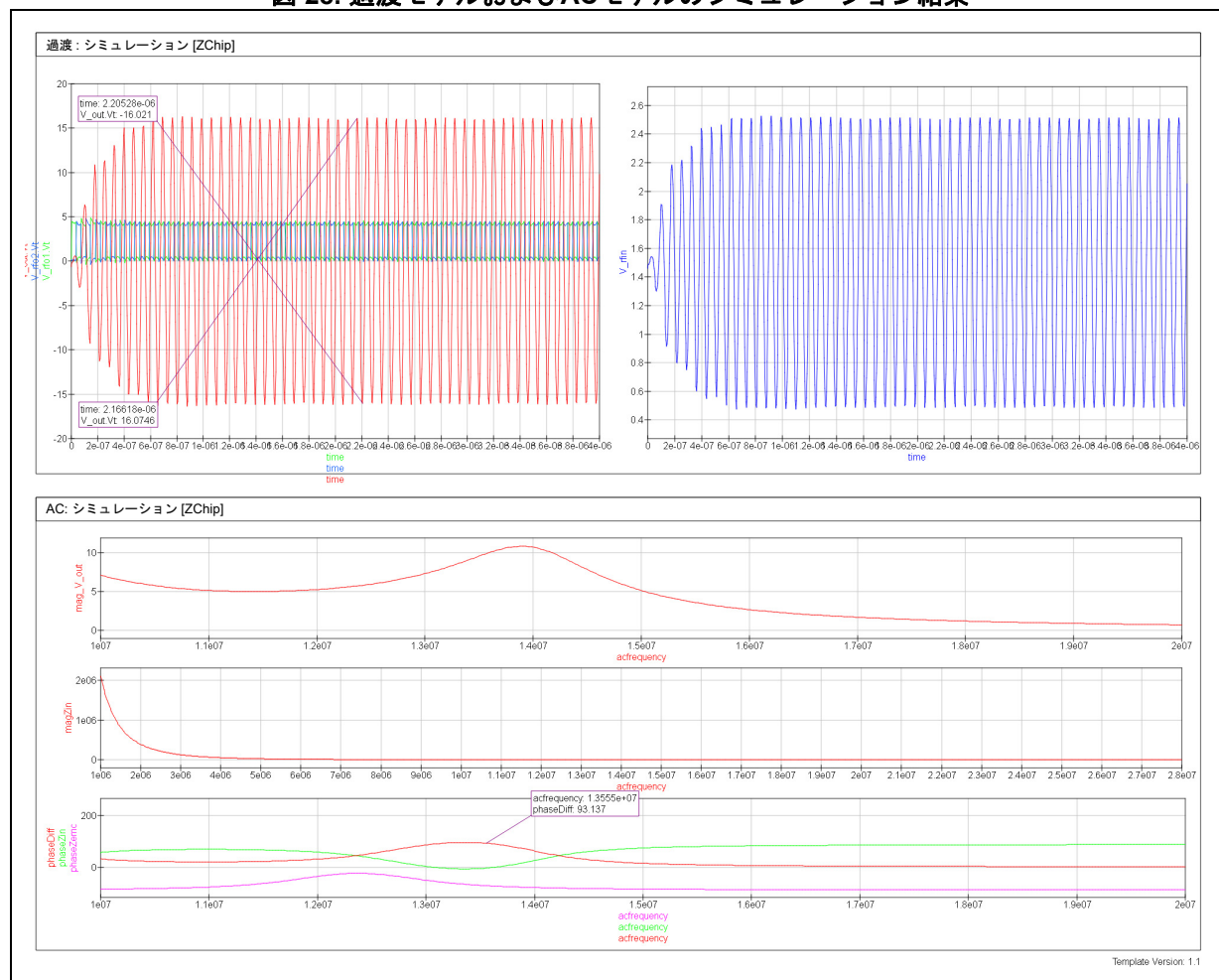
図 27. S-パラメータ・モデルおよびACモデルのシミュレーション結果



Q値シミュレーションの結果は、dB [S21]の結果から計算されます。

過渡シミュレーションの結果から、アンテナ電圧とRFlxピン電圧の波形を確認できます。Eqn2 (図 26 の"Capacitive Voltage Divider"ボックス) は、RFlxピンの電圧が、AGD (アナログ基準電圧) のレベルに向けてどの程度分圧されているかを記述する式です。入力電圧は3 V_{PP}を超えないことが必要です。図 28 の下部には、アンテナ電圧の振幅と整合インピーダンスのほか、RFOxとRFlxピンとの位相差 (phaseDiff) も表示されています。

図 28. 過渡モデルおよびACモデルのシミュレーション結果



6.3 整合回路の挙動

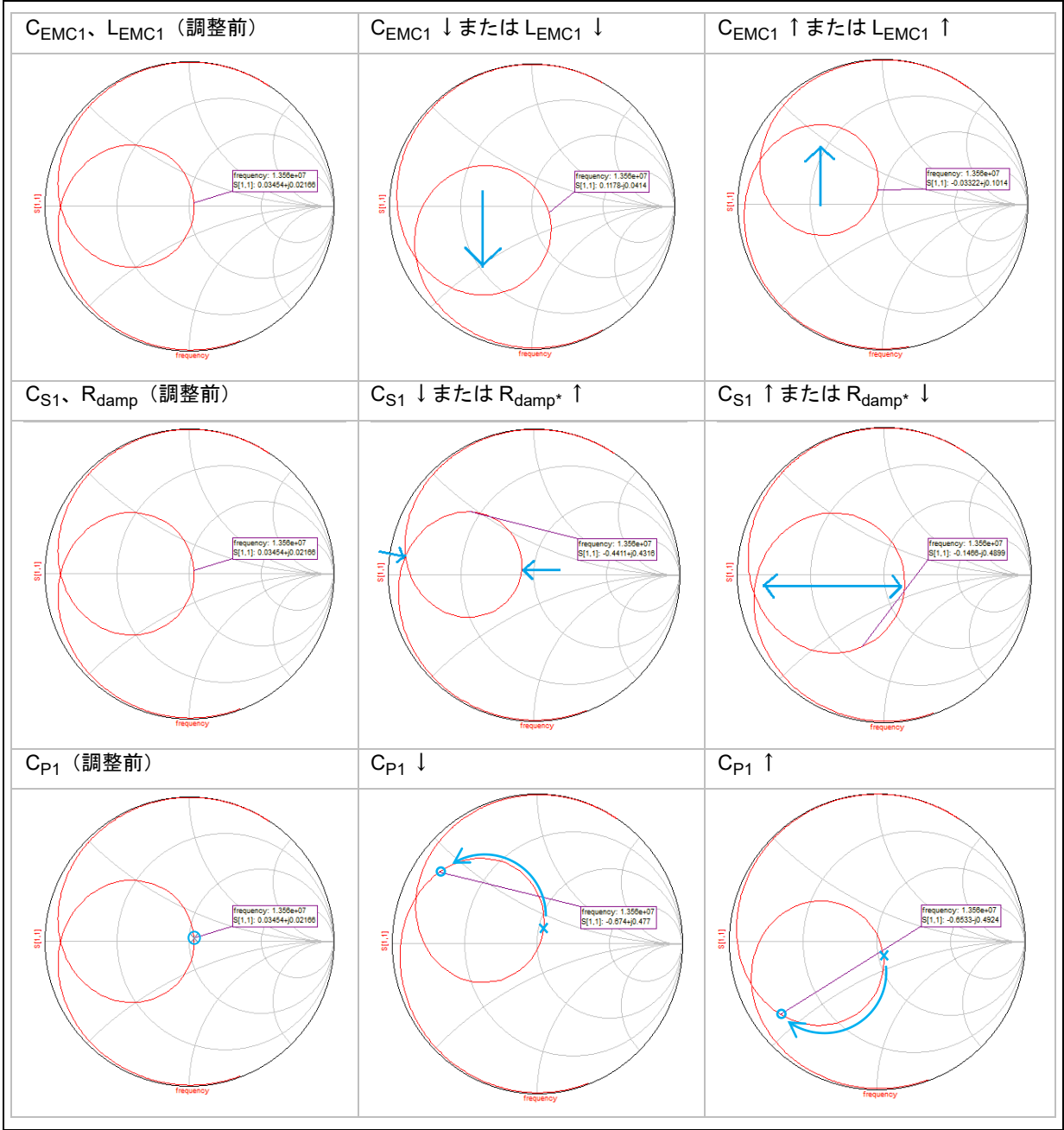
シミュレーションが必ず現実と一致するとは限らないため、何らかの微調整が必要になる場合があります。

図 29は、回路定数の一部を変更すると整合回路がどのように振る舞うかを示しています。

この図が示す R_{damp} の挙動は、直列抵抗の構成でのみ見られることに注意が必要です。並列の減衰抵抗を使用した場合は、これと逆になります。

部品の1つを変更すると、その変更による直接の影響以外の影響も発生することがあります。たとえば、直列コンデンサの容量値を変更すると共振サイクルの直径が変化しますが、並列コンデンサの容量値を変更した場合と同様に共振周波数自体も変化します。

図 29. 整合回路の微調整



7 設計検証

ここでは、設計したアンテナの検証方法を検討し、タイミング・パラメータ、Q値、目標整合インピーダンスの測定方法について説明します。

7.1 PCDのRFアナログ・パラメータの測定

リーダ・システムの適切な動作および相互運用性を実現するには、すべての測定を所定の規格（例：ISO14443やEMVなどの非接触ICカード規格）に従って実施する必要があります。たとえば、ISO14443の非接触ICカード規格に従って試験するには、ISO/IEC10373-6で規定されているISO基準PICCを使用する必要があります。

RF信号伝送パラメータをオシロスコープのループで検証しても、得られるのは信号波形の初期的な様相のみで、規格に対して有意な、もしくは比較検証可能な結果は一切得られません。

図 30、図 31、図 32に、それぞれ106 Kb/sのType A、106 Kb/sのType B、Felica™の信号を、基準PICCで測定したスナップショットを示します。

図 30. ISO 14443 Type Aの波形測定

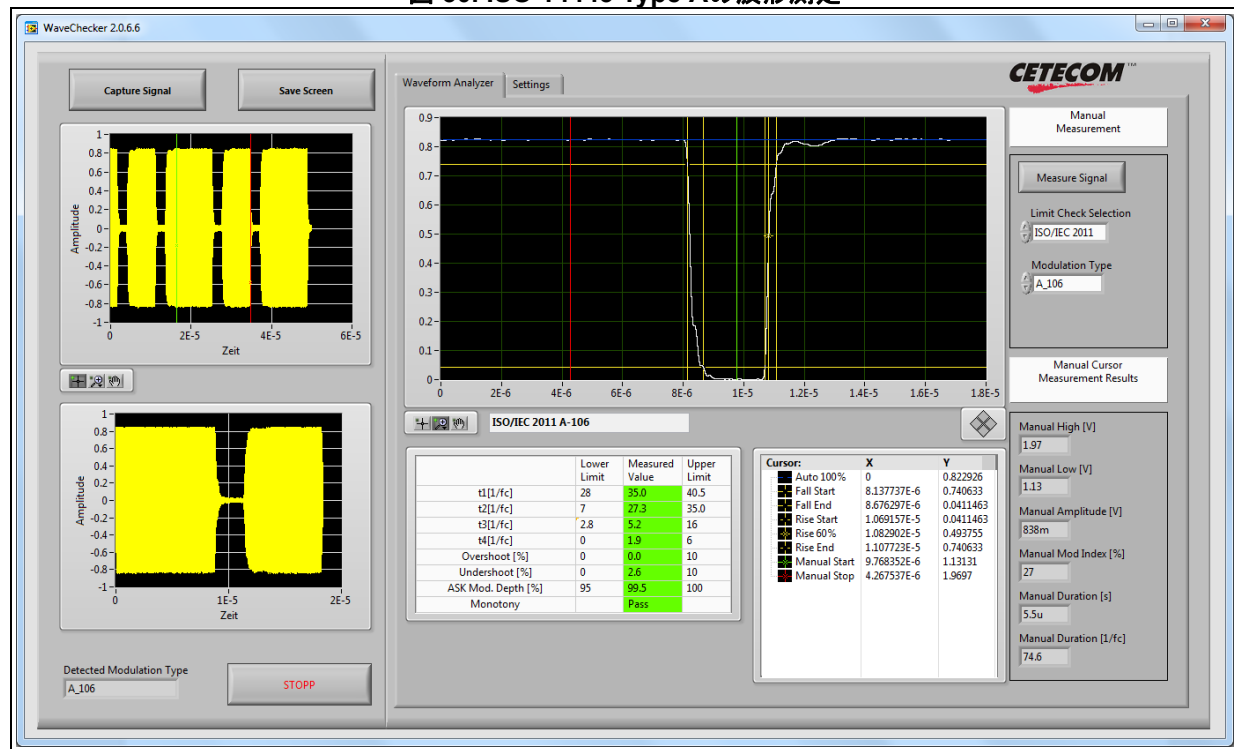


図 31. ISO 14443 Type Bの波形測定

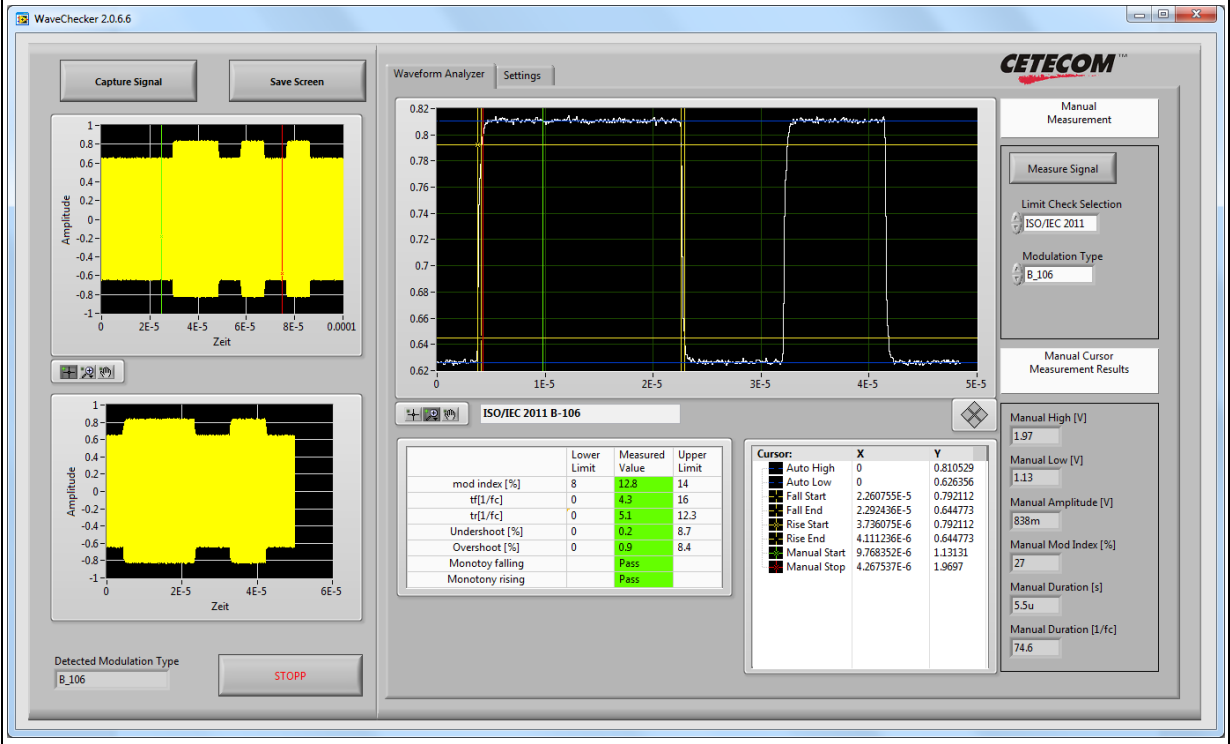
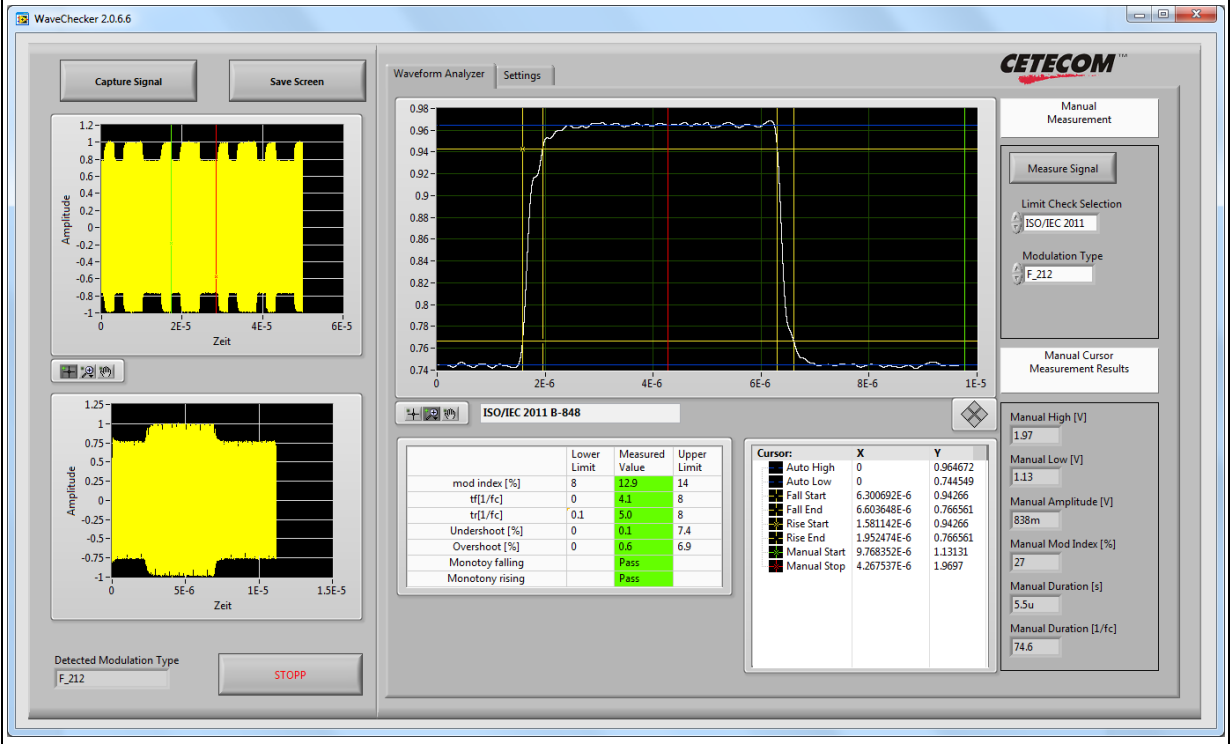


図 32. Felica™の波形測定



7.2 時間ドメインでのQ値の検証

立ち上がりエッジと立ち下がりエッジに対する共振回路のエンベロープは、指数関数を使用して次のように計算できます。

$$Q_f = 2 \pi f_{\text{work}} [(t_1 - t_2) / (\ln 0.9 - \ln 0.05)]$$

$$Q_r = 2 \pi f_{\text{work}} [t_3 / (\ln 0.9 - \ln 0.05)]$$

総合的なQ値は、 Q_f と Q_r の平均値である $Q = (Q_f + Q_r) / 2$ として得られます。

7.3 周波数ドメインでのQ値の検証

ベクトル・ネットワーク・アナライザ（VNA）とISO10373-6のClass 1～Class 3の較正用コイルを使用してQ値を測定できます。

以下の手順を実行します。

1. ネットワーク・アナライザを約10 MHz～20 MHzの周波数スイープで較正します。
2. S11の測定値をLog MAGフォーマットで表示します。
3. 較正用コイルをVNAに接続します。
4. "Short"条件でコイルを較正し、"Z: 反射特性"に変換表示します。
5. マーカー 1を設定し、帯域幅/Q値測定を有効にします。
6. 測定コイル上にPCDアンテナを設置します。

注： リーダを接続して通電状態にしている場合は、VNAポートに大きな電力が伝送されないように、レジスタ0x27を0xFFに設定していることを確認してください。大電力が伝送されるとVNAを破損する恐れがあります。

7. リーダのGUIに表示されるレジスタ・マップ上で、適切なトリミング値に調整します（レジスタ0x21）。
8. 動作中のチップ抵抗を模した3 Ωの抵抗をRFOピン間に接続します。
9. "Max Search"を押して、マーカーをPCDアンテナの共振周波数ピークに合わせます。


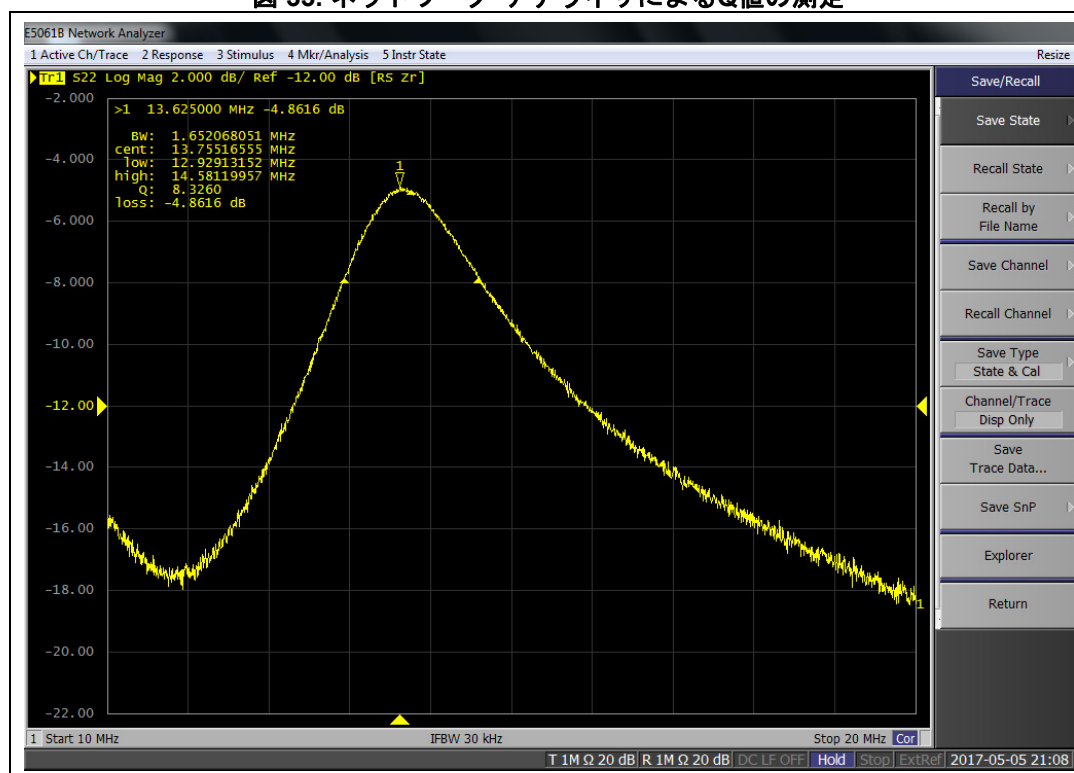
 33に、このような測定の結果を示します。

図 33. ネットワーク・アナライザによるQ値の測定



7.4 目標整合インピーダンスの測定

リーダ・システムの整合インピーダンスは、アンテナを最終的な設置場所に置いて測定する必要があります。この測定には、[セクション 4.1](#)の説明に従って設定したネットワーク・アナライザが必要です。

注：リーダを接続している場合は、VNAポートに大きな電力が伝送されないように、レジスタ0x27を0xFFに設定していることを確認してください。

リーダのGUIに表示されるレジスタ・マップ上で、適切なトリミング値に調整します（レジスタ0x21）。

[図 34](#)に示すように、目標整合インピーダンスが差動トポロジで測定されます。

7 VNA

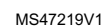


図 35に、この測定の結果を示します。シミュレーション結果と良好に一致しています。

8 結論

本稿では、ST25R3911B-DISCOボードの設計を例に挙げ、NFCリーダー・デバイスの基本的な設計プロセスを解説しました。

このプロセスは、リーダーの出力電力の規定や、整合回路に使用するEMCインダクタなどの回路定数の指定で効果的です。また、アンテナ・パラメータの測定や、整合回路の計算およびシミュレーション手順も取り上げました。

最後のセクションでは、整合回路を適切に規定していることを確認する、基本的な設計検証の手順を解説しました。

9 改版履歴

表 4. 文書改版履歴

日付	版	変更内容
2017年8月16日	1	初版発行
2017年10月03日	2	文書タイトル、はじめに、セクション 3: アンテナ・インタフェース段を更新。 表 1: 適合デバイスを追加

表 5. 日本語版文書改版履歴

日付	版	変更内容
2019年9月	1	日本語版 初版発行

重要なお知らせ（よくお読み下さい）

STMicroelectronics NV およびその子会社（以下、ST）は、ST製品及び本書の内容をいつでも予告なく変更、修正、改善、改定及び改良する権利を留保します。購入される方は、発注前にST製品に関する最新の関連情報を必ず入手してください。ST製品は、注文請書発行時点で有効なSTの販売条件に従って販売されます。

ST製品の選択並びに使用については購入される方が全ての責任を負うものとします。購入される方の製品上の操作や設計に関してSTは一切の責任を負いません。

明示又は黙示を問わず、STは本書においていかなる知的財産権の実施権も許諾致しません。

本書で説明されている情報とは異なる条件でST製品が再販された場合、その製品についてSTが与えたいかなる保証も無効となります。

STおよびSTロゴはSTMicroelectronicsの商標です。その他の製品またはサービスの名称は、それぞれの所有者に帰属します。

本書の情報は本書の以前のバージョンで提供された全ての情報に優先し、これに代わるものです。

この資料は、STMicroelectronics NV並びにその子会社(以下ST)が英文で記述した資料（以下、「正規英語版資料」）を、皆様のご理解の一助として頂くためにSTマイクロエレクトロニクス㈱が英文から和文へ翻訳して作成したものです。この資料は現行の正規英語版資料の近時の更新に対応していない場合があります。この資料は、あくまでも正規英語版資料をご理解頂くための補助的参考資料のみにご利用下さい。この資料で説明される製品のご検討及びご採用にあたりましては、必ず最新の正規英語版資料を事前にご確認下さい。ST及びSTマイクロエレクトロニクス㈱は、現行の正規英語版資料の更新により製品に関する最新の情報を提供しているにも関わらず、当該英語版資料に対応した更新がなされていないこの資料の情報に基づいて発生した問題や障害などにつきましては如何なる責任も負いません。

© 2019 STMicroelectronics - All rights reserved