



## ST25DV02K-W1 ST25DV02K-W2

### 2KビットEEPROM内蔵NFC/RFIDダイナミック・タグIC 最大2本のPWM出力機能付き

データシート



## 特徴

### パルス幅変調出力

- 最大2本の独立出力
  - ST25DV02K-W1はPWM出力 x1
  - ST25DV02K-W2はPWM出力 x2
- 488 Hzから31250 Hz
- 62.5 nsのパルス幅分解能:
  - 488 Hzにおける15 ビット分解能から
  - 31.25 kHzにおける9 ビット分解能まで
- 精度:温度範囲全体に対して±10%
- 外付け水晶不要
- 電源電圧1.8 ~ 5.5 V、RFインタフェース（リーダライタ磁界）のみではPWM使用不可
- 独立プッシュ・プル出力
  - 出力あたり最大4 mAの駆動能力
  - 低消費電力かつノイズ制約のあるアプリケーションのための調整可能出力駆動段
- RF インタフェースによって制御される PWM パラメータの動作中更新

### RFインタフェース（NFC）

- ISO/IEC 15693とNFC Forum Type 5タグ準拠
- ISO/IEC 15693の変調、符号化、サブキャリアモード、データレートにすべて対応
- 単一および複数のブロック読取り
- 内蔵同調キャパシタンス: 28.5 pF

## メモリ

- 2KbitのEEPROM
- 4xバイトのブロックでアクセス可能
- 標準書込み時間5 ms（1ブロック）
- データ保持: 40年
- 書込みサイクル耐久性:
  - 85°Cにおける書込みサイクル10万回

## データ保護

- 32/64 ビットパスワードに基づく柔軟性のある保護機能を備えた、最大4個の独立メモリエリア（PWM制御レジスタエリアを含む）
- システム設定: 32ビットパスワードによる書込み保護
- 認証・真贋判定用のTruST25™デジタル署名機能

## 温度範囲

- 40 ~ +85°C（RFインタフェース）
- 40 ~ +105°C（PWMインタフェース）

## パッケージ

- 8 ピンパッケージ
- ECOPACK2®（RoHS適合）



## 目次

<b>1</b>	<b>説明</b>	<b>9</b>
1.1	ブロック図	9
1.2	パッケージ	10
<b>2</b>	<b>信号説明</b>	<b>11</b>
2.1	パルス幅変調出力 (PWM1)	11
2.2	パルス幅変調出力 (PWM2)	11
2.3	PWM 電源 (VCC)	11
2.4	PWM グラウンドリファレンス (VSS)	11
2.5	アンテナコイル (AC0、AC1)	11
<b>3</b>	<b>パワー・マネージメント</b>	<b>12</b>
3.1	有線インタフェース	12
3.2	RF インタフェース	13
3.3	RF と PWM ブートの優先度	13
<b>4</b>	<b>メモリ・マネージメント</b>	<b>14</b>
4.1	メモリ構成	14
4.2	ユーザメモリ	15
4.3	システム設定メモリ	17
<b>5</b>	<b>固有の特徴</b>	<b>18</b>
5.1	パルス幅変調出力	19
5.1.1	パルス幅変調レジスタ	19
5.1.2	パルス幅変調機能の説明	21
5.2	データ保護	26
5.2.1	データ保護レジスタ	26
5.2.2	パスワードとセキュリティセッション	30
5.2.3	ユーザメモリの保護	32
5.2.4	システム設定メモリ保護	32
5.3	TruST25™ デジタル署名	33
5.4	デバイスパラメータレジスタ	33

<b>6</b>	<b>RF 動作</b>	<b>36</b>
6.1	RF 通信	36
6.1.1	ISO/IEC 15693 デバイスに対するアクセス	36
6.2	RF プロトコル	37
6.2.1	説明	37
6.2.2	対応状態	37
6.2.3	モード	39
6.2.4	リクエストフォーマット	40
6.2.5	リクエストフラグ	40
6.2.6	レスポンスフォーマット	42
6.2.7	レスポンスフラグ	42
6.2.8	レスポンスとエラーコード	43
6.3	タイミングの定義	43
6.4	RF コマンド	45
6.4.1	Inventory	46
6.4.2	Stay Quiet	47
6.4.3	Read Single Block	47
6.4.4	Write Single Block	49
6.4.5	Lock block	50
6.4.6	Read Multiple Blocks	52
6.4.7	Select	53
6.4.8	Reset to Ready	54
6.4.9	Write AFI	55
6.4.10	Lock AFI	56
6.4.11	Write DSFID	58
6.4.12	Lock DSFID	59
6.4.13	Get System Info	60
6.4.14	Get Multiple Block Security Status	61
6.4.15	Read Configuration	63
6.4.16	Write Configuration	64
6.4.17	Write Password	66
6.4.18	Present Password	67
<b>7</b>	<b>固有識別子 (UID)</b>	<b>70</b>

<b>8</b>	<b>デバイスパラメータ</b> .....	<b>71</b>
8.1	最大定格 .....	71
8.2	RF 電氣的パラメータ .....	72
8.3	PWM 電氣的パラメータ .....	73
<b>9</b>	<b>パッケージ情報</b> .....	<b>75</b>
9.1	SO8N パッケージ情報 .....	75
9.2	TSSOP8 パッケージ情報 .....	76
<b>10</b>	<b>発注情報</b> .....	<b>77</b>
<b>11</b>	<b>改版履歴</b> .....	<b>78</b>

## 表の一覧

表 1.	信号名	10
表 2.	ユーザメモリ 4x 領域の構成	16
表 3.	ユーザメモリ 3x 領域の構成	16
表 4.	システム設定メモリマップ	17
表 5.	PWM1_CTRL	19
表 6.	PWM2_CTRL	20
表 7.	PWM_CFG	21
表 8.	PWM 出力パラメータ	22
表 9.	PWM 出力分解能	22
表 10.	A1SA	26
表 11.	A2SA	27
表 12.	APSA	27
表 13.	LOCK_CFG	28
表 14.	AREA0/1/2 と PWM_CTRL の LOCK_BLOCK	28
表 15.	PWD_PWM	28
表 16.	PWD_A1	29
表 17.	PWD_A2	29
表 18.	PWD_CFG	29
表 19.	セキュリティセッションのタイプ	30
表 20.	LOCK_DSFDID	33
表 21.	LOCK_AFI	34
表 22.	DSFDID	34
表 23.	AFI	34
表 24.	IC_REF	34
表 25.	UID	35
表 26.	Request_flags による ST25DV02K-W1/2 の応答	38
表 27.	一般リクエストフォーマット	40
表 28.	リクエストフラグ 1~4 の定義	40
表 29.	inventory_flag (ビット 3) = 0 の場合のリクエストフラグ 5~8	41
表 30.	inventory_flag (ビット 3) = 1 の場合のリクエストフラグ 5~8	41
表 31.	一般レスポンスフォーマット	42
表 32.	レスポンスフラグ 1~8 の定義	42
表 33.	レスポンスエラーコードの定義	43
表 34.	タイミング値	44
表 35.	コマンドコード	45
表 36.	Inventory リクエストフォーマット	46
表 37.	Inventory レスポンスフォーマット	46
表 38.	Stay Quiet リクエストフォーマット	47
表 39.	Read Single Block リクエストフォーマット	48
表 40.	Error_flag がセットされていない場合の Read Single Block レスポンスフォーマット	48
表 41.	ブロックセキュリティ状態	48
表 42.	Error_flag がセットされている場合の Read Single Block レスポンスフォーマット	48
表 43.	Write Single Block リクエストフォーマット	49
表 44.	Error_flag がセットされていない場合の Write Single Block レスポンスフォーマット	49
表 45.	Error_flag がセットされている場合の Write Single Block レスポンスフォーマット	49
表 46.	Lock block リクエストフォーマット	50
表 47.	Error_flag がセットされていない場合の Lock block レスポンスフォーマット	51
表 48.	Error_flag がセットされている場合の Lock single block レスポンスフォーマット	51
表 49.	Read Multiple Block リクエストフォーマット	52

表 50.	Error_flag がセットされていない場合の Read Multiple Block レスponseフォーマット	52
表 51.	ブロックセキュリティ状態	52
表 52.	Error_flag がセットされている場合の Read Multiple Block レスponseフォーマット	52
表 53.	Select リクエストフォーマット	53
表 54.	Error_flag がセットされていない場合の Select Block レスponseフォーマット	53
表 55.	Error_flag がセットされている場合の Select レスponseフォーマット	54
表 56.	Reset to Ready リクエストフォーマット	54
表 57.	Error_flag がセットされていない場合の Reset to Ready レスponseフォーマット	54
表 58.	Error_flag がセットされている場合の Reset to Ready レスponseフォーマット	55
表 59.	Write AFI リクエストフォーマット	55
表 60.	Error_flag がセットされていない場合の Write AFI レスponseフォーマット	56
表 61.	Error_flag がセットされている場合の Write AFI レスponseフォーマット	56
表 62.	Lock AFI リクエストフォーマット	57
表 63.	Error_flag がセットされていない場合の Lock AFI レスponseフォーマット	57
表 64.	Error_flag がセットされている場合の Lock AFI レスponseフォーマット	57
表 65.	Write DSFID リクエストフォーマット	58
表 66.	Error_flag がセットされていない場合の Write DSFID レスponseフォーマット	58
表 67.	Error_flag がセットされている場合の Write DSFID レスponseフォーマット	58
表 68.	Lock DSFID リクエストフォーマット	59
表 69.	Error_flag がセットされていない場合の Lock DSFID レスponseフォーマット	59
表 70.	Error_flag がセットされている場合の Lock DSFID レスponseフォーマット	59
表 71.	Get System Info リクエストフォーマット	60
表 72.	Error_flag がセットされていない場合の Get System Info レスponseフォーマット	60
表 73.	Error_flag がセットされている場合の Get System Info レスponseフォーマット	61
表 74.	Get Multiple Block Security Status リクエストフォーマット	62
表 75.	Error_flag がセットされていない場合の Get Multiple Block Security Status レスponseフォーマット	62
表 76.	ブロックセキュリティ状態	62
表 77.	Error_flag がセットされている場合の Get Multiple Block Security Status レスponseフォーマット	62
表 78.	Read Configuration リクエストフォーマット	63
表 79.	Error_flag がセットされていない場合の Read Configuration レスponseフォーマット	63
表 80.	Error_flag がセットされている場合の Read Configuration レスponseフォーマット	63
表 81.	Write Configuration リクエストフォーマット	64
表 82.	Error_flag がセットされていない場合の Write Configuration レスponseフォーマット	65
表 83.	Error_flag がセットされている場合の Write Configuration レスponseフォーマット	65
表 84.	Write Password リクエストフォーマット	66
表 85.	Error_flag がセットされていない場合の Write Password レスponseフォーマット	67
表 86.	Error_flag がセットされている場合の Write Password レスponseフォーマット	67
表 87.	Present Password リクエストフォーマット	68
表 88.	Error_flag がセットされていない場合の Present Password レスponseフォーマット	68
表 89.	Error_flag がセットされている場合の Present Password レスponseフォーマット	68
表 90.	UID format	70
表 91.	絶対最大定格	71
表 92.	RF 特性	72
表 93.	PWM 特性	73
表 94.	SO8N – 8 ピン、4.9 x 6 mm、プラスチック SOP、本体幅 150 ミル、パッケージ機械的データ	75
表 95.	TSSOP8 – 8 ピン Thin Shrink SOP、3 x 6.4 mm、0.65 mm ピッチ、パッケージ機械的データ	76
表 96.	発注情報の仕組み	77
表 97.	文書改版履歴	78
表 98.	日本語版文書改版履歴	78

## 図の一覧

図 1.	ブロック図.....	9
図 2.	ST25DV02K-W1/28 ピンパッケージの接続.....	10
図 3.	ST25DV02K-W1/2 パワーアップ / ダウンシーケンス.....	12
図 4.	RF パワーアップ・シーケンス.....	13
図 5.	メモリ構成.....	14
図 6.	PWM 出力.....	21
図 7.	PWM 出力の変化.....	23
図 8.	PWM 出力ドライバのトリミング.....	24
図 9.	PWM 出力の RF インタフェースとの共存.....	24
図 10.	PWM 応答.....	24
図 11.	PWM 出力の変化.....	25
図 12.	セキュリティセッション・マネージメント.....	31
図 13.	ST25DV02K-W1/2 プロトコルタイミング.....	37
図 14.	ST25DV02K-W1/2 状態遷移図.....	39
図 15.	VCD と ST25DV02K-W1/2 の間の Stay Quiet フレーム交換.....	47
図 16.	VCD と ST25DV02K-W1/2 の間の Read Single Block フレーム交換.....	49
図 17.	VCD と ST25DV02K-W1/2 の間の Write Single Block フレーム交換.....	50
図 18.	VCD と ST25DV02K-W1/2 の間の Lock single block フレーム交換.....	51
図 19.	VCD と ST25DV02K-W1/2 の間の Read Multiple Block フレーム交換.....	53
図 20.	VCD と ST25DV02K-W1/2 の間の Select フレーム交換.....	54
図 21.	VCD と ST25DV02K-W1/2 の間の Reset to Ready フレーム交換.....	55
図 22.	VCD と ST25DV02K-W1/2 の間の Write AFI フレーム交換.....	56
図 23.	VCD と ST25DV02K-W1/2 の間の Lock AFI フレーム交換.....	57
図 24.	VCD と ST25DV02K-W1/2 の間の Write DSFID フレーム交換.....	59
図 25.	VCD と ST25DV02K-W1/2 の間の Lock DSFID フレーム交換.....	60
図 26.	VCD と ST25DV02K-W1/2 の間の Get System Info フレーム交換.....	61
図 27.	VCD と ST25DV02K-W1/2 の間の Get Multiple Block Security Status フレーム交換.....	63
図 28.	VCD と ST25DV02K-W1/2 の間の Read Configuration フレーム交換.....	64
図 29.	VCD と ST25DV02K-W1/2 の間の Write Configuration フレーム交換.....	65
図 30.	VCD と ST25DV02K-W1/2 の間の Write Password フレーム交換.....	67
図 31.	VCD と ST25DV02K-W1/2 の間の Present Password フレーム交換.....	69
図 32.	VCC および PWM_CFG/PWMx_DRIVE による最高温度における RON 標準値の変動.....	74
図 33.	SO8N – 8 ピン、4.9 x 6 mm、プラスチック SOP、本体幅 150 ミル、パッケージ概要.....	75
図 34.	TSSOP8 – 8 ピン Thin Shrink SOP、3 x 6.4 mm、0.65 mm ピッチ、パッケージ概要.....	76



## 1 説明

ST25DV02K-W1/2は2Kビットの電氣的消去可能メモリ（EEPROM）を搭載したNFC/RFIDタグICデバイスです。

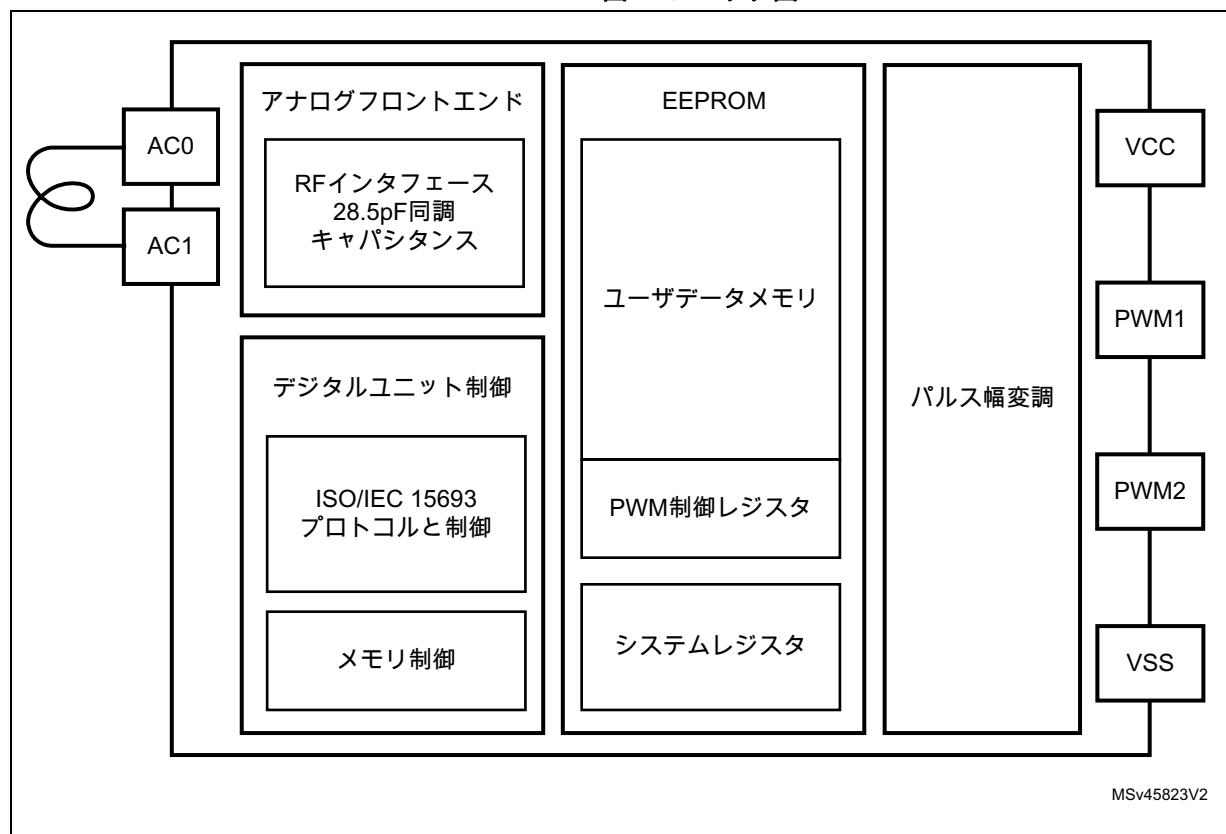
インタフェースを2種備えています。1本目のインタフェースは最大2本の独立パルス幅変調（PWM）出力信号で、2本目は外部のリーダライタ磁界（以下、RFフィールド、または、フィールド）により起電するパッシブRFIDです。

PWM出力はブート時に設定され、RFを通じて動作中に更新可能です。RFとPWMは電源が独立しており、それぞれスタンドアロン・モードで動作可能です。

ST25DV02K-W1/2にはユーザデータとして256バイト（64ブロック）のメモリが搭載されています。このメモリはRFインタフェースを通じてアクセス可能であり、ISO/IEC 15693仕様またはNFC Forum Type 5 Tag仕様に準拠しています。

### 1.1 ブロック図

図 1. ブロック図



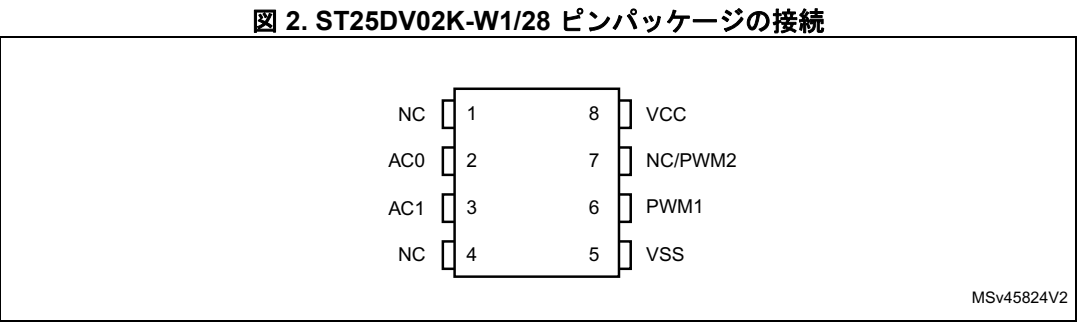
注： PWM2 は ST25DV02K-W2 でのみ使用できます。

1.2      パッケージ

- ST25DV02K-W1/2は2種類の異なるパッケージで提供されます。
- SO8N
  - TSSOP8

表 1. 信号名		
信号名	機能	方向
AC0	アンテナ・コイル	I/O
AC1	アンテナ・コイル	I/O
V <sub>CC</sub>	PWM電源	電源
PWM1	PWM出力	出力
PWM2 <sup>(1)</sup>	PWM出力	出力
V <sub>SS</sub>	グラウンド	-

1.    ST25DV02K-W2 でのみ使用可能です。



## 2 信号説明

### 2.1 パルス幅変調出力（PWM1）

この信号はパルス幅変調（PWM）出力を生成します。プッシュ・プル出力信号で、 $V_{SS}$ と $V_{CC}$ の間で駆動されます。PWM1出力は、ディスエーブルされている限りハイインピーダンス状態となっています。

### 2.2 パルス幅変調出力（PWM2）

この信号はパルス幅変調出力です。プッシュ・プル出力信号で、 $V_{SS}$ と $V_{CC}$ の間で駆動されます。PWM2はPWM1から独立しています。PWM2出力は、ST25DV02K-W2でのみ使用可能であり、ディスエーブルされている限りハイインピーダンス状態となっています。

### 2.3 PWM電源（ $V_{CC}$ ）

PWM出力を動作させるためには、このピンを外部DC電源に接続する必要があります。

PWM電源はRF NFCタグ部分から独立しています。NFCタグは、 $V_{CC}$ 電源がいずれの状態であっても動作します。その一方で、PWM出力は、RFフィールドの状態が何であれ、 $V_{CC}$ 電源が供給されると直ちに動作します。

### 2.4 PWMグラウンドリファレンス（ $V_{SS}$ ）

$V_{SS}$ は $V_{CC}$ ピンとPWMピンのリファレンスとなります。

### 2.5 アンテナコイル（AC0、AC1）

これらの入力、ST25DV02K-W1/2デバイスを外部コイルに接続する目的専用で使用されます。他のDCまたはACの経路をAC0またはAC1に接続しないことを推奨します。

正しくチューニングすることで、ISO/IEC 15693プロトコルとISO 18000-3モード1プロトコルを使ってデバイスに電源を供給してアクセスを行うためにコイルが使用されます。

## 3 パワー・マネージメント

### 3.1 有線インタフェース

#### 動作電源 $V_{CC}$

期待する範囲（クロック安定性、ジッタ）のPWM出力を保証するためには、規定範囲 [ $V_{CC}(\min)$ 、 $V_{CC}(\max)$ ] 内の有効で安定な $V_{CC}$ 電圧が印加される必要があります。安定したDC電源電圧を維持するためには、 $V_{CC}/V_{SS}$ パッケージピン近傍に適切なコンデンサ（通常、10nFの桁のコンデンサ + 100pFの桁のコンデンサ）を用いて、 $V_{CC}$ ラインのデカップリングを行うことを推奨します。

#### パワーアップ条件

電源がオンになると、 $V_{CC}$ は $V_{SS}$ から $V_{CC}$ に上昇します。 $V_{CC}$ の立ち上がり時間は、1V/ $\mu$ sよりも大幅に高速であってはなりません。

パワーアップ時（ $V_{CC}$ の連続的上昇）、 $V_{CC}$ がパワー・オン・リセット閾値電圧に到達すると直ちに、ST25DV02K-WはPWMブートに入ります。

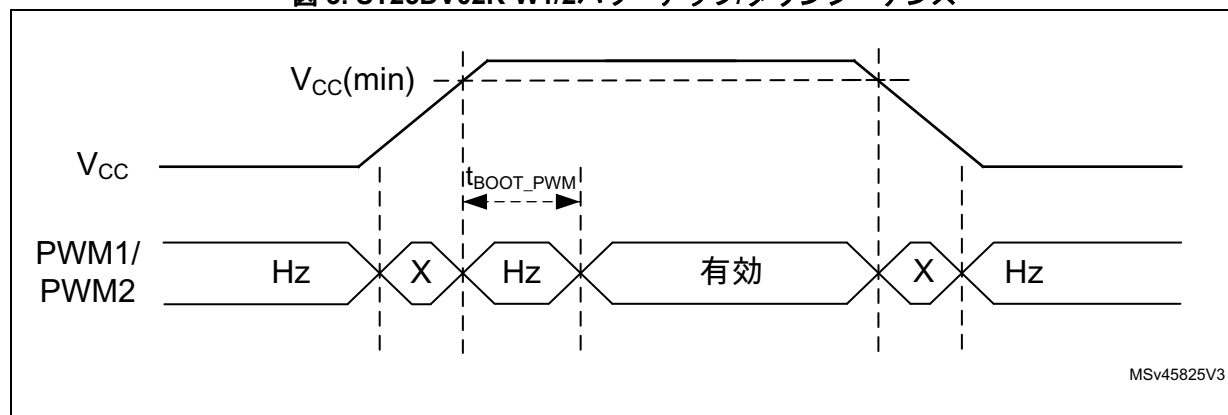
PWMブートを完了させて有効なPWM出力信号を得るために、 $t_{boot\_PWM}$ 時間が適用されます。

EEPROMに対してRFインタフェースからアクセスする場合には、PWMブートは、EEPROMアクセスの終了を待って開始します。

#### パワーダウン条件

パワーダウン時（ $V_{CC}$ の連続的減少）、 $V_{CC}$ がパワー・オン・リセット閾値電圧未満まで下がった直後から、PWM出力状態は保証されなくなります。

図 3. ST25DV02K-W1/2パワーアップ/ダウンシーケンス



1. RFインタフェースがオフである場合に有効です。オンである場合には、[セクション 3.3 : RFとPWMブートの優先度](#)に記載された優先度が適用されます。

## 3.2 RFインタフェース

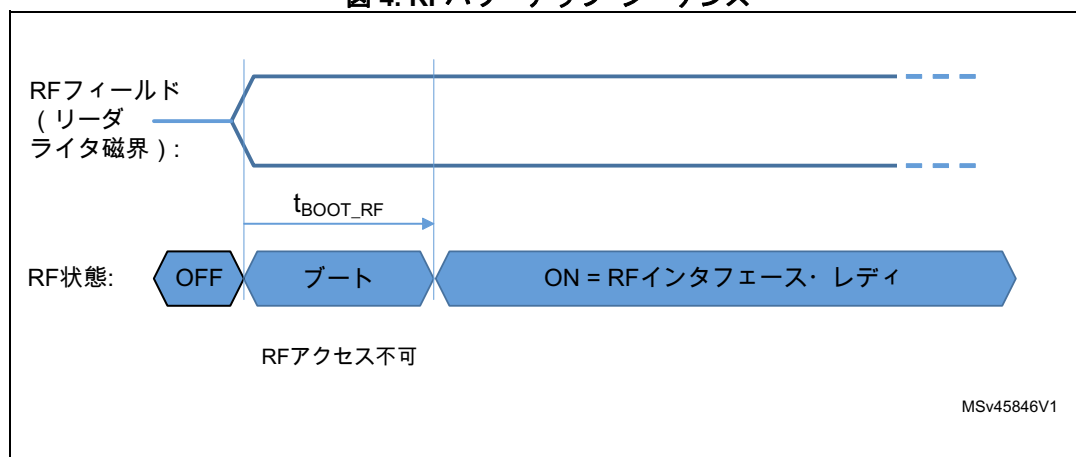
### RFモードでセットされたデバイス

RF回路を確実に正しくブートするためには、少なくとも $t_{RF\_ON}$ の時間だけ変調を行わずにRFフィールドをオンにする必要があります。この時間までは、ST25DV02K-W1/2は受信したすべてのRFコマンドを無視します。(図 4: RFパワーアップ・シーケンスを参照)。

### RFモードでリセットされたデバイス

RF回路を確実に正しくリセットするためには、少なくとも $t_{RF\_OFF}$ の時間だけRFフィールドをオフにする必要があります。

図 4. RFパワーアップ・シーケンス



1. PWM電源 ( $V_{CC}$ ) が $t_{boot\_PWM}$ 以降安定している場合に有効です。そうではない場合には、[セクション 3.3: RFとPWMブートの優先度](#)に記載された優先度が適用されます。

## 3.3 RFとPWMブートの優先度

RFインタフェースとPWMインタフェースは独立しています。ただし、以下のようなブート優先度が適用されます。

- RFがブート中またはRFが使用中にPWMブート ( $V_{CC}$  立ち上がりエッジ) が発生した場合には、RFブートの終了までまたはRF動作の終了 (EOF) までPWMブートは遅延させられます。
- PWMがブート中にRFブート (フィールドオン) が発生した場合には、PWMブートが完了するまでRFブートは遅延させられます。
- PWM動作中 (PWM出力信号が有効) にRFブート (フィールドオン) が発生した場合には、RFブートは[セクション 3.2: RFインタフェース](#)に記述されているように開始します。

**注:** PWMブートの前 ( $V_{CC}$  電源がオフで安定) もしくはPWMブートの完了の後 ( $V_{CC}$  電源がオンで安定) にRFシーケンス (RFフィールドオン、RFコマンドの設定、RFフィールドオフ) を実行することをお勧めします。

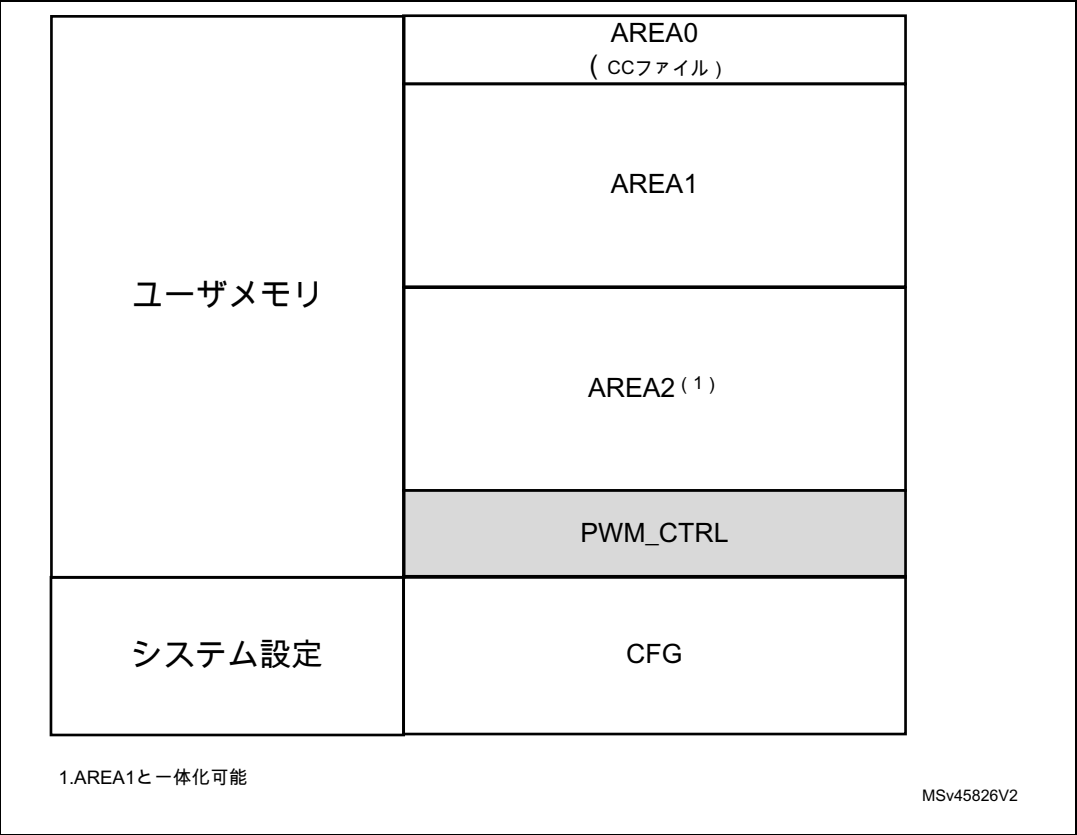
## 4      メモリ・マネージメント

### 4.1    メモリ構成

ST25DV02K-W1/2のメモリは、次のように構成されています。

- ユーザメモリ: 4.2章に記載されている4つの異なる領域から構成されています。これにはユーザデータ用の領域、PWM制御用の領域、ならびに、必要時にNFC T5 CCファイルを格納する領域が含まれています。
- システム設定メモリ:      各種の設定レジスタから構成されており、デバイス設定レジスタ、ISO15693 AFIレジスタとDSFIDレジスタも含まれています。これには、UIDレジスタと各種の保護レジスタも含まれます。詳細については、4.3章を参照してください。

図 5. メモリ構成



## 4.2 ユーザメモリ

ユーザメモリは、アドレス0から始まる4バイトのブロック（ページ）としてアドレス指定されます。

ユーザメモリのブロックは、IC製造工程ですべて00hに初期化されます。

ST25DV02K-W1/2のユーザメモリ領域は、次のように定義されています。

- AREA0はアドレス00hから始まります。常に読取り可能な1ブロック（4バイト）から構成されており、ロック可能です。AREA0は、NFC Type 5形式に則ったCCファイルの内容のためのものです。ただし、NFC Type 5に合致している必要のないアプリケーションでは、このブロックをどのように使っても構いません。
- AREA1はアドレス01hから始まります。31ブロック（124バイト）から構成されています。専用の1x32ビット長パスワードによって、読取りや書込みを制限できます。AREA1はユーザデータ専用です。
- AREA2はアドレス20hから始まります。32ブロック（128バイト）から構成されています。専用の1x32ビット長パスワードによって、読取りや書込みを制限できます。AREA2はユーザデータ専用です。

**注：** AREA1とAREA2は、63ブロック（252バイト）の単一領域に統合可能であり、1x64ビット長パスワードによって読取り禁止や書込み禁止に設定できます。

- PWM CTRL領域はアドレスF8hから始まります。2ブロック（PWM 1本あたり1ブロック）から構成されており、PWM制御（Enable、Period値、Pulse Width値）専用です。32ビット長パスワードによって、独立して読取りや書込みを制限できます。

領域の定義は固定しており、変更できません（AREA1とAREA2の統合を除く）。

表 2および表 3に上記のユーザ領域モードを示します。

表 2. ユーザメモリ4x領域の構成

ブロックアドレス (16進)	データビット[31:1]	コメント	RFコマンド
0	ユーザ0 (4xバイト)	AREA0 = CCファイル (NFC T5アプリケーションの場合)	Read Single Block Read Multiple Blocks Write Single Block
1	ユーザ領域 (124xバイト)	AREA1	
2			
...			
1E			
1F			
20	ユーザ領域 (128xバイト)	AREA2	
...			
...			
...			
3F			
-	-	-	
F8	PWM1 制御	PWM_CTRL	
F9	PWM2 制御		

表 3. ユーザメモリ3x領域の構成

ブロックアドレス (16進)	データビット[31:0]	コメント	RFコマンド
0	ユーザ0（4xバイト）	AREA0 = CCファイル （NFC T5アプリケーションの場合）	Read Single Block Read Multiple Blocks Write Single Block
1	ユーザ領域（252xバイト）	AREA2と統合されたAREA1	
2			
...			
1E			
1F			
20			
...			
...			
...			
3F			
-	-	-	
F8	PWM1 制御	PWM_CTRL	
F9	PWM2 制御		



## 4.3 システム設定メモリ

ユーザメモリの他に、ST25DV02K-W1/2にはシステム構成メモリの中に位置するレジスタのセットが含まれています。レジスタの内容はブートシーケンス中に読み取られ、ST25DV02K-W1/2の基本的な動作が定義されます。

これらのレジスタの一部は、レジスタのアドレスとして機能する識別子を用いて、Read Configuration コマンドとWrite Configuration コマンドでアクセス可能です。

表 4 に、アクセス可能性（読み取り/書き込み）と関連する条件を含む、システム設定レジスタの完全なマップを示します。詳細は、関係するレジスタの説明表に記載されています。

表 4. システム設定メモリマップ

RFアクセス		静的レジスタ	
アドレス	タイプ	名前	機能
00h	RW <sup>(1)</sup>	表 10 : A1SA	AREA1セキュリティ属性
01h	RW <sup>(1)</sup>	表 11 : A2SA	AREA2セキュリティ属性
02h	RW <sup>(1)</sup>	表 12 : APSA	領域PWM_CTRLセキュリティ属性
03h	RW <sup>(1)</sup>	表 7 : PWM_CFG	PWM設定とRFインタフェースとの共存
04h	RW <sup>(1)</sup>	表 13 : LOCK_CFG	設定レジスタの永久ロック
N/A	R <sup>(2)</sup> W <sup>(3)</sup>	表 14 : AREA0/1/2とPWM_CTRLのLOCK_BLOCK	ブロックの書き込み保護（1ブロックあたり1xロックビット）
N/A	WO <sup>(4)</sup>	表 20 : LOCK_DSFDID	DSFDIDロック状態
NA	WO <sup>(5)</sup>	表 21 : LOCK_AFI	AFIロック状態
N/A	RW <sup>(4)</sup>	表 22 : DSFDID	DSFDID値
N/A	RW <sup>(5)</sup>	表 23 : AFI	AFI値
N/A	RO	表 24 : IC_REF	ICリファレンス値
NA	RO	表 25 : UID	固有識別子（UID、8 バイト）
N/A	WO <sup>(6)</sup>	表 15 : PWD_PWM	PWM制御領域のセキュリティセッションパスワード（4バイト）
N/A	WO <sup>(6)</sup>	表 16 : PWD_A1	ユーザAREA1のセキュリティセッションパスワード（4バイト）
N/A	WO <sup>(6)</sup>	表 17 : PWD_A2	ユーザAREA2のセキュリティセッションパスワード（4バイト）
N/A	WO <sup>(6)</sup>	表 18 : PWD_CFG	設定のセキュリティセッションパスワード（4バイト）

1. RF 設定セキュリティセッションがオープンされていて、設定がロックされていない（LOCK\_CFG レジスタが0）場合に、書き込みアクセスが許可されています。
2. LOCK\_BLOCKの内容は、ブロックのブロックセキュリティ状態を読み取ることによってのみ読み取り可能です。
3. ブロックがロック済みではない（対応するセキュリティセッションがオープンされている + 前のLOCK\_BLOCKコマンドによってブロックがロック済みではない）場合の書き込みアクセス
4. 前のLOCK\_DSFDIDコマンドによってDSFDIDがロック済みではない場合の書き込みアクセス
5. 前のLOCK\_AFIコマンドによってAFIがロック済みではない場合の書き込みアクセス
6. 対応するセキュリティセッションがオープンされている場合に限る書き込みアクセス

## 5 固有の特徴

ST25DV02K-W1/2は以下の特徴を備えています。

- パルス幅変調出力
- データ保護
- TruST25™ デジタル署名
- デバイスパラメータレジスタ

これらの一部では、制御レジスタがシステム設定領域の中にあり、Read\_ConfigurationコマンドまたはWrite\_Configurationコマンドを使用する必要があります。設定パスワード (PWD\_CFG) の提示によってアクセス権が許可されており、(LOCK\_CFG=1によって) システム設定がロック済みではない場合にのみ、更新が可能です。

設定レジスタに有効な書込みアクセスがあると、新しい設定が直ちに適用されます。

## 5.1 パルス幅変調出力

ST25DV02K-W1/2は、パルス幅変調（PWM）出力を最大2本備えています。この章では、各PWMの設定方法と使用方法を説明します。

### 5.1.1 パルス幅変調レジスタ

表 5. PWM1\_CTRL<sup>(1)</sup>

RF	コマンド	Read Single Block（コマンドコード20h）@F8h Read Multiple Blocks（コマンドコード23h）@F8h Lock Single Block（コマンドコード22h）@F8h Write Single Block（コマンドコード21h）@F8h	
	タイプ	APSAレジスタの内容、ブロックロックステータス、セキュリティロックステータス（オープンまたはクローズ）によってRとW保護可能	
ビット	名前	機能	ファクトリ 設定値
b14 ~ b0	PWM1_PERIOD	PWM Period値: PWM1出力信号の周期は、次の式から計算されます。 $Period = 'PWM1\_PERIOD' \times PWMres$ （表 93 : PWM 特性参照） PWM1_PERIODの値は、[512 : 32767]の範囲としてください。 <sup>(2)</sup>	0000h
b15	RFU	将来の使用のために予約済み。	0b
b30 ~ b16	PWM1_PULSEW	PWM Pulse Width値: PWM1出力信号のパルス幅の時間は、次の式から計算されます。 $Pulse\ Width = 'PWM1\_PULSEW' \times PWMres$ （表 93 : PWM 特性参照） PWM1_PULSEWの値は、[0 : 32767]の範囲としてください <sup>(2)</sup> 。	00000h
b31	PWM1_ENABLE	PWM出力信号のイネーブル	0b

1. PWM1\_CTRLレジスタについては、表 2 : ユーザメモリ4x領域の構成および表 3 : ユーザメモリ3x領域の構成を参照してください。
2. PWM1\_PERIODとPWM1\_PULSEWの値については、セクション 5.1.2 : パルス幅変調機能の説明を参照してください。

表 6. PWM2\_CTRL<sup>(1) (2)</sup>

RF	コマンド	Read Single Block (コマンドコード20h) @F9h Read Multiple Blocks (コマンドコード23h) @F9h Lock Single Block (コマンドコード22h) @F9h Write Single Block (コマンドコード21h) @F9h	
	タイプ	APSAレジスタの内容、ブロックロックステータス、セキュリティロックステータス（オープンまたはクローズ）によってRとW保護可能	
ビット	名前	機能	ファクトリ設定値
b14 ~ b0	PWM2_PERIOD	PWM Period値: PWM2出力信号の周期は、次の式から計算されます。 $Period = \text{'PWM2\_PERIOD'} \times PWMres$ (表 93 : PWM 特性参照) PWM2_PERIODの値は、[512 : 32767]の範囲としてください。 <sup>(3)</sup>	0000h
b15	RFU	将来の使用のために予約済み。	0b
b30 ~ b16	PWM2_PULSEW	PWM Pulse Width値: PWM2出力信号のパルス幅の時間は、次の式から計算されます。 $Pulse\ Width = \text{'PWM2\_PULSEW'} \times PWMres$ (表 93 : PWM 特性参照) PWM2_PULSEWの値は、[0 : 32767]の範囲としてください。 <sup>(3)</sup>	00000h
b31	PWM2_ENABLE	PWM出力信号のイネーブル	0b

1. PWM1\_CTRLレジスタについては、表 2 : ユーザメモリ4x領域の構成および表 3 : ユーザメモリ3x領域の構成を参照してください。
2. 単一PWMデバイスバージョン (ST25DV02K-W1) の場合、PWM2\_CTRLレジスタの値はファクトリ設定値 (全ビット = 0) のままとしてください。
3. PWM2\_PERIODとPWM2\_PULSEWの値については、セクション 5.1.2 : パルス幅変調機能の説明を参照してください。

表 7. PWM\_CFG<sup>(1)</sup>

RF	コマンド	Read Configuration (コマンドコードA0h) @03h Write Configuration (コマンドコードA1h) @03h	
	タイプ	常にR。設定セキュリティセッションがオープンされていて、設定がロックされていない場合にW。	
ビット	名前	機能	ファクトリ 設定値
b1 ~ b0	PWM1_DRIVE	PWM出力ドライバトリミング: – 00 : フルパワー出力が利用可能 – 01 : フルパワー出力の¾が利用可能	00b
b3 ~ b2	PWM2_DRIVE	– 10 : フルパワー出力の½が利用可能 – 11 : フルパワー出力の¼が利用可能	00b
b6 ~ b4	DUALITY_MNGT	PWMとRFインタフェースの共存 (両方のPWMに適用) : – 000 : PWM出力とRFインタフェースが完全に共存 – 1xx: RFコマンドの間はPWM出力はHiZ設定 <sup>(2)</sup> – 01x: RFコマンドの間は、PWM出力のパワーがフルパワーの¾に低下 <sup>(2)</sup> – 0x1: RFコマンドの間は (2)、PWMデューティサイクルはそのままPWM周波数がLow_Freq <sup>(3)</sup> 以下に低下	000b
b7	RFU	将来の使用のために予約済み。	0b

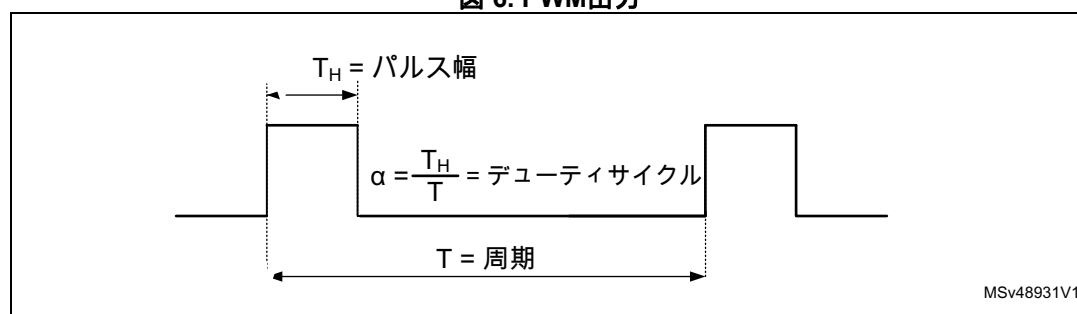
1. PWM\_CFGレジスタについては、表 4 : システム設定メモリマップを参照してください。
2. RFコマンド中とは、SOF (フレーム開始) からAnswerの終わりまでを指します。
3. セクション 8 : デバイスパラメータを参照してください。

## 5.1.2 パルス幅変調機能の説明

PWM出力は、次の2つのパラメータによって特徴が記述されます。

- 周期 (または周波数)
- 信号がHigh状態のときの時間%を示すデューティサイクル

図 6. PWM出力



PeriodとPulse Widthは、Enable信号とともにPWM出力の定義と制御に用いられ、PWM出力をHiZ状態とすることを可能とします。

PWM段には、V<sub>CC</sub>/V<sub>SS</sub>電源ピンから電源供給されます。RFインタフェースによって電源供給されるものではありません。PWMは、V<sub>CC</sub>/V<sub>SS</sub>ピンから電源が供給されている限り、RFインタフェースがオフであっても動作します。同様に、RFインタフェースはV<sub>CC</sub>/V<sub>SS</sub>電源がなくとも動作します。

PWMの出力段はプッシュプルとなっています。

$V_{CC}$ パワーオン/パワーオフと関係するPWM出力状態については、パワー・マネージメントの章を参照してください。

## PWM制御（PWM1\_CTRLとPWM2\_CTRL）


PWMを制御するレジスタは、専用パスワード（PWD\_PWM）とアクセス権レジスタ（APSA）で保護可能な、専用のPWM\_CTRLユーザ領域でアクセス可能です。PWM出力には、それぞれ専用の独立したPWM\_CTRLレジスタ（PWM1\_CTRLとPWM2\_CTRL）があります。

- PWM\_CTRLレジスタの内容

これによってユーザは、Period値とPulse Width値、Enableビットにアクセスできます。PeriodパラメータとPulse Widthパラメータは、各15ビットのPWMx\_PERIODとPWMx\_PULSEWにコード化されています。

PWM出力の状態は、以下の3個のパラメータから定義されます。

表 8. PWM出力パラメータ

PWM_EN	PWMx_PERIOD	PWMx_PULSEW	PWM出力状態	コメント
0	x	x	HiZ	無効
1	P [512 : 32767]	0	0	$< V_{OL}$
		$0 < W < P$		PWMデューティサイクル
		$\geq P$	1	$> V_{OH}$

内蔵オシレータによってPWM分解能がPWMresに固定されます（表 93 : PWM特性参照）。PWMの出力周期とパルス幅は、この分解能の値の倍数として定義されます。

- Period = PWMres x PWMx\_PERIOD
- Pulse Width = PWMres x PWMx\_PULSEW

PWM出力機能は、PWMx\_PERIODが512から32767までの範囲で保証されていますが、これはPeriodの範囲が32 usから2048 usまで（周波数範囲として31250 Hzから488.3 Hz）であることを示しています。この範囲におけるPWM出力の分解能は、次のとおりです。

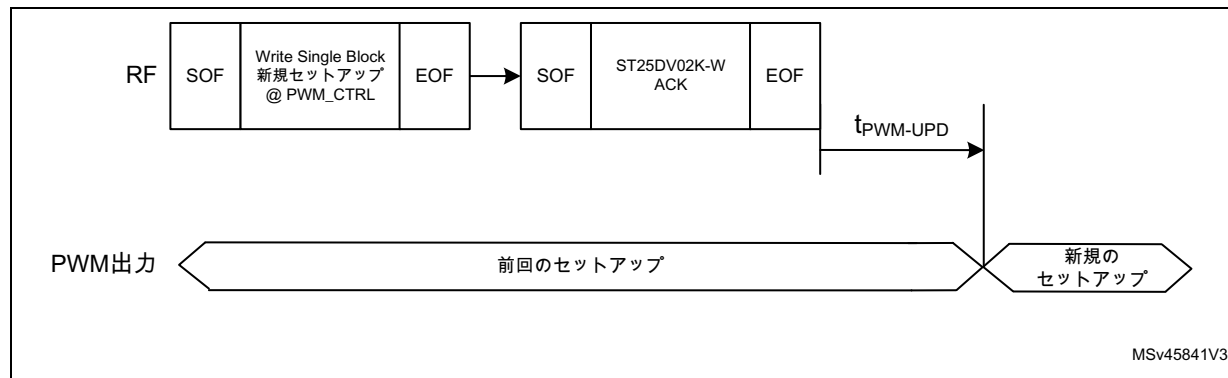
表 9. PWM出力分解能

PWM出力周波数 (Hz)	PWMx_PERIODに使用されるビット数	PWM分解能 = PWMx_PULSEWのコード化に利用できるビット数
31250	9	9
15625	10	10
7813	11	11
3906	12	12
1953	13	13
977	14	14
488	15	15

- PWM\_CTRLレジスタの更新

RFコマンド (Write Single Block @ F8h/F9hとACK応答) が正常に処理されてPWM\_CTRLレジスタが更新されると、関係するPWM出力が次のように変化します。

図 7. PWM出力の変化



PWM\_CTRLレジスタにはアンチ・ティアリングの仕組みはありません。PWM\_CTRLレジスタへの書き込みアクセスは、RFフィールドが安定しており、VCC状態が一定しているとき（オンまたはオフ）に行う必要があります。そうしないと、RF書き込み操作が正常に完了しないおそれがあり、レジスタの内容が失われたり破壊されたりして、別の書き込み操作が必要となることがあります。

## PWM設定 (PWM\_CFG)

PWMのオプションを設定するレジスタは、システム設定領域の中でアクセス可能です。

RF感度レベルが高く、（構造により）PWM出力によりスイッチングノイズが生成されるため、PWMインタフェースとRFインタフェースの共存を強化するために、さまざまなPWMパラメータの調整が水晶されます。

- PWM出力ドライバのトリミング

PWMプッシュプル出力段は、デフォルトで $I_{\text{MAX}}^{(a)}$ までの駆動が可能です。PWM\_CFGトリミングレジスタ（PWM1に対してはPWM\_CFGのビットb1 ~ b0、PWM2に対してはPWM\_CFGのビットb3 ~ b2）によって、アプリケーションがフルパワーを必要としない場合に、出力の駆動能力を独立して減らすことができます。

a. [セクション 8：デバイスパラメータ](#) を参照してください。

図 8. PWM出力ドライバのトリミング

PWM_CFG[1:0]/ PWM_CFG[3:2]/	PWM1/PWM2出力のドライブ能力（シンクとソース）
00b	$I_{MAX}^{(1)}$ （デフォルト設定）
01b	$I_{MAX}^{(1)}$ の75%
10b	$I_{MAX}^{(1)}$ の50%
11b	$I_{MAX}^{(1)}$ の25%

1. セクション 8：デバイスパラメータを参照してください。

- PWM出力のRFインタフェースとの共存

PWM出力とRFインタフェースの共存が不可能である場合、PWM\_CFG Duality\_Mngtレジスタ（PWM\_CFGのビットb6～b4）によってRFインタフェースに対するPWMノイズの影響を押さえて共存できるようにすることが可能です。このレジスタは、PWM1とPWM2両方に適用されます（適用可能な場合）。

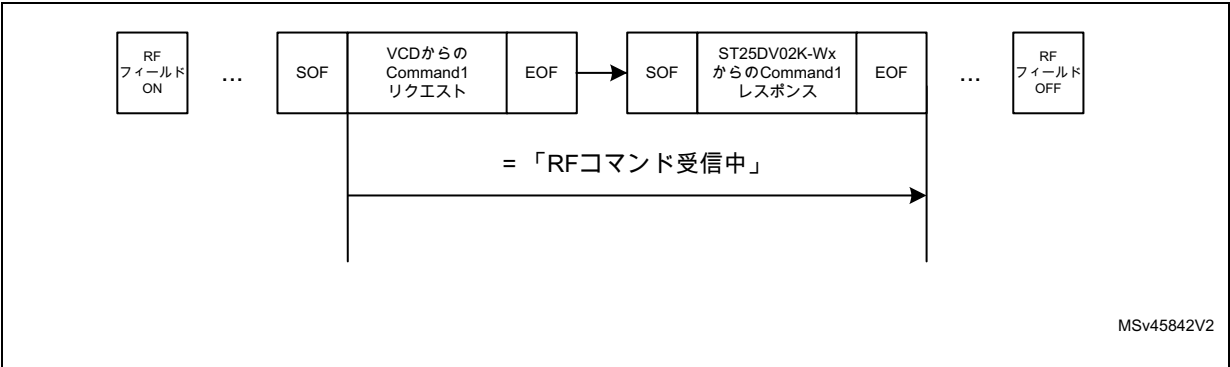
図 9. PWM出力のRFインタフェースとの共存

PWM_CFG[6:4]	共存設定
000b	PWMとRFは正常に同時に動作（デフォルト）
1xxb	RFコマンドの間はPWM出力をHiZ状態に設定します。
01xb	RFコマンドの間はPWM出力の駆動能力を最小パワーレベル（最大出力パワーレベルの25%）まで減少させます。
0x1b	（デューティサイクルは保ちながら）PWM出力周波数を減少させて規定値（Low_Freq、表 93：PWM特性参照）以下とし、VCD RF感度領域の外とします。このオプションは、PWM出力周波数が規定周波数値を上回っている場合にのみ適用されます。

「PWM出力をHiZ状態にする」は排他的なオプションですが、「PWM駆動能力の減少」と「周波数の減少」のオプションは必要であれば組み合わせ可能です。

共存オプションは、PWM出力信号への影響を最小限とするため、「RFコマンド中」にのみ適用されます。「RFコマンド中」の期間とは、リクエストコマンドのフレーム開始で始まり、対応する応答のフレーム終了までとして定義されます。

図 10. PWM応答

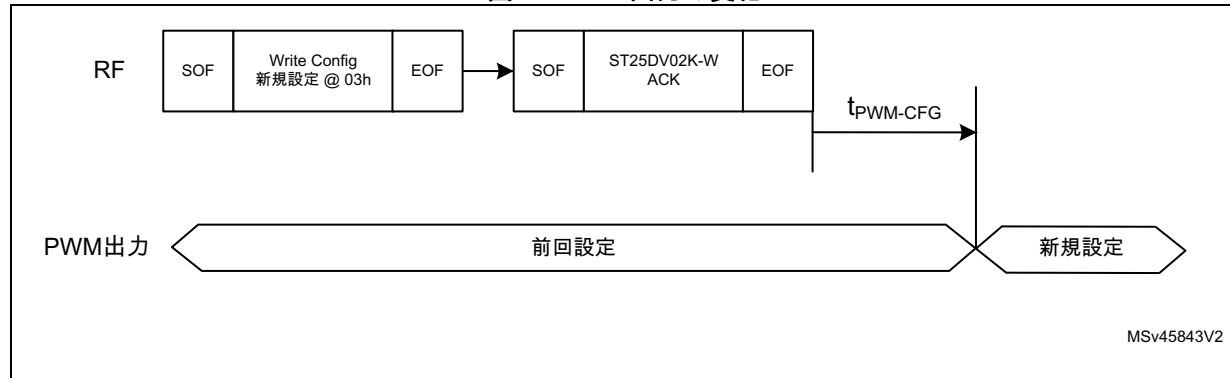




- PWM\_CFGレジスタの更新

RFコマンド（Write\_Config @ 03hとACK応答）が正常に処理されてPWM\_CFGレジスタが更新されると、PWM出力が次のように変化します。

図 11. PWM出力の変化



PWM\_CFGレジスタにはアンチ・ティアリングの仕組みはありません。PWM\_CFGレジスタへの書込みアクセスは、RFフィールドが安定しており、VCC状態が一定しているとき（オンまたはオフ）に行う必要があります。そうしないと、RF書込み操作が正常に完了しないおそれがあり、レジスタの内容が失われたり破壊されたりして、別の書込み設定操作が必要となることがあります。

## 5.2 データ保護

ST25DV02K-W1/2には、セキュリティセッションをアンロックするパスワードに基づく特別なデータ保護機構が備わっています。4 x 32ビット長パスワードがEEPROMに格納されており、その対象は以下のとおりです。

- AREA1のパスワード
- AREA2のパスワード (AREA1とAREA2が統合されている場合には、対応する領域は64ビット長パスワードによって保護されます)
- PWM制御領域のパスワード
- システム設定領域のパスワード

ユーザメモリを読み取りアクセスと書き込みアクセスから保護可能です。システム設定は、書き込みアクセスから常に保護されています。

以下のセクションに記載されているように、他のロック機構 (ロックブロック、ロックAFI、ロックDSFID) にも対応しています。

### 5.2.1 データ保護レジスタ

表 10. A1SA<sup>(1)</sup>

RF	コマンド	Read Configuration (コマンドコードA0h) @00h Write Configuration (コマンドコードA1h) @00h	
	タイプ	常にR。設定セキュリティセッションがオープンされていて、設定がロックされていない場合にW。	
ビット	名前	機能	ファクトリ 設定値
b1 ~ b0	RW_PROTECTION_A1	AREA1のアクセス権: 00 : 読み取りは常に許可 / 書き込みは常に許可 01 : 読み取りは常に許可 / AREA1ユーザセキュリティセッションがオープンされている (= 正しいAREA1パスワードが示されている) 場合にのみ書き込みを許可 10 : AREA1ユーザセキュリティセッションがオープンされている (正しいAREA1パスワードが示されている) 場合にのみ読み取りと書き込みを許可 11 : AREA1ユーザセキュリティセッションがオープンされている (正しいAREA1パスワードが示されている) 場合にのみ読み取りを許可 / 書き込みは常に禁止	00b
b2	MEM_ORG	ユーザメモリ分割: 0: ユーザメモリが4つの領域 (AREA0/1/2とPWM_CTRL) に分割 1: ユーザメモリが3つの領域 (AREA0/1とPWM_CTRL) に分割 = AREA1とAREA2は単一のAREA1に統合統合された領域の場合、アクセス権としてRW_PROTECTION_A1レジスタが適用されます。	1b
b7 ~ b3	RFU	-	00000b

1. A1SAレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 11. A2SA<sup>(1)</sup>

RF	コマンド	Read Configuration (コマンドコードA0h) @01h Write Configuration (コマンドコードA1h) @01h	
	タイプ	常にR。設定セキュリティセッションがオープンされていて、設定がロックされていない場合にW。	
ビット	名前	機能	ファクトリ 設定値
b1 ~ b0	RW_PROTECTION_A2	AREA2のアクセス権: 00 : 読取りは常に許可 / 書込みは常に許可 01 : 読取りは常に許可。AREA2ユーザセキュリティセッションがオープンされている (正しいAREA2パスワードが示されている) 場合にのみ書込みが許可 10 : AREA2ユーザセキュリティセッションがオープンされている (正しいAREA2パスワードが示されている) 場合にのみ読取りと書込みが許可 11 : AREA2ユーザセキュリティセッションがオープンされている (正しいAREA2パスワードが示されている) 場合にのみ読取りが許可 / 書込みは常に禁止 単一の AREA1 領域に統合された AREA1 + AREA2 の場合、RW_PROTECTION_A2ビットは使用されません。	00b
b7 ~ b2	RFU	-	00000b

1. A2SAレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 12. APSA<sup>(1)</sup>

RF	コマンド	Read Configuration (コマンドコードA0h) @02h Write Configuration (コマンドコードA1h) @02h	
	タイプ	常にR。設定セキュリティセッションがオープンされていて、設定がロックされていない場合にW。	
ビット	名前	機能	ファクトリ 設定値
b1 ~ b0	RW_PROTECTION_AP	領域PWM_CTRLアクセス権: 00 : 読取りと書込みは常に許可 01 : 読取りは常に許可。領域PWM_CTRLユーザセキュリティセッションがオープンされている (= 正しい領域PWM_CTRLパスワードが示されている) 場合にのみ書込みが許可 10 : 領域PWM_CTRLユーザセキュリティセッションがオープンされている (正しい領域PWM_CTRLパスワードが示されている) 場合にのみ読取りと書込みが許可 11 : 領域PWM_CTRLユーザセキュリティセッションがオープンされている (正しい領域PWM_CTRLパスワードが示されている) 場合にのみ読取りが許可。書込みは常に禁止	00b
b7 ~ b2	RFU	-	00000b

1. APSAレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 13. LOCK\_CFG<sup>(1)</sup>

RF	コマンド	Read Configuration (コマンドコードA0h) @04h Write Configuration (コマンドコードA1h) @04h	
	タイプ	常にR。設定セキュリティセッションがオープンされていて、設定がロックされていない場合にW。	
ビット	名前	機能	ファクトリ 設定値
b0	LOCK_CFG	ロック設定レジスタ: 0: 設定レジスタがアンロックされています。 1: 設定レジスタは永久に書き込みにロックされています。 Write_Configコマンドによってアクセス可能な設定レジスタのみ対象となります。パスワード、AFI、DSFID、ブロックロック、AFIロックとDSFIDロックは、この仕組みの対象ではありません。	0b
b7 ~ b1	RFU	-	0000000b

1. LOCK\_CFGレジスタについては、表 4: システム設定メモリマップを参照してください。

表 14. AREA0/1/2とPWM\_CTRLのLOCK\_BLOCK<sup>(1)</sup>

RF	コマンド	Read lock block	Read Block（コマンドコード20h）@ブロックアドレス Read Multi Block（コマンドコード23h）@ブロックアドレス Get Multi Block Security Status（コマンドコード2Ch）@ブロックアドレス	
		Write lock block	Lock single Block（コマンドコード22h）@ブロックアドレス	
	タイプ	常にR。対応するブロックがロックされていない場合にのみW。		
ビット	名前	機能		ファクトリ 設定値
N/A	LOCK_BLOCK	対応するブロックの書き込みアクセスのロック： 0：ブロックは書き込みではロックされません。 1：ブロックは書き込みで永久にロックされます。		0b

1. LOCK\_BLOCKレジスタについては、表 4: システム設定メモリマップを参照してください。

表 15. PWD\_PWM<sup>(1)</sup>

RF	コマンド	読取り不可 Write Password (コマンドコードB1h)、Pwd_Id = 00h	
	タイプ	読取り不可。PWM_CTRL領域セキュリティセッションがオープンされている場合に限りW	
ビット	名前	機能	ファクトリ 設定値
b31 ~ b0	PWD_PWM	PWM_CTRL領域のパスワード値	00000000h

1. PWD\_PWMレジスタについては、表 4: システム設定メモリマップを参照してください。

表 16. PWD\_A1<sup>(1)</sup>

RF	コマンド	読取り不可 Write Password (コマンドコードB1h)、Pwd_Id = 01h	
	タイプ	読取り不可。AREA1セキュリティセッションがオープンされている場合に限りW	
ビット	名前	機能	ファクトリ 設定値
b31 ~ b0	PWD_A1	MEM_ORG=0の場合: ユーザAREA1のパスワード値 MEM_ORG=1の場合: ユーザAREA1 (AREA2と統合) のLSBパスワード値 (64ビット中の32ビット)	00000000h

1. PWM\_A1レジスタについては、表 4: システム設定メモリマップを参照してください。

表 17. PWD\_A2<sup>(1)</sup>

RF	コマンド	読取り不可 Write Password (コマンドコードB1h)、Pwd_Id = 02h	
	タイプ	読取り不可 以下の場合に限りW - AREA2セキュリティセッションがオープンされている (MEM_ORG=0の場合) - AREA1セキュリティセッションがオープンされている (MEM_ORG=1、AREA1+AREA2が統合の場合)	
ビット	名前	機能	ファクトリ 設定値
b31 ~ b0	PWD_A2	MEM_ORG = 0の場合: ユーザAREA2のパスワード値 MEM_ORG = 1の場合: ユーザAREA1 (AREA2と統合) のMSBパスワード値 (64ビット中の32ビット)	00000000h

1. PWM\_A2レジスタについては、表 4: システム設定メモリマップを参照してください。

表 18. PWD\_CFG<sup>(1)</sup>

RF	コマンド	読取り不可 Write Password (コマンドコードB1h)、Pwd_Id = 03h	
	タイプ	読取り不可。システム設定領域セキュリティセッションがオープンされている場合に限りW	
ビット	名前	機能	ファクトリ 設定値
b31 ~ b0	PWD_CFG	設定領域のパスワード値	00000000h

1. PWM\_CFGレジスタについては、表 4: システム設定メモリマップを参照してください。

## 5.2.2 パスワードとセキュリティセッション

ST25DV02K-W1/2は、ユーザメモリとシステム設定レジスタを保護可能です。ユーザは、対応するパスワードを使って、セキュリティセッションをオープンすることにより保護されたデータにアクセスできます。

表 19に示すように、セキュリティセッションには2種類存在します。

表 19. セキュリティセッションのタイプ

セキュリティセッション	オープンのために提示するもの	セキュリティセッションのオープンからクローズまで与えられる権利
ユーザ	PWD_A1 PWD_A2 PWD_PWM	ユーザは、AiSAレジスタに定義された対応するユーザメモリにアクセスできます。 ユーザは、オープンされたセッションに対応するパスワードを更新できます。
設定	PWD_CFG	ユーザは、設定レジスタに書き込みできます（永久にロックされていない場合）。 ユーザは、PWM_CFGパスワードを更新できます。

AREA1とAREA2が独立している場合（MEM\_ORG = 0b）、AREA1のパスワードとAREA2のパスワードはそれぞれ32ビット長となります。

AREA1とAREA2が単一領域に統合された場合（MEM\_ORG = 1b）、統合された領域のパスワードは64ビット長（32ビットのAREA1パスワード + 32ビットのAREA2パスワード）となります。

ST25DV02K-W1/2のパスワード・マネージメントは、以下の2つのコマンドに基づいています。

- Write Password（コードB1h）（[セクション 6.4.17 : Write Password](#)参照）
- Present Password（コードB3h）（[セクション 6.4.18 : Present Password](#)参照）

利用可能な4つのパスワードのいずれかに対して、以下の3つの操作が可能です。

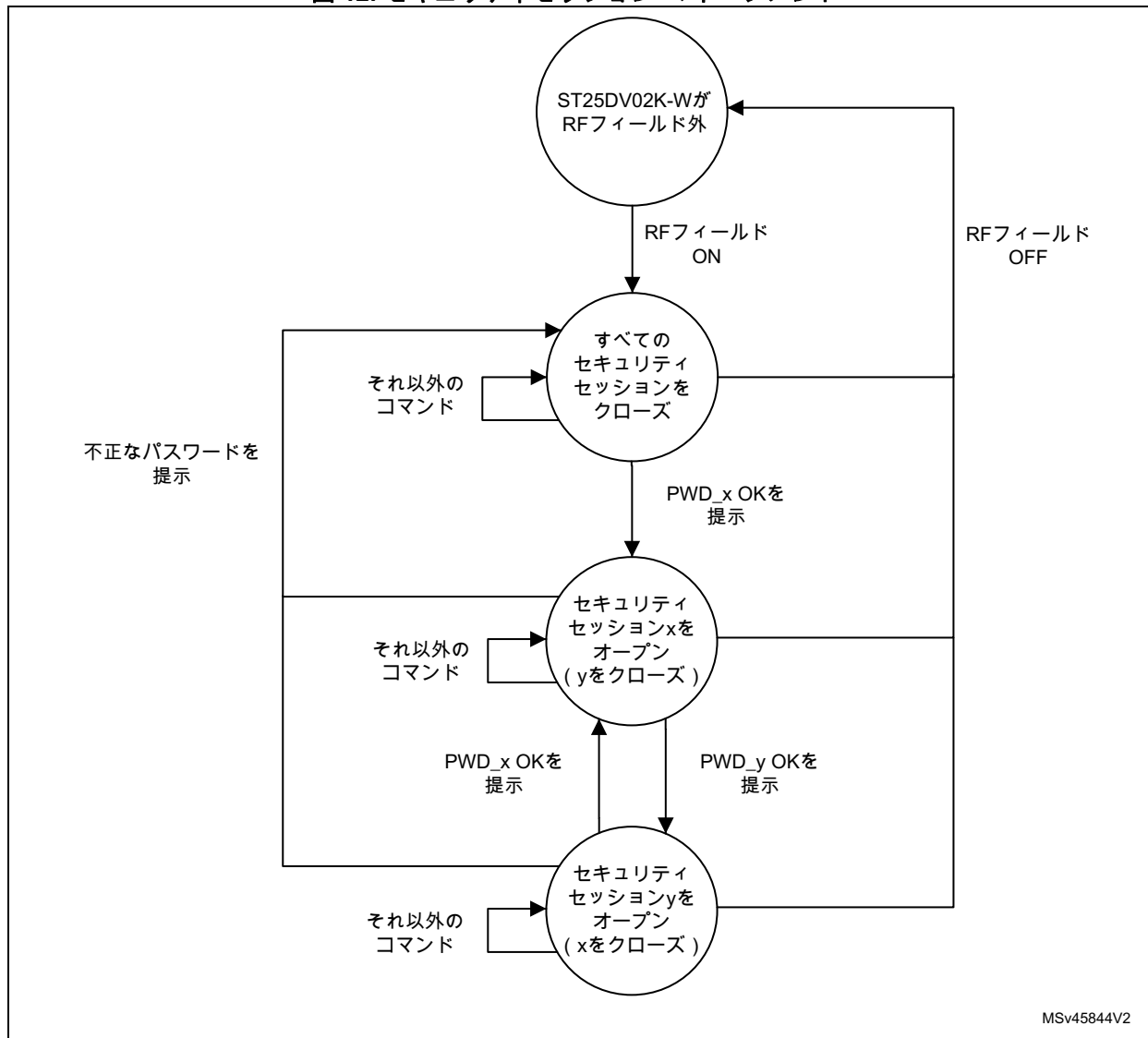
- セキュリティセッションのオープン： パスワード識別子（PWD\_PWMには00h、PWD\_A1には01h、PWD\_A2には02h、PWD\_CFGには03h）と対応する有効なパスワードとともにPresent\_Passwordコマンドを使用します。
- パスワードの書き込み： パスワード識別子（PWD\_PWMには00h、PWD\_A1には01h、PWD\_A2には02h、PWD\_CFGには03h）と対応する有効なパスワードとともにPresent\_Passwordコマンドを使用します。次に、同じパスワード識別子と新しいパスワードで、Write\_Passwordコマンドを使用します。
- セキュリティセッションのクローズ： 現在のセキュリティセッションをクローズするために、ユーザは次のオプションのいずれかを選択できます。
  - RFフィールドからタグを削除
  - 不正なパスワードでPresent\_Passwordコマンドを使用
  - Present\_Passwordコマンドを使用して別領域のセキュリティセッションをオープン（異なるパスワード識別子を使用）新しいセキュリティセッション（ユーザまたは設定）をオープンすると、（新規オープンがエラーになったとしても）前にオープンしていたセッションは自動的にクローズします。

注： 統合されたAREA1 + AREA2の場合（MEM\_ORG=1b）、セキュリティセッションのオープンは異なります。

- 1回のPresent\_Password操作で64ビット長パスワードが提示されます。
- Write\_Passwordコマンドは、今までどおりに32ビット長パスワードに適用されます。したがって、64ビットを更新するには、AREA1パスワードIDとAREA2パスワードIDを用いてWrite\_Password操作を2回行う必要があります。

図 12にセキュリティセッションをオープン/クローズする仕組みを示します。

図 12. セキュリティセッション・マネージメント



## 5.2.3 ユーザメモリの保護

- AREA0（ブロック0の単一ブロックから構成）：
  - 常に読取り可能です。
  - Lock Single Blockコマンドを発行することによってのみ個別に書き込みロック可能です。このロックは永久的です。
  - ユーザはブロック0のロックにパスワードは不要です。
  - 設定がロックされている（LOCK\_CFG=1）、ブロック0はロック可能です。
- AREA1、AREA2、PWM\_CTRL領域：
  - 保護は、対応するAiSAレジスタ（A1SA、A2SA、APSA）によって独立して定義されます。利用可能な読取り保護と書き込み保護の詳細については、表 10 : A1SAと表 11 : A2SAと表 12 : APSAを参照してください。
  - AiSAレジスタの更新時には、レジスタへの書き込みが完了すると直ちに新しい保護値が有効となります。

ファクトリ出荷時には、ユーザ領域は保護されていません。

### ユーザメモリのブロックまたはバイトのセキュリティ状態の取得

ユーザは、次のコマンドを発行することにより、ブロックセキュリティ状態を読み取ることができます。

- Get Multiple Blocks Security Statusコマンド
- オプションフラグを1にセットして、Read Single Blockコマンド
- オプションフラグを1にセットして、Read Multiple Blocksコマンド

ST25DV02K-W1/2は、ISO 15693規格に定義されたLock\_bitフラグが含まれるブロックセキュリティ状態で応答します。このlock\_bitフラグは、ブロックが書き込みに対してロックされている場合に1にセットされます。

書き込みに対するこのようなロックは、以下のいろいろな方法で行うことができます。

- ブロックのいずれかのLock\_Blockビットが（永久的に）セットされている。
- セキュリティセッションが書き込み保護付きでクローズされた（RW\_PROTECTION\_Ax = 01bまたは10bまたは11b）
- セキュリティセッションが常時書き込み禁止の保護付きでオープンされた（RW\_PROTECTION\_Ax = 11b）

## 5.2.4 システム設定メモリ保護

デフォルトでシステムメモリは書き込み保護されています。

システム設定レジスタへの書き込みアクセスをイネーブルするには、ユーザは、有効なパスワードPWM\_CFG（Id=03h）を提示して設定セキュリティセッションをオープンする必要があり、システム設定は永久的にロックされているではありません（LOCK\_CFG=00h）。

デフォルトでユーザは、パスワードとLOCK\_DSFIIDとLOCK\_AFIを除く、すべてのシステム設定レジスタを読み取ることができます。



設定のロック:

- システム設定レジスタへの書き込みアクセスは、LOCK\_CFG レジスタに 01h を書き込むことによって永久的にロックできます。
- LOCK\_CFG=01hであると、設定セキュリティセッションをオープンした後であっても、ユーザはシステム設定をアンロックできません（ロックは確定的）。
- システム設定がロックされているとき（LOCK\_CFG=01h）には、今までどおりにパスワード（PWD\_A1、PWD\_A2、PWD\_PWM、PWD\_CFG）の変更は可能です。
- システム設定がロックされているとき（LOCK\_CFG=01h）には、今までどおりに AFI レジスタとDSFIDレジスタをロックできます（後述）。

デバイス識別レジスタ:

- AFIレジスタとDSFIDレジスタは、ユーザは、それぞれLock AFIコマンドかLock DSFIDコマンドを発行して独立してロックできます。ロックは確定的です。一度ロックされると、AFIレジスタとDSFIDレジスタはアンロックできません。
- その他のデバイス識別レジスタ（IC\_REF、UID）は読取り専用レジスタです。

5.3 TruST25™ デジタル署名

ST25DV02K-Wは、デバイス個体毎に固有なデジタル署名に基づいてデバイスの真正性を検証可能なTruST25™ デジタル署名機能に対応しています。

TruST25™ ソリューションは、デバイスの署名の生成、格納、確認のためにSTマイクロエレクトロニクスによって導入されたセキュアな工程とツールを包含するものです。

その使用方法の詳細については、NDAのもとで入手可能な「ANxxxx – ST25DV02K-W TruST25™ Digital Signature」を参照してください。この資料を入手するには、お近くのSTマイクロエレクトロニクスの営業所までお問い合わせください。

5.4 デバイスパラメータレジスタ

表 20. LOCK\_DSFID<sup>(1)</sup>

ビット	コマンド	Lock DSFID（コマンドコード2Ah）	
	タイプ	DSFIDがロックされていない場合WO	
	名前	機能	ファクトリ 設定値
b0	LOCK_DSFID	0 : DSFIDはロックされません。 1 : DSFIDはロックされます。	0b
b7 ~ b1	RFU	-	0000000b

1. LOCK\_DSFIDレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 21. LOCK\_AFI<sup>(1)</sup>

ビット	コマンド	Lock AFI (コマンドコード28h)	
	タイプ	AFIがロックされていない場合WO	
	名前	機能	ファクトリ設定値
b0	LOCK_AFI	0 : AFIはロックされません。 1 : AFIはロックされます。	0b
b7 ~ b1	RFU	-	0000000b

1. LOCK\_AFIレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 22. DSFID<sup>(1)</sup>

ビット	コマンド	Inventory (コマンドコード01h) Get System Info (コマンドコード2Bh) Write DSFID (コマンドコード28h)	
	タイプ	常にR、DSFIDがロックされていない場合W	
	名前	機能	ファクトリ設定値
b7 ~ b0	DSFID	ISO/IEC 15693データ格納フォーマット識別子	00h

1. DSFIDレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 23. AFI<sup>(1)</sup>

ビット	コマンド	Inventory (コマンドコード01h) Get System Info (コマンドコード2Bh) Write AFI (コマンドコード27h)	
	タイプ	常にR、AFIがロックされていない場合W	
	名前	機能	ファクトリ設定値
b7 ~ b0	AFI	ISO/IEC 15693アプリケーションファミリ識別子	00h

1. AFIレジスタについては、表 4 : システム設定メモリマップを参照してください。

表 24. IC\_REF<sup>(1)</sup>

ビット	コマンド	Get System Info (コマンドコード2Bh)	
	タイプ	RO	
	名前	機能	ファクトリ設定値
b7 ~ b0	IC_REF	ISO/IEC 15693 ICリファレンス	38/39h <sup>(2)</sup>

1. IC\_REFレジスタについては、表 4 : システム設定メモリマップを参照してください。

2. 38hはST25DV02K-W1に適用され、39hはST25DV02K-W2に適用されます。

表 25. UID<sup>(1)</sup>

ビット	コマンド	Inventory (コマンドコード01h) Get System Info (コマンドコード2Bh)	
	タイプ	RO	
	名前	機能	ファクトリ設定値
b7 ~ b0	UID	ISO/IEC 15693 UID/バイト0 (LSB)	ICメーカーシリアル番号
b7 ~ b0		ISO/IEC 15693 UID/バイト1	
b7 ~ b0		ISO/IEC 15693 UID/バイト2	
b7 ~ b0		ISO/IEC 15693 UID/バイト3	
b7 ~ b0		ISO/IEC 15693 UID/バイト4	
b7 ~ b0		ISO/IEC 15693 UID/バイト5ST製品コード	38/39 <sup>(2)</sup> h
b7 ~ b0		ISO/IEC 15693 UID/バイト6IC Mfgコード	02h
b7 ~ b0		ISO/IEC 15693 UID/バイト7 (MSB)	E0h

1. UIDレジスタについては、[表 4: システム設定メモリマップ](#)を参照してください。
2. 38hはST25DV02K-W1に適用され、39hはST25DV02K-W2に適用されます。

## 6 RF動作

非接触交換は、ISO/IEC 15693とNFC Forum Type 5のタグによって規定されているとおりに行われます。ST25DV02K-W1/2は、13.56 MHzの搬送波を通じて通信を行い、振幅変調（ASK: 振幅シフトキーイング）された受信信号から受信データが復調されます。受信したASK波は、1/256パルスコーディングモードを用いた1.6 Kbit/sのデータレート、または、1/4パルスコーディングモードを用いた26 Kbit/sのデータレートで10%変調または100%変調されます。

出力データは、423 kHzと484 kHzのサブキャリア周波数の1つまたは2つのマンチェスタコーディングを使用して、ST25DV02K-W1/2の負荷変動によって生成されます。低データレートモードでは6.6 Kbit/s、高データレートモードでは26 Kbit/sで、データがST25DV02K-W1/2から転送されます。

ST25DV02K-W1/2は、RFパワーおよび信号インタフェースならびにアンチコリジョンと送信のプロトコルについて、ISO/IEC 15693とNFC Forum Type 5 Tag仕様に準拠しています。

### 6.1 RF通信

#### 6.1.1 ISO/IEC 15693デバイスに対するアクセス

「リーダライタ（リーダ）」とST25DV02K-W1/2の間のダイアログは以下のように行われます。

- リーダの動作フィールドによるST25DV02K-W1/2のアクティベーション
- リーダによるコマンド送信（ST25DV02K-W1/2はキャリア振幅変調を検出）
- 負荷変調を使用してST25DV02K-W1/2がレスポンスを送信

これらの操作は、下記の電力伝送と通信信号のインタフェースを使用します。この技術は、RTF（リーダトークファースト）と呼ばれます。

#### 動作フィールド

ST25DV02K-W1/2は、表 92 : RF特性に規定された電磁場Hの最小値と最大値の間で連続的に動作しています。リーダはこの限界値の中でフィールドを生成する必要があります。

#### 電力伝送

ST25DV02K-W1/2とリーダの中のカップリングアンテナを通じて、13.56 MHzのRFでST25DV02K-W1/2に電力が伝送されます。リーダの動作フィールドは、ST25DV02K-W1/2のアンテナにおいてAC電圧に変換され、整流、フィルタリングと内部で安定化が行われます。通信中には、この受信信号の振幅変調（ASK）がASK復調器によって復調されます。

#### 周波数

ISO 15693規格には、動作フィールドのキャリア周波数( $f_C$ )は13.56 MHz  $\pm$  7 kHzと規定されています。

## 6.2 RFプロトコル

### 6.2.1 説明

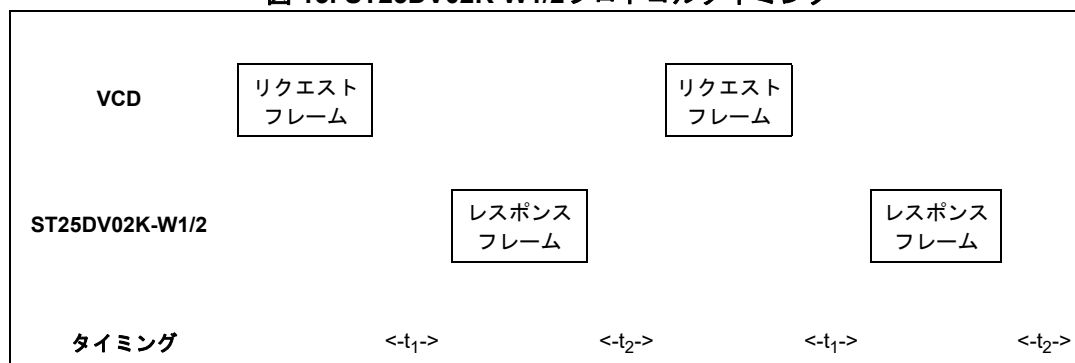
伝送プロトコル（または単純に「プロトコル」）には、VCD（近傍型結合装置、リーダライタ）とVICC（近傍型 IC カード）の間で双方向に命令とデータを交換するために使用される手順が規定されています。この手順は、「VCDトークスファースト」のコンセプトに基づいています。ST25DV02K-W1/2はVICCとして振る舞います。

このことは、VCDから送信された命令を受信して正しくデコードしない限り、ST25DV02K-W1/2は送信を開始しないことを意味しています。このプロトコルは、以下の交換に基づいています。

- VCDからST25DV02K-W1/2へのリクエスト
- ST25DV02K-W1/2からVCDへのレスポンス

リクエストとレスポンスはそれぞれ1つのフレームの中に収められています。フレームは、フレーム開始（SOF）とフレーム終了（EOF）で区切られます。

図 13. ST25DV02K-W1/2プロトコルタイミング



### 6.2.2 対応状態

- Power-off
- Ready
- Quiet
- Selected

これらの状態の間の遷移は、[図 14 : ST25DV02K-W1/2状態遷移図](#)と[表 26 : Request\\_flagsによるST25DV02K-W1/2の応答](#)に規定されています。

#### Power-off状態

ST25DV02K-W1/2は、VCDから十分なエネルギーを受信していないときにRF Power-off状態となります。

#### Ready状態

ST25DV02K-W1/2は、VCDから十分なエネルギーを受信しているときにReady状態となります。Ready状態のときには、ST25DV02K-W1/2はSelect\_flagがセットされていないあらゆるリクエストに応答します。

Quiet状態

Quiet状態のときには、ST25DV02K-W1/2は、Inventoryリクエストを除き、Address\_flagがセットされているあらゆるリクエストに応答します。

Selected状態

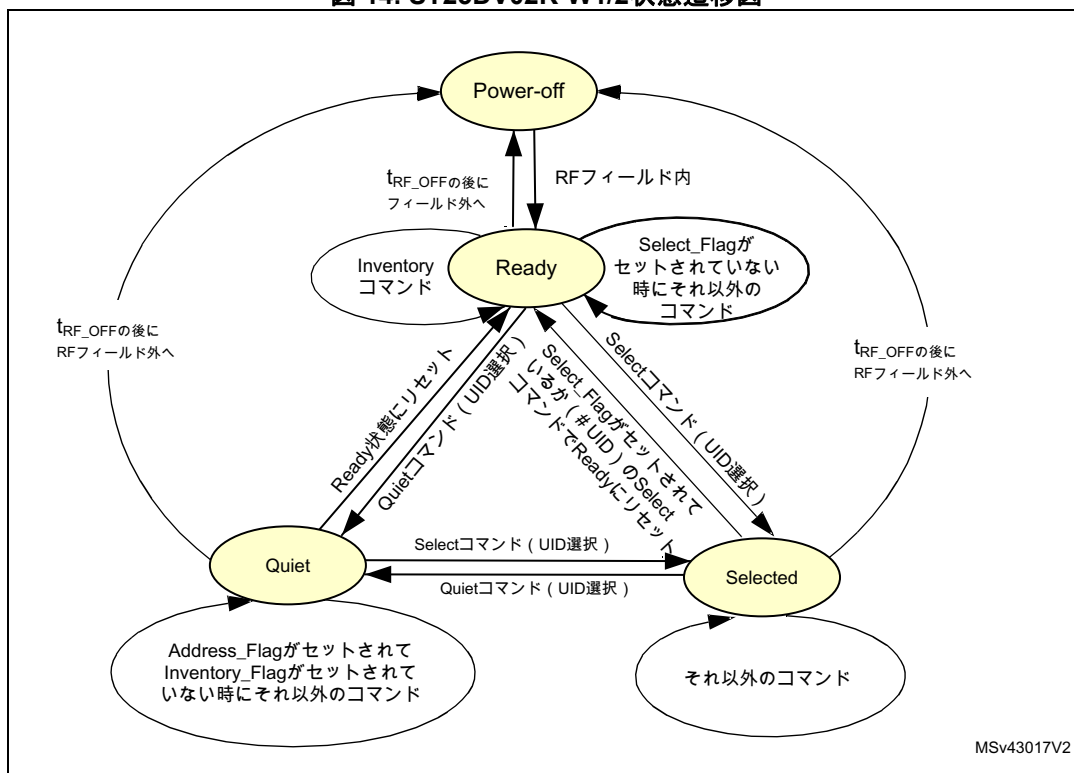
Selected状態のときには、ST25DV02K-W1/2はすべてのモードのあらゆるリクエストに応答します (セクション 6.2.3 : モード参照)。

- Select\_flagがセットされている選択モードでのリクエスト
- UIDが一致する場合のアドレスモードでのリクエスト
- 一般リクエスト用のモードである場合の非アドレスモードでのリクエスト

表 26. Request\_flagsによるST25DV02K-W1/2の応答

フラグ	Address_flag		Select_flag	
	1 Addressed	0 Non addressed	1 Selected	0 Non selected
ST25DV02K-W1/2 は Ready 状態か Selected状態 (Quiet状態のデバイスは応答せず)	-	X	-	X
ST25DV02K-W1/2はSelected状態	-	X	X	-
ST25DV02K-W1/2 は Ready 状態か Quiet状態か Selected状態 (UIDに一致するデバイス)	X	-	-	X
エラー (03h) または無レスポンス (コマンド依存)	X	-	X	-

図 14. ST25DV02K-W1/2状態遷移図



1. タグが $t_{RF\_OFF}$ 以上の時間フィールド外であると、ST25DV02K-W1/2はPower Off状態に戻ります。

この状態遷移方式の目的は、同時にSelected状態となるST25DV02K-W1/2を1つだけとすることです。

Select\_flagが1にセットされると、リクエストにはUIDが含まれません。

address\_flagが0にセットされると、リクエストにはUIDが含まれません。

## 6.2.3 モード

「モード」という用語は、リクエストを実行するST25DV02K-W1/2デバイスの集合を規定するためにリクエストに使用される仕組みを意味します。

### アドレスモード

Address\_flag が1にセットされると（アドレスモード）、リクエストにはアドレス指定されたST25DV02K-W1/2の固有識別子（UID）が含まれます。

Address\_flagが1にセットされたリクエストを受信したあらゆるST25DV02K-W1/2は、受信したUIDを自分のものと比較します。一致した場合、ST25DV02K-W1/2はコマンド説明に規定されているようにリクエストを実行し（可能な場合）、VCDIにレスポンスを返します。

UIDが一致しない場合には、Silentモードのままとなります。

### 非アドレスモード（一般リクエスト）

Address\_flagが0にクリアされると（非アドレスモード）、リクエストにはUIDが含まれません。

### 選択モード

Select\_flagが1にセットされると（選択モード）、リクエストにはUIDが含まれません。Select\_flagが1にセットされたリクエストを受信した選択状態のST25DV02K-W1/2は、コマンド説明に規定されているようにリクエストを実行し、VCDIにレスポンスを返します。

選択状態にあるST25DV02K-W1/2のみが、Select\_flagが1にセットされたリクエストに応答します。

このシステム設計によって、同時にSelect状態となれるST25DV02K-W1/2は1つだけであることが保証されます。

### 6.2.4 リクエストフォーマット

リクエストは以下から構成されます。

- SOF
- フラグ
- コマンドコード
- パラメータとデータ
- CRC
- EOF

表 27. 一般リクエストフォーマット

S O F	Request_flags	コマンドコード	パラメータ	データ	2 バイト CRC	E O F
-------------	---------------	---------	-------	-----	--------------	-------------

### 6.2.5 リクエストフラグ

あるリクエストの中で、ST25DV02K-W1/2によって行われる動作と対応するフィールドの有無が、「フラグ」フィールドによって規定されます。

フラグフィールドは8ビットで構成されます。リクエストフラグのビット3（Inventory\_flag）によって、MSB側4ビット（ビット5～8）の内容が定義されます。ビット3がリセット（0）されているときには、ビット5～8によってST25DV02K-W1/2の選択基準が定義されます。ビット3がセット（1）されているときには、ビット5～8によってST25DV02K-W1/2のInventory/パラメータが定義されます。

表 28. リクエストフラグ1～4の定義

ビット No.	フラグ	レベル	説明
ビット 1	Subcarrier_flag <sup>(1)</sup>	0	ST25DV02K-W1/2は単一のサブキャリア周波数を使用します。
		1	ST25DV02K-W1/2は2つのサブキャリアを使用します。



表 28. リクエストフラグ1～4の定義 (continued)

ビット No.	フラグ	レベル	説明
ビット 2	Data_rate_flag <sup>(2)</sup>	0	低データレートが使用されます。
		1	高データレートが使用されます。
ビット 3	Inventory_flag	0	フラグ5～8の意味は表 29 : inventory_flag (ビット3) = 0の場合のリクエストフラグ5～8に示されています。
		1	フラグ5～8の意味は表 30 : inventory_flag (ビット3) = 1の場合のリクエストフラグ5～8に示されています。
ビット 4	Protocol_extension_flag	0	プロトコルフォーマット拡張なし
		1	プロトコルフォーマット拡張。将来の使用のために予約済み。

1. Subcarrier\_flagは、ST25DV02K-W1/2とVCDの間の通信に関連しています。

2. Data\_rate\_flagは、ST25DV02K-W1/2とVCDの間の通信に関連しています。

表 29. inventory\_flag (ビット3) = 0の場合のリクエストフラグ5～8

ビット No.	フラグ	レベル	説明
ビット 5	選択フラグ <sup>(1)</sup>	0	リクエストは、Address_flagの設定に従ってST25DV02K-W1/2によって実行されます。
		1	リクエストは、Selected状態にあるST25DV02K-W1/2のみによって実行されます。
ビット 6	アドレスフラグ	0	リクエストはアドレス指定されていません。UIDは存在しません。リクエストは、すべてのST25DV02K-W1/2によって実行されます。
		1	リクエストはアドレス指定されています。UIDが存在します。リクエストは、UIDがリクエストに指定されたUIDと一致するST25DV02K-W1/2のみによって実行されます。
ビット 7	オプションフラグ	0	オプションは有効ではありません。
		1	オプションが有効です。
ビット 8	RFU	0	-

1. Select\_flagが1にセットされている場合、Address\_flagは0にセットされ、UIDフィールドはリクエストの中に存在しません。

表 30. inventory\_flag (ビット3) = 1の場合のリクエストフラグ5～8

ビット No.	フラグ	レベル	説明
ビット 5	AFIフラグ	0	AFIフィールドは存在しません。
		1	AFIフィールドが存在します。
ビット 6	Nb_slotsフラグ	0	16スロット
		1	1スロット
ビット 7	オプションフラグ	0	-
ビット 8	RFU	0	-

## 6.2.6 レスポンスフォーマット

レスポンスは以下から構成されます。

- SOF
- フラグ
- パラメータとデータ
- CRC
- EOF

表 31. 一般レスポンスフォーマット

S O F	Response_flags	パラメータ	データ	2 バイト CRC	E O F
-------------	----------------	-------	-----	--------------	-------------

## 6.2.7 レスポンスフラグ

あるレスポンスの中で、ST25DV02K-W1/2によって行われている動作と対応するフィールドの有無が、フラグによって示されます。レスポンスフラグは8ビットで構成されます。

表 32. レスポンスフラグ1～8の定義

ビットNo.	フラグ	レベル	説明
ビット 1	Error_flag	0	エラーなし
		1	エラーが検出されました。エラーコードは「エラー」フィールドにあります。
ビット 2	RFU	0	-
ビット 3	RFU	0	-
ビット 4	RFU	0	-
ビット 5	RFU	0	-
ビット 6	RFU	0	-
ビット 7	RFU	0	-
ビット 8	RFU	0	-

## 6.2.8 レスポンスとエラーコード

ST25DV02K-W1/2によってレスポンスの中にError\_flagがセットされた場合、エラーコードフィールドが存在し、発生したエラーに関する情報が示されています。

表 33 : レスポンスエラーコードの定義に規定されていないエラーコードは、将来の使用のために予約されています。

表 33. レスポンスエラーコードの定義

エラーコード	意味
01h	コマンドがサポートされていません。
02h	コマンドが認識されません（フォーマットエラー）。
03h	オプションがサポートされていません。
0Fh	情報のないエラー
10h	指定されたブロックは有効ではありません。
11h	指定されたブロックはすでにロックされているため、再ロックできません。
12h	指定されたブロックはすでにロックされており、内容を変更できません。
13h	指定されたブロックは正しくプログラムされていません。
14h	指定されたブロックは正しくロックされていません。
15h	指定されたブロックは読み取り保護されています。
無レスポンス	不正なプログラムを意味することがあります。

## 6.3 タイミングの定義

### t<sub>1</sub>: VICCレスポンス遅延

VCDから受信したEOFの立ち上がりエッジを検出すると、VCDリクエストにレスポンスを送信するか、inventory処理の間に次のスロットに切り替えるかする前に、ST25DV02K-W1/2はt<sub>1nom</sub>の時間だけ待ちます。表 34 : タイミング値にt<sub>1</sub>の値を示します。

### t<sub>2</sub>: VCD新規リクエスト遅延

t<sub>2</sub>は、Inventoryコマンドの間に1つ以上のST25DV02K-W1/2のレスポンスが受信されている場合に、次のスロットに切り替えるために、VCDがこの後にEOFを送信してもよい時間です。この時間は、ST25DV02K-W1/2からのEOFの受信から始まります。

VCDが送信するEOFは、ST25DV02K-W1/2にVCDリクエストを送信するために使用される変調指数にはよらず、10%変調か100%変調されます。

t<sub>2</sub>は、図 13 : ST25DV02K-W1/2プロトコルタイミングに示すように、VCDがST25DV02K-W1/2に新規のリクエストを送信してもよい時間です。

表 34 : タイミング値にt<sub>2</sub>の値を示します。

**t<sub>3</sub>: VICCからレスポンスを受信しない場合のVCD新規リクエスト遅延**

t<sub>3</sub>は、ST25DV02K-W1/2のレスポンスが受信されていない場合に、次のスロットに切り替えるために、VCDがこの後にEOFを送信してもよい時間です。

VCDが送信するEOFは、ST25DV02K-W1/2にVCDリクエストを送信するために使用される変調指数にはよらず、10%変調か100%変調されます。

VCDがEOFの立ち上がりエッジを生成した時間から:

- このEOFが100%変調されている場合、VCDは、新規のEOFを送信する前に、100%変調のためのt<sub>3min</sub>以上の時間だけ待ちます。
- このEOFが10%変調されている場合、VCDは、新規のEOFを送信する前に、10%変調のためのt<sub>3min</sub>以上の時間だけ待ちます。

**表 34. タイミング値<sup>(1)</sup>**

	最小値 (min)		公称値 (nom)	最大値 (max)
	100%変調	10%変調		
t <sub>1</sub>	4320 / f <sub>c</sub> = 318.6 μs		4352 / f <sub>c</sub> = 320.9 μs	4384 / f <sub>c</sub> = 323.3 μs <sup>(2)</sup>
t <sub>2</sub>	4192 / f <sub>c</sub> = 309.2 μs		t <sub>nom</sub> なし	t <sub>max</sub> なし
t <sub>3</sub>	t <sub>1max</sub> <sup>(3)(3)</sup> + t <sub>SOF</sub> <sup>(4)</sup>	t <sub>1max</sub> <sup>(3)</sup> + t <sub>NRT</sub> <sup>(5)</sup> + t <sub>2min</sub>	t <sub>nom</sub> なし	t <sub>max</sub> なし

- 個別のタイミングの許容誤差は± 32/f<sub>c</sub>です。
- フィールドの立ち上がりから最初の数ミリ秒の間、VCDリクエストは解釈されません。
- t<sub>1max</sub>は書き込み類似リクエストには適用されません。書き込み類似リクエストのタイミング条件は、コマンド説明に規定されています。
- t<sub>SOF</sub>は、VCDにSOFを送信するためにST25DV02K-W1/2にかかる時間です。t<sub>SOF</sub>は、現在のデータレートが高データレートであるか低データレートであるかに依存します。
- t<sub>NRT</sub>は、ST25DV02K-W1/2の公称レスポンス時間です。t<sub>NRT</sub>は、VCDからST25DV02K-W1/2へのデータレートとサブキャリア変調モードに依存します。

6.4 RFコマンド

ST25DV02K-W1/2は以下のRF コマンドセットに対応しています。:

- **Inventory:** アンチコリジョンシーケンスを実行するために使用されます。
- **Stay Quiet:** ST25DV02K-W1/2をあらゆるInventoryコマンドに応答しないQuietモードとするために使用されます。
- **Read Single Block:** 選択されたブロックの32ビットとそのロック状態を出力するために使用されます。
- **Write Single Block:** ロックされたメモリ領域ではないことを条件として、32ビットブロックの更新のための新しい内容を書き込んで検証するために使用されます。
- **Lock Block:** ブロックにセキュリティ状態ビット(書き込み保護)を書き込むために使用されます。
- **Read Multiple Blocks:** 一意の領域の中で選択されたブロックを読み取り、その値を返送するために使用されます。
- **Select:** ST25DV02K-W1/2を選択するために使用されます。このコマンドの後、ST25DV02K-W1/2はSelect\_flagがセットされたRead/Writeコマンドを処理します。
- **Reset to Ready:** ST25DV02K-W1/2をReady状態とするために使用されます。
- **Write AFI:** AFIレジスタに8ビットの値を書き込むために使用されます。
- **Lock AFI:** AFIレジスタをロックするために使用されます。
- **Write DSFID:** DSFIDレジスタに8ビットの値を書き込むために使用されます。
- **Lock DSFID:** DSFIDレジスタをロックするために使用されます。
- **Get System information:** 標準システム情報の値を提供するために使用されます。
- **Get multiple block security status:** 選択されたブロックのセキュリティ状態を送信するために使用されます。
- **Read Configuration:** 設定レジスタを読み取るために使用されます。
- **Write Configuration:** 設定レジスタを書き込むために使用されます。
- **Write Password:** オープンされたセキュリティセッションのパスワードを変更するために使用されます。
- **Present Password:** パスワードを提示してセキュリティセッションをオープンするために使用されます。

コードを表 35に示します。

表 35. コマンドコード

コマンドコード	機能	コマンドコード	機能
01h	Inventory	28h	Lock AFI
02h	Stay Quiet	29h	Write DSFID
20h	Read Single Block	2Ah	Lock DSFID
21h	Write Single Block	2Bh	Get System Info
22h	Lock block	2Ch	Get Multiple Block Security Status
23h	Read Multiple Blocks	A0h	Read Configuration
25h	Select	A1h	Write Configuration
26h	Reset to Ready	B1h	Write Password
27h	Write AFI	B3h	Present Password

有効なコマンドの場合には、以降のパラグラフに各コマンドの期待される動作が示されています。

ただし、無効なコマンドの場合には、一般的に、ST25DV02K-W1 ST25DV02K-W2は次のように動作します。

1. フラグの使用方法が不正である場合、コマンドの中に正しいUIDが使用されている場合に限りエラーコード03hが発行されますが、そうでない場合にはレスポンスは発行されません。
2. STのものとは異なるメーカーコードが使用されているカスタムコードの場合には、エラーコード02hが発行されます。

## 6.4.1 Inventory

Inventoryリクエストを受信すると、ST25DV02K-W1/2はアンチコリジョンシーケンスを実行します。Inventory\_flagは1にセットされます。フラグ5～8の意味は表 30 : inventory\_flag (ビット3) = 1の場合のリクエストフラグ5～8に示されています。

- リクエストフラグ
- Inventoryコマンドコード (001)
- AFI (AFIフラグがセットされている場合)
- マスク長
- マスク値 (マスク長が0ではない場合)
- CRC

エラーの場合には、ST25DV02K-W1/2は応答を生成しません。

表 36. Inventoryリクエストフォーマット

リクエスト SOF	Request_flags	Inventory	オプション AFI	マスク長	マスク値	CRC16	リクエスト EOF
-	8ビット	01h	8ビット	8ビット	0～64ビット	16ビット	-

レスポンスには次のものが含まれています。

- フラグ
- UID

表 37. Inventoryレスポンスフォーマット

レスポンス SOF	Response_flags	DSFID	UID	CRC16	レスポンス EOF
-	8ビット	8ビット	64ビット	16ビット	-

Inventory処理の間に、VCDがRFST25DV02K-W1/2レスポンスを受信しない場合には、次のスロットに切り替えるためにEOFを送信する前に $t_3$ の時間だけ待ちます。 $t_3$ は、VCDから送信されるリクエストEOFの立ち上がりエッジから始まります。

- VCDが100%変調されたEOFを送信する場合の $t_3$ の最小値:  

$$t_{3min} = 4384/f_C (323.3\mu s) + t_{SOF}$$
- VCDが10%変調されたEOFを送信する場合の $t_3$ の最小値:  

$$t_{3min} = 4384/f_C (323.3\mu s) + t_{NRT} + t_{2min}$$

ここで、

- $t_{SOF}$ は、VCDにSOFを送信するためにST25DV02K-W1/2に必要な時間
- $t_{NRT}$ は、ST25DV02K-W1/2の公称レスポンス時間

$t_{NRT}$ と $t_{SOF}$ は、ST25DV02K-W1/2からVCDへのデータレートとサブキャリア変調モードに依存します。

注： エラーの場合、レスポンスはST25DV02K-W1 ST25DV02K-W2から送信されません。

## 6.4.2 Stay Quiet

Stay Quietコマンドを受信すると、エラーが発生しなければST25DV02K-W1/2はQuiet状態となり、レスポンスは返送しません。エラーが発生した場合でも、Stay Quietコマンドに対するレスポンスはありません。Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

Quiet状態の場合：

- Inventory\_flagがセットされているとST25DV02K-W1/2はリクエストを処理しません。
- ST25DV02K-W1/2はAddress\_flagがセットされているリクエストを処理します。

ST25DV02K-W1/2は次の場合にQuiet状態を抜けます。

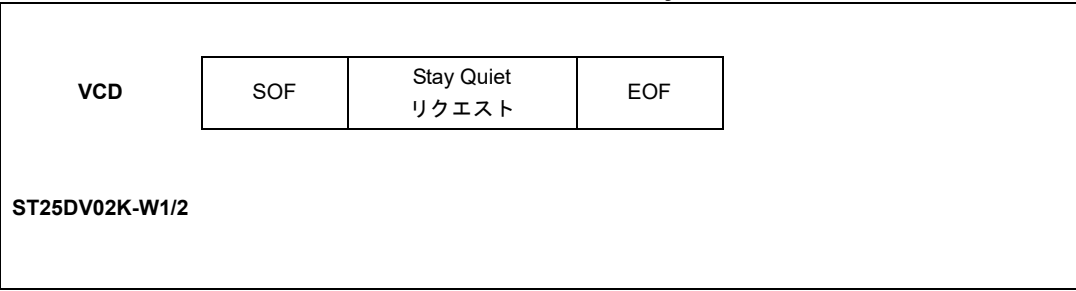
- リセットされた場合（電源オフ）。
- Selectリクエストを受信した場合。その後、Selected状態へ移行します。
- Reset to Readyリクエストを受信した場合。その後、Ready状態へ移行します。

表 38. Stay Quietリクエストフォーマット

リクエスト SOF	Request flags	Stay Quiet	UID	CRC16	リクエスト EOF
-	8ビット	02h	64ビット	16ビット	-

Stay Quietコマンドは必ずアドレスモード（Select\_flagが0にリセット、Address\_flagが1にセット）で実行される必要があります。

図 15. VCDとST25DV02K-W1/2の間のStay Quietフレーム交換



## 6.4.3 Read Single Block

Read Single Blockコマンドを受信すると、ST25DV02K-W1/2はリクエストされたブロックを読み取り、レスポンスの中でその32ビット値を返送します。設定されたレスポンスにブロックセキュリティ状態が含まれている場合、Option\_flagがサポートされます。Inventory\_flagは0にセットされる必要があります。

ブロック番号は1バイトにコード化されます。

表 39. Read Single Blockリクエストフォーマット

リクエスト SOF	Request_flags	Read Single Block	UID <sup>(1)</sup>	ブロック番号	CRC16	リクエスト EOF
-	8ビット	20h	64ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- ブロック番号

表 40. Error\_flagがセットされていない場合のRead Single Blockレスポンスフォーマット

レスポンス SOF	Response_flags	ブロックセキュリティ 状態 <sup>(1)</sup>	データ	CRC16	レスポンス EOF
-	8ビット	8ビット	32ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

レスポンスパラメータ:

- ブロックセキュリティ状態 (Option\_flagがセットされた場合) (表 41: ブロックセキュリティ状態参照)
- 4バイトのブロックデータ

表 41. ブロックセキュリティ状態

b <sub>7</sub>	b <sub>6</sub>	b <sub>5</sub>	b <sub>4</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
将来の使用のために予約済み。 すべて0							0: 現在ロックされていないブロック 1: 現在ロックされているブロック

表 42. Error\_flagがセットされている場合のRead Single Blockレスポンスフォーマット

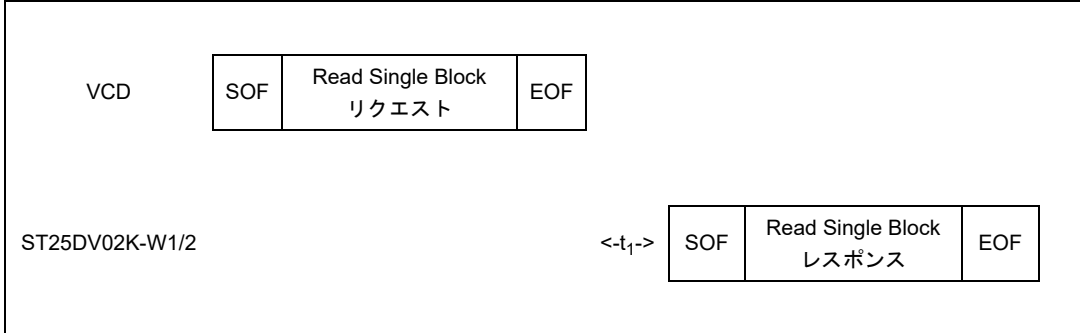
レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 10h: 指定されたブロックは有効ではありません。
  - 15h: 指定されたブロックは書き込み保護されています。



図 16. VCDとST25DV02K-W1/2の間のRead Single Blockフレーム交換



## 6.4.4 Write Single Block

Write Single Blockコマンドを受信すると、ST25DV02K-W1/2は対象ブロックにリクエストに含まれていたデータを書き込み、書き込み操作が成功したかレスポンスの中で報告します。Option\_flagがセットされている場合、応答にEOFを待ちます。Inventory\_flagは0にセットされる必要があります。

RF書き込みサイクル $W_t$ の間は、(100%であれ10%であれ) 変調されていてはなりません。変調されていると、ST25DV02K-W1/2がメモリの中にデータを正しくプログラムできないことがあります。ブロック番号は1バイトにコード化されます。

表 43. Write Single Blockリクエストフォーマット

リクエスト SOF	Request_flags	Write Single Block	UID <sup>(1)</sup>	ブロック 番号	データ	CRC16	リクエスト EOF
-	8ビット	21h	64ビット	8ビット	32ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- ブロック番号
- データ

表 44. Error\_flagがセットされていない場合のWrite Single Blockレスポンスフォーマット

レスポンスSOF	Response_flags	CRC16	レスポンスEOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。レスポンスは書き込みサイクルの後に返送されます。

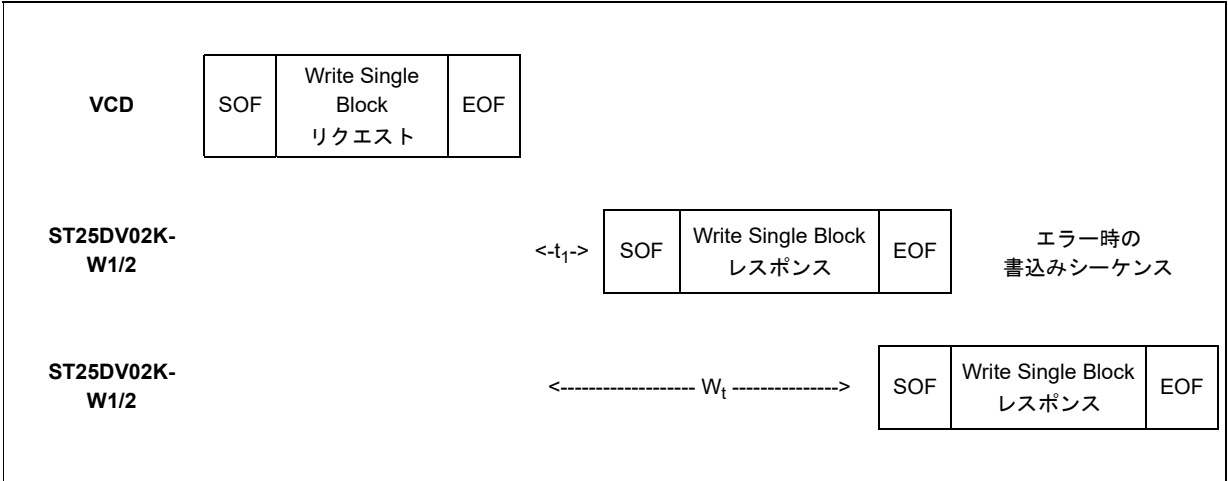
表 45. Error\_flagがセットされている場合のWrite Single Blockレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード<sup>(a)</sup>:
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 10h: 指定されたブロックは有効ではありません。
  - 12h: 指定されたブロックはすでにロックされているか保護されており、内容を変更できません。
  - 13h: 指定されたブロックは正しくプログラムされていません。

図 17. VCDとST25DV02K-W1/2の間のWrite Single Blockフレーム交換



## 6.4.5 Lock block

Lock block リクエストを受信すると、ST25DV02K-W1/2は対応するブロック値を永久にロックして、その内容を新規の書き込みから保護します。

Lock block コマンドは、ブロックが書き込み保護されていない場合（そのブロックがロック済みではないか、パスワードによって書き込み保護されていない場合）、かつその場合に限り、適用可能であり成功します。

応答はEOFを待つようにセットされている場合、Option\_flagがサポートされます。Inventory\_flagは0にセットされる必要があります。

RF書き込みサイクル $W_t$ の間は、（100%であれ10%であれ）変調されてはなりません。変調されていると、ST25DV02K-W1/2がメモリのブロック値を正しくロックできないことがあります。

表 46. Lock block リクエストフォーマット

リクエスト SOF	Request_flags	Lock block	UID <sup>(1)</sup>	ブロック番号	CRC16	リクエスト EOF
-	8ビット	22h	64ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

a. 詳細については、[図 5: メモリ構成](#) を参照してください。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- ブロック番号

表 47. Error\_flagがセットされていない場合のLock blockレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

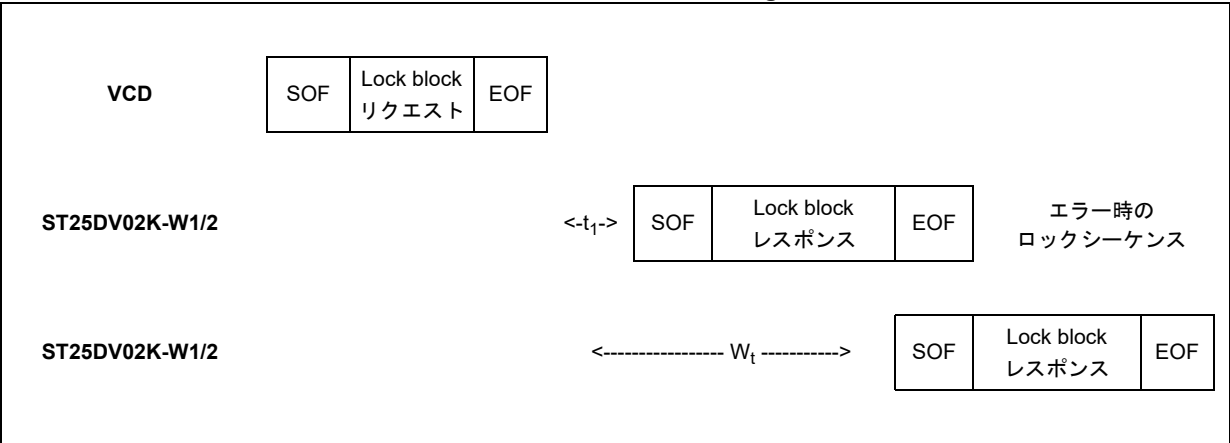
表 48. Error\_flagがセットされている場合のLock single blockレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 03h: コマンドオプションがサポートされていません。
  - 10h: ブロックは有効ではありません。
  - 11h: 指定されたブロックはすでにロックされているため、再ロックできません。
  - 14h: 指定されたブロックは正しくロックされていません。

図 18. VCDとST25DV02K-W1/2の間のLock single blockフレーム交換



## 6.4.6 Read Multiple Blocks

Read Multiple Blockコマンドを受信すると、ST25DV02K-W1/2は選択されたブロックを読み取り、レスポンスの中でその32ビットの倍数の値を返送します。ブロックにはリクエストの中で00hからFFhまでの番号が付与され、その値はフィールドの中で1がマイナスされます。たとえば、「ブロック数」フィールドに06hの値が含まれている場合、7ブロックが読み取られます。ブロック数が複数の領域に重なる場合、ST25DV02K-W1/2はエラーコードを返します。Option\_flagがセットされている場合、レスポンスはブロックセキュリティ状態を返します。Inventory\_flagは0にセットされる必要があります。

ブロック番号は1バイトにコード化されます。

表 49. Read Multiple Blockリクエストフォーマット

リクエストSOF	Request_flags	Read Multiple Block	UID <sup>(1)</sup>	最初のブロック番号	ブロック数	CRC16	リクエストEOF
-	8ビット	23h	64ビット	8ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- 最初のブロック番号
- ブロック数

表 50. Error\_flagがセットされていない場合のRead Multiple Blockレスポンスフォーマット

レスポンスSOF	Response_flags	ブロックセキュリティ状態 <sup>(1)</sup>	データ	CRC16	レスポンスEOF
-	8ビット	8ビット <sup>(2)</sup>	32ビット <sup>(2)</sup>	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

2. 必要に応じて繰り返し

レスポンスパラメータ:

- ブロックセキュリティ状態 (Option\_flagがセットされた場合) (表 51: ブロックセキュリティ状態参照)
- Nブロックのデータ

表 51. ブロックセキュリティ状態

b <sub>7</sub>	b <sub>6</sub>	b <sub>5</sub>	b <sub>4</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
将来の使用のために予約済み。 すべて0						0: 現在ロックされていないブロック 1: 現在ロックされているブロック	

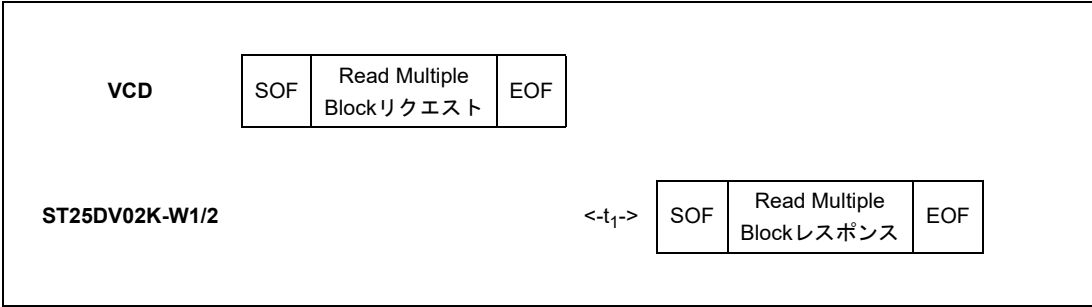
表 52. Error\_flagがセットされている場合のRead Multiple Blockレスポンスフォーマット

レスポンスSOF	Response_flags	エラーコード	CRC16	レスポンスEOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 10h: 指定されたブロックは有効ではありません。
  - 15h: 指定されたブロックは書き込み保護されています。

図 19. VCDとST25DV02K-W1/2の間のRead Multiple Blockフレーム交換



## 6.4.7 Select

Selectコマンドを受信した場合:

- UIDが自分のUIDと一致する場合、ST25DV02K-W1/2はSelected状態となるかその状態に留まり、レスポンスを送信します。
- UIDが自分のUIDと一致しない場合、選択されたST25DV02K-W1/2はReady状態に戻り、レスポンスは送信しません。

UIDが自分のUIDと等しい場合に限り、ST25DV02K-W1/2はエラーコードを応答します。等しくない場合、応答は生成されません。エラーが発生した場合には、ST25DV02K-W1/2は現在の状態のままとなります。Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

表 53. Selectリクエストフォーマット

リクエスト SOF	Request_flags	Select	UID	CRC16	リクエスト EOF
-	8ビット	25h	64ビット	16ビット	-

リクエストパラメータ:

- リクエストフラグ
- UID

表 54. Error\_flagがセットされていない場合のSelect Blockレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

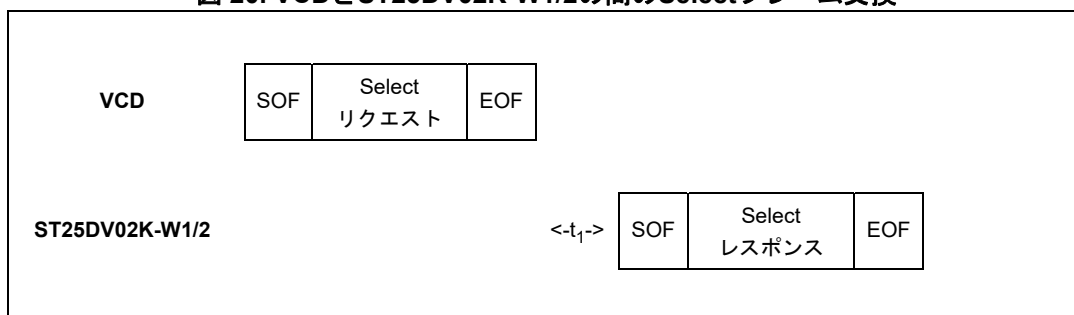
表 55. Error\_flagがセットされている場合のSelectレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: オプションがサポートされていません。
  - 0Fh: 情報のないエラー

図 20. VCDとST25DV02K-W1/2の間のSelectフレーム交換



## 6.4.8 Reset to Ready

Reset to Readyコマンドを受信すると、エラーが発生しなければST25DV02K-W1/2はReady状態に戻ります。アドレスモードでは、UIDが自分のUIDと等しい場合に限り、ST25DV02K-W1/2はエラーコードを応答します。等しくない場合、応答は生成されません。Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

表 56. Reset to Readyリクエストフォーマット

リクエスト SOF	Request_flags	Reset to Ready	UID <sup>(1)</sup>	CRC16	リクエスト EOF
-	8ビット	26h	64ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- ID (オプション)

表 57. Error\_flagがセットされていない場合のReset to Readyレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

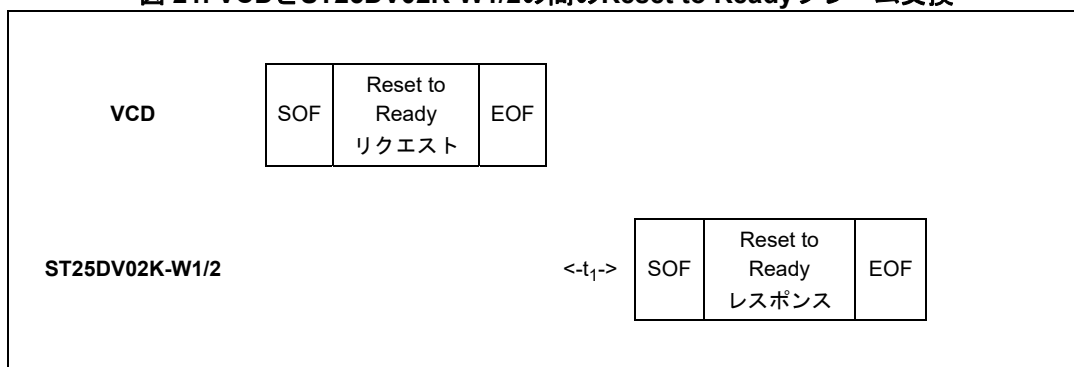
表 58. Error\_flagがセットされている場合のReset to Readyレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: オプションがサポートされていません。
  - 0Fh: 情報のないエラー

図 21. VCDとST25DV02K-W1/2の間のReset to Readyフレーム交換



## 6.4.9 Write AFI

Write AFI リクエストを受信すると、ST25DV02K-W1/2はそのメモリに8ビットのAFI値をプログラムします。Option\_flagがセットされている場合、応答にEOFを待ちます。Inventory\_flagは0にセットされる必要があります。

RF書き込みサイクル $W_t$ の間は、(100%であれ10%であれ) 変調されてはなりません。変調されていると、ST25DV02K-W1/2がメモリの中にAFI値を正しく書き込めないことがあります。

表 59. Write AFI リクエストフォーマット

リクエスト SOF	Request_flags	Write AFI	UID <sup>(1)</sup>	AFI	CRC16	リクエスト EOF
-	8ビット	27h	64ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- AFI

表 60. Error\_flagがセットされていない場合のWrite AFIレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

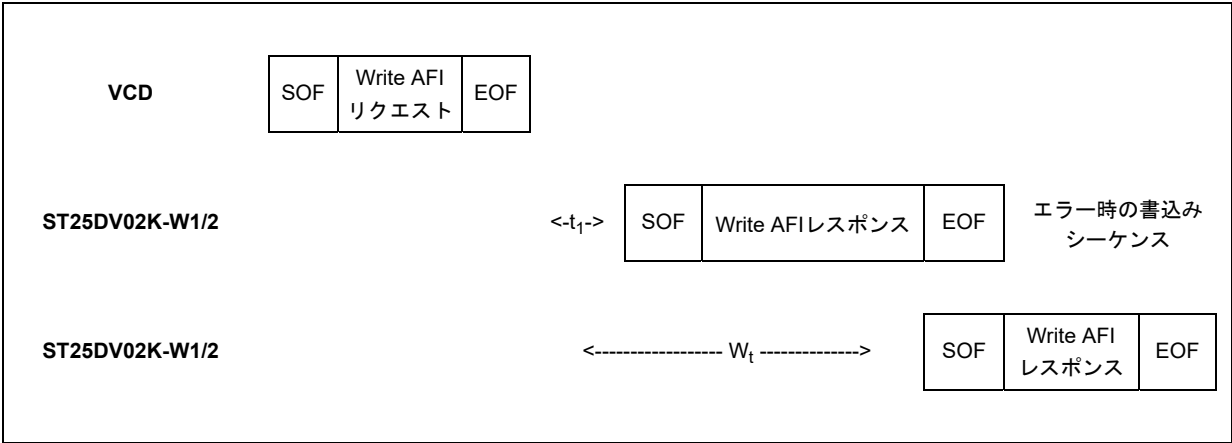
表 61. Error\_flagがセットされている場合のWrite AFIレスポンスフォーマット

レスポンス SOF	Response_ flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 12h: 指定されたブロックはすでにロックされており、内容を変更できません。
  - 13h: 指定されたブロックは正しくプログラムされていません。

図 22. VCDとST25DV02K-W1/2の間のWrite AFIフレーム交換



## 6.4.10 Lock AFI

Lock AFIリクエストを受信すると、ST25DV02K-W1/2は永久にAFI値をロックします。Option\_flagがセットされている場合、応答にEOFを待ちます。

RF書き込みサイクル $W_t$ の間は、(100%であれ10%であれ) 変調されていてはなりません。変調されていると、ST25DV02K-W1/2がメモリのAFI値を正しくロックできないことがあります。Inventory\_flagは0にセットされる必要があります。



表 62. Lock AFIリクエストフォーマット

リクエスト SOF	Request_flags	Lock AFI	UID <sup>(1)</sup>	CRC16	リクエスト EOF
-	8ビット	28h	64ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)

表 63. Error\_flagがセットされていない場合のLock AFIレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

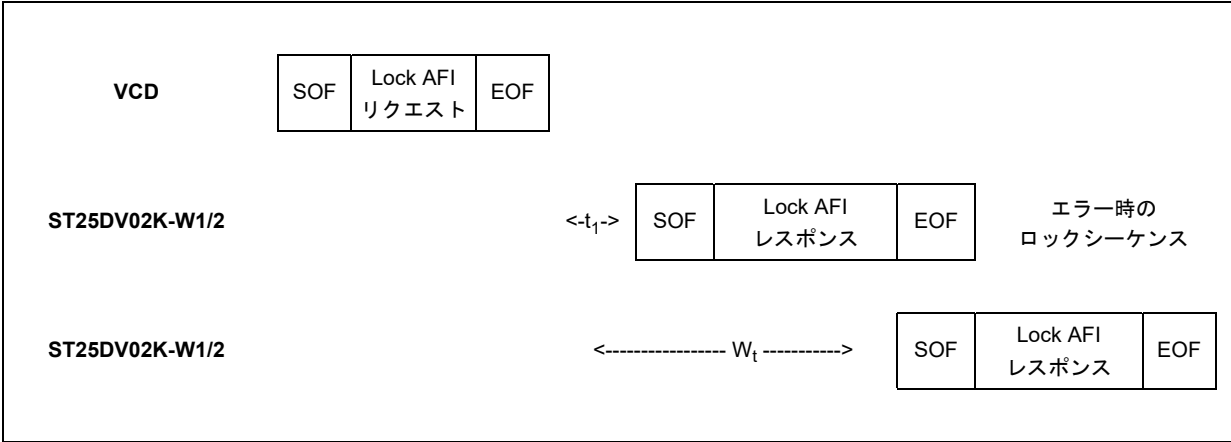
表 64. Error\_flagがセットされている場合のLock AFIレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 11h: 指定されたブロックはすでにロックされているため、再ロックできません。
  - 14h: 指定されたブロックは正しくロックされていません。

図 23. VCDとST25DV02K-W1/2の間のLock AFIフレーム交換



## 6.4.11 Write DSFID

Write DSFIDリクエストを受信すると、ST25DV02K-W1/2はそのメモリに8ビットのDSFID値をプログラムします。Option\_flagがセットされている場合、応答にEOFを待ちます。Inventory\_flagは0にセットされる必要があります。

RF書き込みサイクルW<sub>t</sub>の間は、（100%であれ10%であれ）変調されていてはなりません。変調されていると、ST25DV02K-W1/2がメモリの中にDSFID値を正しく書き込めないことがあります。

表 65. Write DSFIDリクエストフォーマット

リクエスト SOF	Request_flags	Write DSFID	UID <sup>(1)</sup>	DSFID	CRC16	リクエスト EOF
-	8ビット	29h	64ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID（オプション）
- DSFID

表 66. Error\_flagがセットされていない場合のWrite DSFIDレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

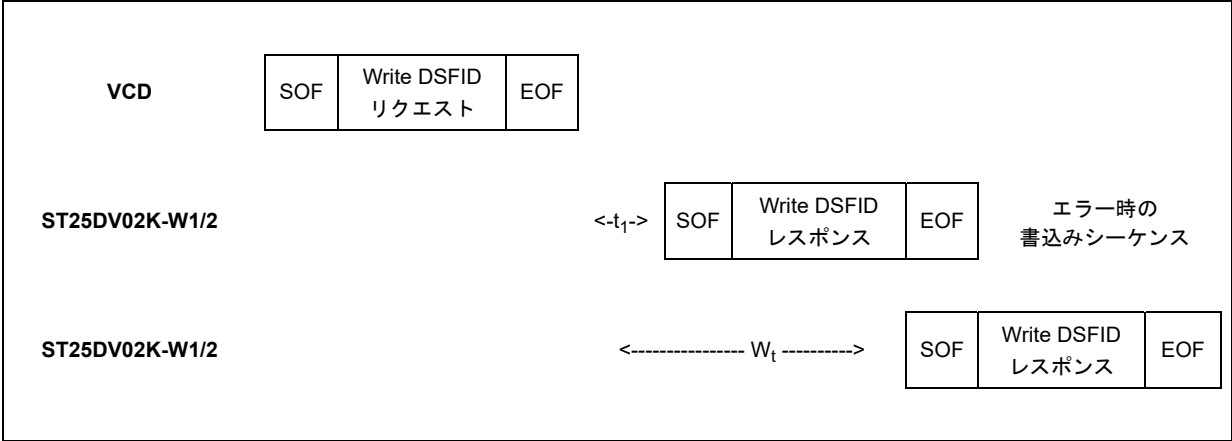
表 67. Error\_flagがセットされている場合のWrite DSFIDレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 12h: 指定されたブロックはすでにロックされており、内容を変更できません。
  - 13h: 指定されたブロックは正しくプログラムされていません。

図 24. VCDとST25DV02K-W1/2の間のWrite DSFIDフレーム交換



6.4.12 Lock DSFID

Lock DSFIDリクエストを受信すると、ST25DV02K-W1/2は永久にDSFID値をロックします。Option\_flagがセットされている場合、応答にEOFを待ちます。Inventory\_flagは0にセットされる必要があります。RF書き込みサイクル $W_t$ の間は、(100%であれ10%であれ) 変調されていてはなりません。変調されていると、ST25DV02K-W1/2がメモリのDSFID値を正しくロックできないことがあります。

表 68. Lock DSFIDリクエストフォーマット

リクエスト SOF	Request_flags	Lock DSFID	UID <sup>(1)</sup>	CRC16	リクエスト EOF
-	8ビット	2Ah	64ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)

表 69. Error\_flagがセットされていない場合のLock DSFIDレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

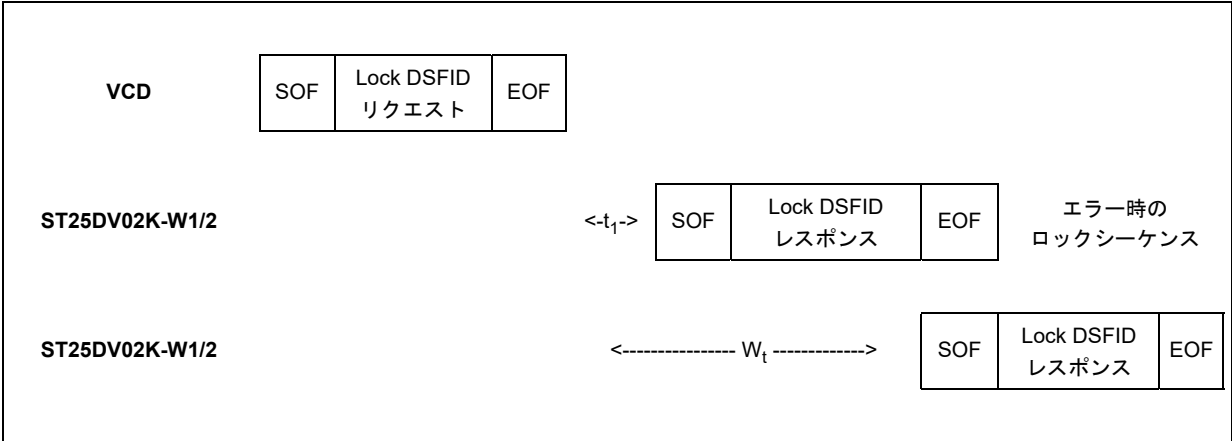
表 70. Error\_flagがセットされている場合のLock DSFIDレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 11h: 指定されたブロックはすでにロックされているため、再ロックできません。
  - 14h: 指定されたブロックは正しくロックされていません。

図 25. VCDとST25DV02K-W1/2の間のLock DSFIDフレーム交換



## 6.4.13 Get System Info

Get System Infoコマンドを受信すると、ST25DV02K-W1/2はレスポンスの中でその情報データを返送します。Option\_flagはサポートされていません。Get System Infoは、アドレスモードでも非アドレスモードでも発行可能です。Inventory\_flagは0にセットされる必要があります。

表 71. Get System Info リクエストフォーマット

リクエスト SOF	Request_flags	Get System Info	UID <sup>(1)</sup>	CRC16	リクエスト EOF
-	8ビット	2Bh	64ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)

表 72. Error\_flagがセットされていない場合のGet System Info レスポンスフォーマット

レスポンス SOF	Response flags	情報フラグ	UID	DSFID	AFI	メモリサイズ	IC リファレンス	CRC16	レスポンス EOF
-	00h	0Fh	64ビット	8ビット	8ビット	033Fh	8ビット	16ビット	-

レスポンスパラメータ:

- 0Fhにセットされた情報フラグDSFID、AFI、ICリファレンスのフィールドが存在します。
- 64ビットUIDコード
- DSFID値
- AFI値
- 16ビットのメモリサイズ:
  - 8-MSB = バイト数によるブロックサイズ
  - 8-LSB = ブロック数によるユーザデータサイズ
- ST25DV02K-W1/2 ICリファレンス: 8ビットが有意

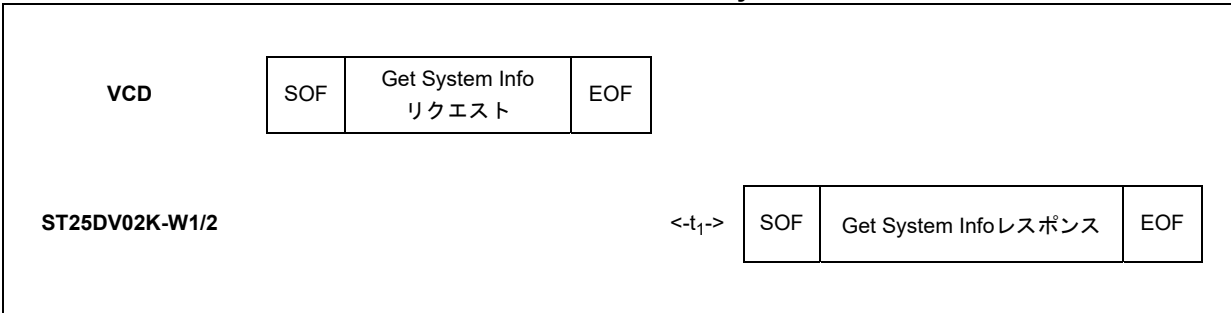
表 73. Error\_flagがセットされている場合のGet System Infoレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	01h	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: オプションがサポートされていません。
  - 0Fh: 情報のないエラー

図 26. VCDとST25DV02K-W1/2の間のGet System Infoフレーム交換



## 6.4.14 Get Multiple Block Security Status

Get Multiple Block Security Statusコマンドを受信すると、ST25DV02K-W1/2は各アドレスブロックに対してそのセキュリティ状態（ブロックに書き込み可能な場合は0、書き込みに対してロックされている場合は1）を返送します。ブロックセキュリティ状態は、領域セキュリティ状態（およびロックブロック状態）によって定義されます。ブロックにはリクエストの中で00hから最大メモリブロック数までの番号が付与され、その値はフィールドの中で1がマイナスされます。たとえば、「ブロック数」フィールドリクエストの値が「06」であると、7ブロックのセキュリティ状態が返されます。このコマンドは、ブロック数が複数の領域に重なってもエラーを返しません。

ブロック数は1バイトにコード化されます。Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

表 74. Get Multiple Block Security Status リクエストフォーマット

リクエスト SOF	Request_ flags	Get Multiple Block Security Status	UID <sup>(1)</sup>	最初の ブロック番号	ブロック数	CRC16	リクエスト EOF
-	8ビット	2Ch	64ビット	8ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- 最初のブロック番号
- ブロック数

表 75. Error\_flagがセットされていない場合のGet Multiple Block Security Status レスポンスフォーマット

レスポンス SOF	Response_flags	ブロックセキュリティ状態	CRC16	レスポンス EOF
-	8ビット	8ビット <sup>(1)</sup>	16ビット	-

1. 必要に応じて繰り返し

レスポンスパラメータ:

- ブロックセキュリティ状態

表 76. ブロックセキュリティ状態

b <sub>7</sub>	b <sub>6</sub>	b <sub>5</sub>	b <sub>4</sub>	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
将来の使用のために予約済み。 すべて 0						0 : 現在ロックされていないブロック 1 : 現在ロックされているブロック	

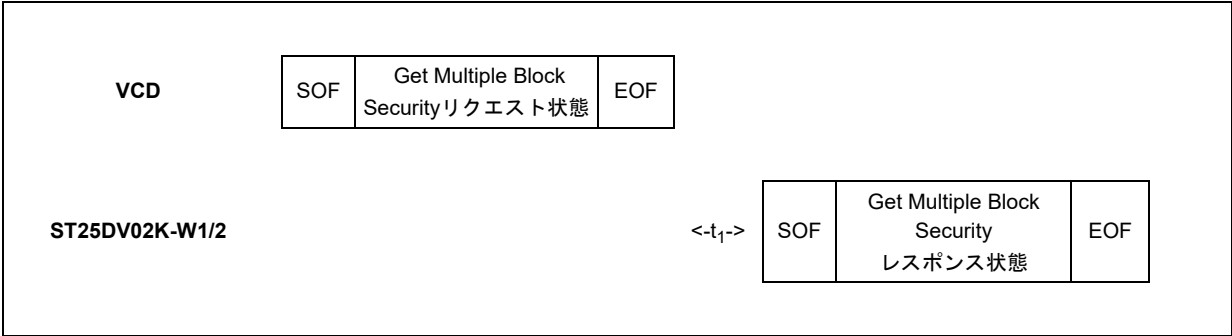
表 77. Error\_flagがセットされている場合のGet Multiple Block Security Status レスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 03h: オプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 10h: 指定されたブロックは有効ではありません。

図 27. VCDとST25DV02K-W1/2の間のGet Multiple Block Security Statusフレーム交換



## 6.4.15 Read Configuration

Read Configurationコマンドを受信すると、ST25DV02K-W1/2はポインタアドレスのスタティックシステム設定レジスタを読み取り、レスポンスの中でその8ビット値を返送します。

Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

表 78. Read Configuration リクエストフォーマット

リクエスト SOF	Request_flags	Read Configuration	IC Mfgコード	UID <sup>(1)</sup>	ポインタ	CRC16	リクエスト EOF
-	8ビット	A0h	02h	64ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

注： レジスタアドレスについては、表 4：システム設定メモリマップを参照してください。

リクエストパラメータ:

- システム設定レジスタポインタ
- UID (オプション)

表 79. Error\_flagがセットされていない場合のRead Configuration レスポンスフォーマット

レスポンスSOF	Response_flags	レジスタ値	CRC16	レスポンスEOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- 1バイトのデータ:システム設定レジスタ

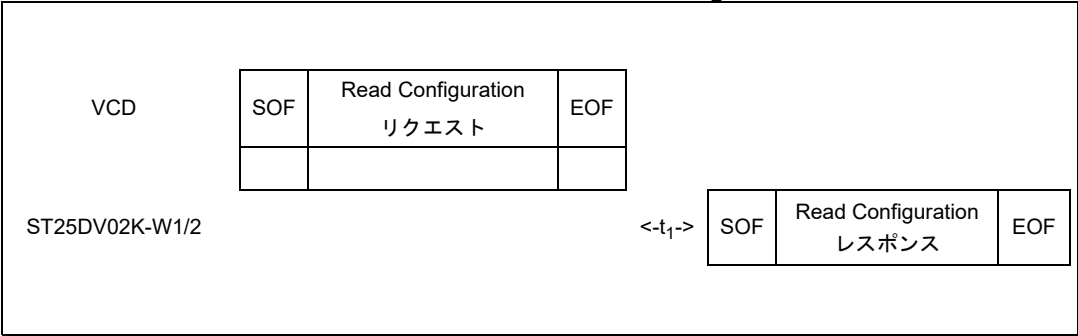
表 80. Error\_flagがセットされている場合のRead Configuration レスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード
  - 02h: コマンドが認識されません。
  - 03h: オプションがサポートされていません。
  - 10h: ブロックは有効ではありません。
  - 0Fh: 情報のないエラー

図 28. VCDとST25DV02K-W1/2の間のRead Configurationフレーム交換



## 6.4.16 Write Configuration

Write Configuration コマンドは、システム設定レジスタに書き込むために使用されます。Write Configuration は、設定セキュリティセッションをオープンするために、設定パスワード (03h) の有効な提示を先に行う必要があります。

Write Configuration コマンドを受信すると、ST25DV02K-W1/2 はポインタアドレスが指すシステム設定レジスタにリクエストに含まれていたデータを書き込み、書き込み操作が成功したか否かをレスポンスの中で報告します。

Option\_flag がセットされている場合、応答に EOF を待ちます。Inventory\_flag はサポートされていません。

RF 書き込みサイクル  $W_t$  の間は、(100% であれ 10% であれ) 変調されてはなりません。変調されていると、ST25DV02K-W1/2 が設定バイトの中にデータを正しくプログラムできないことがあります。

表 81. Write Configuration リクエストフォーマット

リクエスト SOF	Request_ flags	Write Configuration	IC Mfgコード	UID <sup>(1)</sup>	ポインタ	レジスタ値 <sup>(2)</sup>	CRC16	リクエスト EOF
-	8ビット	A1h	02h	64ビット	8ビット	8ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。
2. レジスタ値を更新する前に、前のセクションで各ビットの意味を確認してください。

リクエストパラメータ:

- リクエストフラグ
- レジスタポインタ
- レジスタ値
- UID (オプション)



表 82. Error\_flagがセットされていない場合のWrite Configurationレスポンスフォーマット

レスポンスSOF	Response_flags	CRC16	レスポンスEOF
-	8ビット	16ビット	-

注： レジスタアドレスについては、表 4：システム設定メモリマップを参照してください。

レスポンスパラメータ：

- パラメータはありません。レスポンスは書き込みサイクルの後に返送されます。

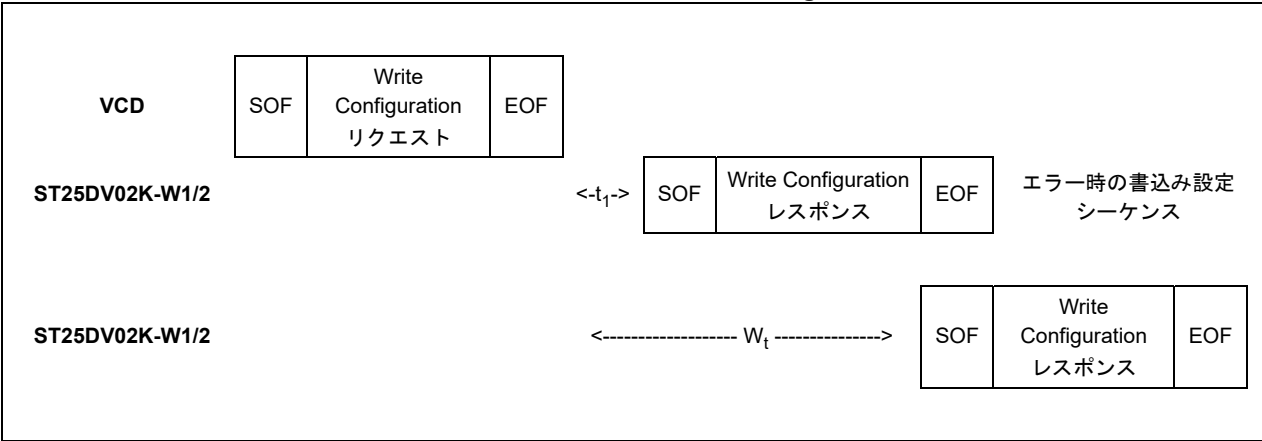
表 83. Error\_flagがセットされている場合のWrite Configurationレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ：

- Error\_flagがセットされているときのエラーコード：
  - 02h: コマンドが認識されません。
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 情報のないエラー
  - 10h: ブロックは有効ではありません。
  - 12h: ブロックはすでにロックされており、内容を変更できません。
  - 13h: 指定されたブロックは正しくプログラムされていません。

図 29. VCDとST25DV02K-W1/2の間のWrite Configurationフレーム交換



## 6.4.17 Write Password

Write Passwordコマンドを受信すると、ST25DV02K-W1/2はリクエストに含まれていたデータを使ってパスワードを書き込み、この操作が成功したかレスポンスの中で報告します。パスワード値を修正可能なのは、(同じパスワード番号の)有効なPresent Passwordコマンドを発行した後に限られます。Option\_flagがセットされている場合、応答にEOFを待ちます。パスワード・マネージメントの詳細については、[セクション 5.2：データ保護](#)を参照してください。Inventory\_flagは0にセットされる必要があります。

書き込みが成功すると、選択されたパスワードの新しい値が自動的に有効となります。

Write\_Passwordコマンドは、常に32ビット長パスワードに対して適用されます。Area1とArea2が統合されている場合、対応するパスワードは64ビット長となります。その場合には、等価な64ビット長パスワードを更新するために、独立した2回のWrite\_Passwordコマンドが必要となります。このような更新は、どの順番でも実行できます。加えて、2x32ビット長のパスワードの片方だけを変更して、もう一方は前の値のままとすることができます。

- 注1: RF書き込みサイクル時間Wtの間は、(100%であれ10%であれ)変調されてはなりません。変調されていると、ST25DV02K-W1/2がメモリの中にデータを正しくプログラムできないことがあります。
- 注2: Write\_Password コマンドの間はアンチ・ティアリングの仕組みはありません。この理由により、Write\_Passwordコマンドの間を通じて、RFフィールドは安定であり、V<sub>CC</sub>の状態（オンであってもオフであっても）は一定である必要があります。このような状態が確保されないと、コマンドが正常に完了しないおそれがあり、パスワードの内容が失われたり破壊されたりして、リカバリできなくなるおそれがあります。
- 注3: システム堅牢性を向上するため、Write\_Password コマンドはアドレスモードか選択モードで使用することを推奨します。これによって、関係するタグ/UIDにのみパスワード変更が適用されることが保証されます。

表 84. Write Password リクエストフォーマット

リクエスト SOF	Request_ flags	Write password	IC Mfg コード	UID <sup>(1)</sup>	パスワード 番号	データ	CRC16	リクエスト EOF
-	8ビット	B1h	02h	64ビット	8ビット	32ビット	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- パスワード番号:
  - 00h = PWD\_PWM
  - 01h = PWD\_AREA1
  - 02h = PWD\_AREA2
  - 03h = PWD\_CFG
  - それ以外 = エラー
- データ

表 85. Error\_flagがセットされていない場合のWrite Passwordレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンス EOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。

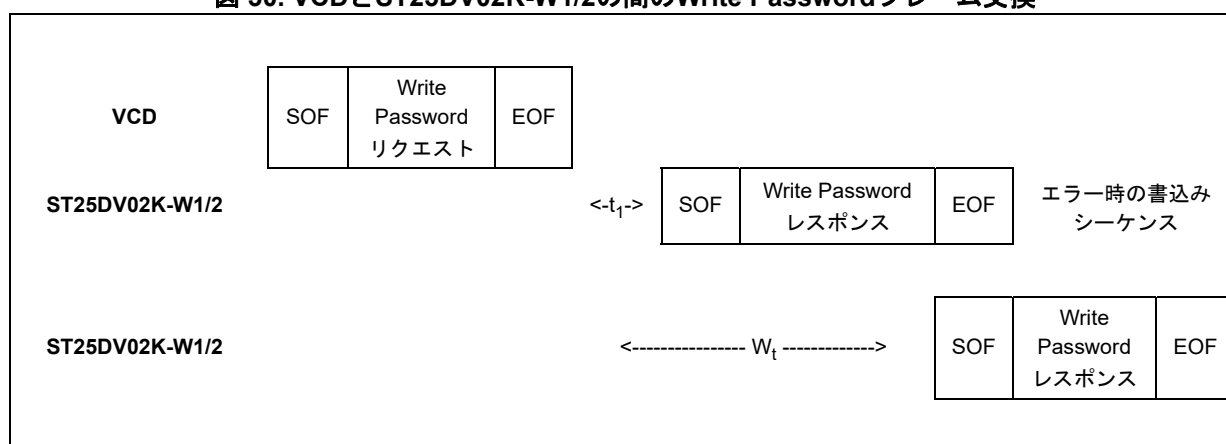
表 86. Error\_flagがセットされている場合のWrite Passwordレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 02h: コマンドが認識されません。
  - 03h: コマンドオプションがサポートされていません。
  - 10h: パスワード番号が不正です。
  - 12h: 権利が与えられず、前回のPresent\_Passwordコマンドは成功ではありませんでした。
  - 13h: 指定されたブロックは正しくプログラムされていません。

図 30. VCDとST25DV02K-W1/2の間のWrite Passwordフレーム交換



## 6.4.18 Present Password

Present Passwordコマンドを受信すると、ST25DV02K-W1/2はリクエストされたパスワードとリクエストに含まれていたデータを比較し、この操作が成功しているかレスポンスの中で報告します。パスワード・マネージメントの詳細については、[セクション 5.2: データ保護](#)を参照してください。コマンドが成功すると、[セクション 5.2: データ保護](#)に記載されているように、そのパスワードに対応するセキュリティセッションがオープンします。Option\_flagはサポートされていません。Inventory\_flagは0にセットされる必要があります。

表 87. Present Passwordリクエストフォーマット

リクエスト SOF	Request_flags	Present Password	IC Mfg コード	UID <sup>(1)</sup>	パスワード 番号	パスワード	CRC16	リクエスト EOF
-	8ビット	B3h	02h	64ビット	8ビット	32ビットまたは 64ビット <sup>(2)</sup>	16ビット	-

1. 灰色はそのフィールドがオプションであることを意味します。
2. 64ビット長のパスワードは、AREA1とAREA2が単一のAREAに統合された場合に限られます。

リクエストパラメータ:

- リクエストフラグ
- UID (オプション)
- パスワード番号:
  - 00h: PWD\_PWM --> 32ビット長パスワード
  - 01h: PWD\_AREA1 --> 32ビット長パスワード
  - 01h: PWD\_64 --> 64ビット長パスワード (AREA1とAREA2が統合されている場合)
  - 02h: PWD\_AREA2 --> 32ビット長パスワード
  - 03h: PWD\_CFG --> 32ビット長パスワード
  - その他: エラー
- パスワード

表 88. Error\_flagがセットされていない場合のPresent Passwordレスポンスフォーマット

レスポンス SOF	Response_flags	CRC16	レスポンスEOF
-	8ビット	16ビット	-

レスポンスパラメータ:

- パラメータはありません。レスポンスは書き込みサイクルの後に返送されます。

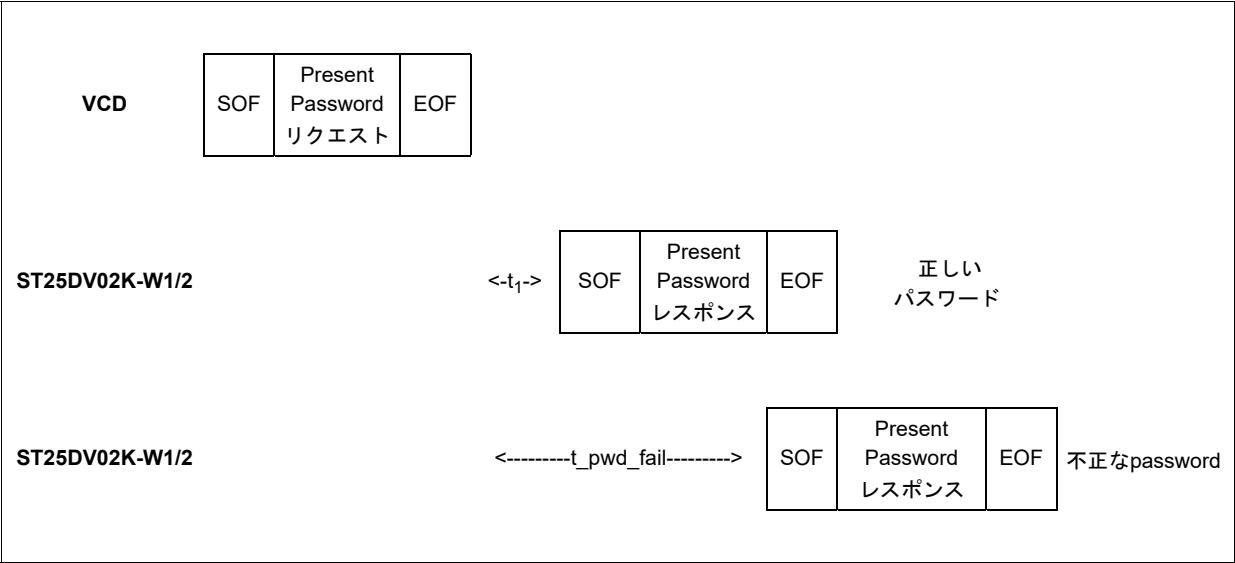
表 89. Error\_flagがセットされている場合のPresent Passwordレスポンスフォーマット

レスポンス SOF	Response_flags	エラーコード	CRC16	レスポンス EOF
-	8ビット	8ビット	16ビット	-

レスポンスパラメータ:

- Error\_flagがセットされているときのエラーコード:
  - 02h: コマンドが認識されません。
  - 03h: コマンドオプションがサポートされていません。
  - 0Fh: 提示されたパスワードが不正です。
  - 10h: パスワード番号が不正です。

図 31. VCDとST25DV02K-W1/2の間のPresent Passwordフレーム交換



7 固有識別子 (UID)

ST25DV02K-W1/2は、64ビットの固有識別子 (UID) によって一意に識別されます。このUIDは、ISO/IEC 15963とISO/IEC 7816-6に適合しています。UIDは読取り専用コードであり、以下のビットから構成されます。

- 値がE0hの8ビット
- ICメーカーコード「ST 02h」の8ビット (ISO/IEC 7816-6/AM1)
- 固有なシリアル番号の48ビット

表 90. UID format

MSB				LSB			
63	56	55	48	47	40	40	0
0xE0		0x02		ST製品コード <sup>(1)</sup>		固有シリアル番号	

1. ST製品コードの値の定義は表 25 : UIDを参照してください。

アンチコリジョンループの間と、VCDとST25DV02K-W1/2の間の1対1交換のために、UIDを用いて、ST25DV02K-W1/2それぞれを一意かつ個別にアドレス指定可能です。

## 8 デバイスパラメータ

### 8.1 最大定格

**表 91：絶対最大定格**に記載された定格値を超えるストレスをデバイスにかけると、デバイスが永久破壊されるおそれがあります。これらは単なるストレス定格値であり、これらの条件、もしくは、この仕様書の動作セクションに記載されているものをを超えるその他の条件におけるデバイスの動作を示すものではありません。絶対最大定格条件に長時間さらされると、デバイスの信頼性に影響するおそれがあります。STマイクロエレクトロニクスのSUREプログラムとその他の適切な品質文書も参照してください。

**表 91. 絶対最大定格**

記号	パラメータ		最小値	最大値	単位
$T_A$	雰囲気動作温度	レンジ6	- 40	85	°C
		レンジ8	- 40	105	
$T_{STG}$	保管温度	SO8N、TSSOP8	-65	150	°C
$T_{LEAD}$	はんだ付け時のリード温度		(1)		°C
$V_{MAX\_1}^{(2)}$	AC0とAC1の間のRF入力電圧のピーク・ツー・ピーク振幅値 ( $V_{SS}$ ピンはフローティング状態)	$V_{AC0} - V_{AC1}$	-	11	V
$V_{MAX\_2}^{(2)}$	AC0と $V_{SS}$ の間またはAC1と $V_{SS}$ の間のAC電圧	$V_{AC0} - V_{SS}$ または $V_{AC1} - V_{SS}$	-0.5	5.5	V
$V_{ESD}$	静電気放電電圧 (人体モデル) <sup>(3)</sup>	全ピン	-	1.5	kV
$V_{CC}$	電源電圧範囲		-0.5	6.0	V
$V_{PWM}$	PWM出力範囲		-0.5	6.0	V

1. JEDEC規格J-STD-020D (小型Sn-PbまたはPbアセンブリ用)、ST ECOPACK® 7191395仕様、有害物質規制 (RoHS) に関する欧州指令 2002/95/EUに適合している。

2. 特性決定に基づくものであり、生産時に試験は行っていない。

3. ANSI/ESDA/JEDEC JS-001-2012, C = 100 pF, R = 1500  $\Omega$ , R2 = 500  $\Omega$

## 8.2 RF電氣的パラメータ

このセクションに、RFモードにあるデバイスの動作条件と測定条件、ならびにDC特性とAC特性の概要を示します。

以下のDC特性表とAC特性表の中のパラメータは、関連する表にまとめられた測定条件のもとで実施された試験によって取得されたものです。設計者は、引用されたパラメータに依拠する際には、回路の動作条件が測定条件と一致していることを確認してください。

表 92. RF特性<sup>(1)(2)(3)</sup>

記号	パラメータ	条件	最小値	標準値	最大値	単位
$f_{CC}$	外部RF信号周波数	-	13.553	13.56	13.567	MHz
$f_{SH}$	サブキャリア周波数 (高)	$f_{CC}/32$	-	423.75	-	kHz
$f_{SL}$	サブキャリア周波数 (低)	$f_{CC}/28$	-	484.28	-	kHz
$MI_{CARRIER}$	10%キャリア変調指数 <sup>(4)</sup>	$150 \text{ mA/m} < H < 5 \text{ A/m}$	10	-	30	%
	100%キャリア変調指数 <sup>(5)</sup>		95	-	100	
$t_{Boot\_RF}$	RFブート時間 (キャリア生成から最初のデータまでの最短時間)	$V_{CC}$ OFF、 $H_{FIELD}$ MINから	-	-	1	ms
$t_{RF\_OFF}$	RF OFF時間	チップリセット	2	-	-	ms
$t_1$	ST25DV02K-W1/2が応答するまでの時間	-	318.6	320.9	323.3	$\mu\text{s}$
$t_2$	コマンド間時間	-	309	311.5	314	$\mu\text{s}$
$t_3$	無応答の場合の新規EOF前の時間	-	323.3	-	-	$\mu\text{s}$
$W_t^{(6)}$	書き込み操作の時間 (ブロック/バイト/ビット)	1ブロック	-	5.152	-	ms
$t_{PWD\_FAIL}^{(6)}$	不正パスワードの場合の待ち時間	-	5.12	-	-	ms
$C_{TUN}^{(5)(7)}$	入力キャパシタンス	SO8N、 $f = 13.56 \text{ MHz}$	26.5	28.5	30.5	pF
$V_{BACK}$	ISO後方散乱最小電圧	-	10	-	-	mV
$T_{A-RF}$	RF雰囲気動作温度	-	-40	-	85	$^{\circ}\text{C}$
$V_{MIN\_1}^{(4)}$	$(V_{AC0}-V_{AC1})_{Peak} = AC0$ と $AC1$ 間のRF入力電圧 $V_{SS}$ ピンはフローティングのまま	書き込みコマンド、 $V_{CC}$ OFF	-	2.8	-	$V_{PEAK}$
$V_{MIN\_2}^{(4)}$	$AC0$ と $V_{SS}$ の間または $AC1$ と $V_{SS}$ の間のAC電圧	書き込みコマンド、 $V_{CC}$ OFF	-	2.6	-	$V_{PEAK}$
$P_{MIN}^{(4)(8)}$	最小RF入力パワー	書き込みコマンド、 $V_{CC}$ OFF	-	120	-	$\mu\text{W}$
$t_{RET}$	保管時間	-	40	-	-	年
サイクル	書き込みサイクル耐久性	$T_A \leq 85^{\circ}\text{C}$	100,000	-	-	サイクル

- $T_A = -40 \sim 85^{\circ}\text{C}$ . 特性決定のみ。
- すべてのタイミング特性決定は、下記特性のリファレンスアンテナを使用して実施された。  
ISOアンテナ クラス1  
同調周波数 = 13.7 MHz
- PWMオフで測定
- 作業台で特性決定
- 室温のみで特性決定、PORレベルのウェハー上
- VCDリクエストEOFから $V_{ICC}$ レスポンスSOFまでに適用



7. リファレンスアンテナの設計用産業用テスター限度値との相関から最大値と最小値を推測
8.  $V_{SS}$ 基準

### 8.3 PWM電氣的パラメータ

このセクションに、PWM出力に関するデバイスの動作条件と測定条件、ならびにDC特性とAC特性の概要を示します。

以下のDC特性表とAC特性表の中のパラメータは、関連する表にまとめられた測定条件のもとで実施された試験によって取得されたものです。設計者は、引用されたパラメータに依拠する際には、回路の動作条件が測定条件と一致していることを確認してください。

表 93. PWM特性<sup>(1) (2)</sup>

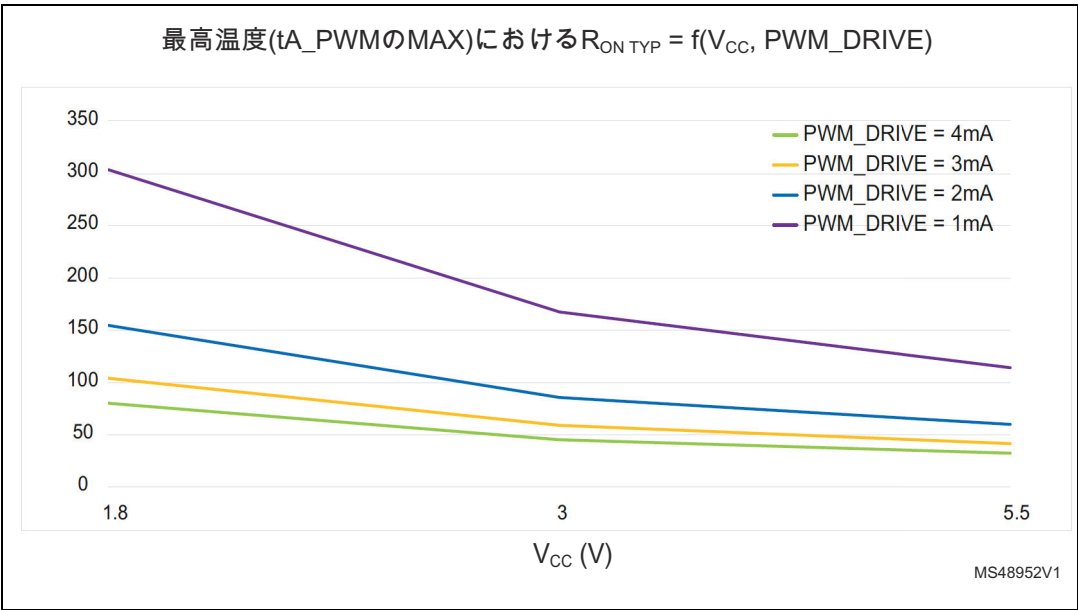
記号	パラメータ	条件		最小値	標準値	最大値	単位
V <sub>CC</sub>	PWM電源範囲			1.8	-	5.5	V
f <sub>PWM</sub>	PWM出力周波数			488.3	-	31250	Hz
t <sub>A_PWM</sub>	PWM雰囲気動作温度	レンジ6		-40	-	85	°C
		レンジ8		-40	-	105	
V <sub>OL</sub>	出力低電圧レベル	V <sub>CC</sub> = [1.8 ~ 5.5 V] I <sub>O</sub> ≤ I <sub>DRIVE</sub>		-	-	0.4	V
V <sub>OH</sub>	出力高電圧レベル	V <sub>CC</sub> = [1.8 ~ 5.5 V] I <sub>O</sub> ≤ I <sub>DRIVE</sub>		V <sub>CC</sub> - 0.4	-	-	
R <sub>ON</sub> <sup>(3)</sup>	出力インピーダンス	PWM_CFG/PWMx_DRIVE = 00b		-	-	100	Ω
		PWM_CFG/PWMx_DRIVE = 01b		-	-	130	
		PWM_CFG/PWMx_DRIVE = 10b		-	-	200	
		PWM_CFG/PWMx_DRIVE = 11b		-	-	400	
		PWMxがディセーブルの場合		HiZ	-	-	
I <sub>CC</sub>	動作電源電流 <sup>(4)</sup>	PWMイネーブルなし	V <sub>CC</sub> = 5.5 V	-	-	260	uA
			V <sub>CC</sub> = 3.0 V	-	-	210	
			V <sub>CC</sub> = 1.8 V	-	-	180	
		1x PWMをイネーブル	V <sub>CC</sub> = 5.5 V	-	-	360	
			V <sub>CC</sub> = 3.0 V	-	-	310	
			V <sub>CC</sub> = 1.8 V	-	-	250	
		2x PWMをイネーブル <sup>(5)</sup>	V <sub>CC</sub> = 5.5 V	-	-	380	
			V <sub>CC</sub> = 3.0 V	-	-	330	
			V <sub>CC</sub> = 1.8 V	-	-	270	
t <sub>BOOT_PWM</sub>	PWMブート時間	50% V <sub>CC</sub> 立ち上がりエッジから90% PWM初回パルス立ち上がりエッジまで		-	-	3	ms
t <sub>PWM_UPD</sub>	RFからのPWM出力更新時間	有効RFコマンドが対象 EOF RXから新規設定の初回PWM立ち上がりエッジまで		-	-	3	ms

表 93. PWM特性<sup>(1) (2)</sup>

記号	パラメータ	条件	最小値	標準値	最大値	単位
$t_{\text{PWM\_CFG}}$	RFからのPWM設定更新時間	有効RFコマンドが対象 EOF RXから新規設定のレディまで	-	-	3	ms
$\text{PWM}_{\text{RES}}$	PWM分解能 (LSB時間)	プロセス全体、RFフィールドオンでの $V_{\text{CC}}$ と温度の変動	56.25	62.5	68.75	ns
$f_{\text{ACCURACY}}$	PWM周波数精度	プロセス全体、RFフィールドオンでの $V_{\text{CC}}$ と温度の変動	-	-	$\pm 10$	%
$\alpha_{\text{ACCURACY}}^{(2)}$	デューティサイクル精度	$\alpha = 5\%$ , $V_{\text{CC}} = 5\text{V5}$ , $f_{\text{PWM}} = 31.25\text{kHz}$ , $C_L \leq 150\text{ pF}$ , RFフィールドオン	-	-	1	%
Low_Freq	PWM共存モードの閾値周波数		-	-	1	kHz

1. 温度レンジ6で測定
2. ST25DV02K-W1に適用（ST25DV02K-W2の値は近日公開）
3.  $V_{\text{CC}}$ 全体のRON TYP変動とPWM\_CFG/PWMx\_DRIVE設定については図 32参照
4. 出力段の消費電力なし、温度範囲全体、RFフィールドオフ
5. ST25DV02K-W2に適用

図 32.  $V_{\text{CC}}$ およびPWM\_CFG/PWMx\_DRIVEによる最高温度におけるRON標準値の変動

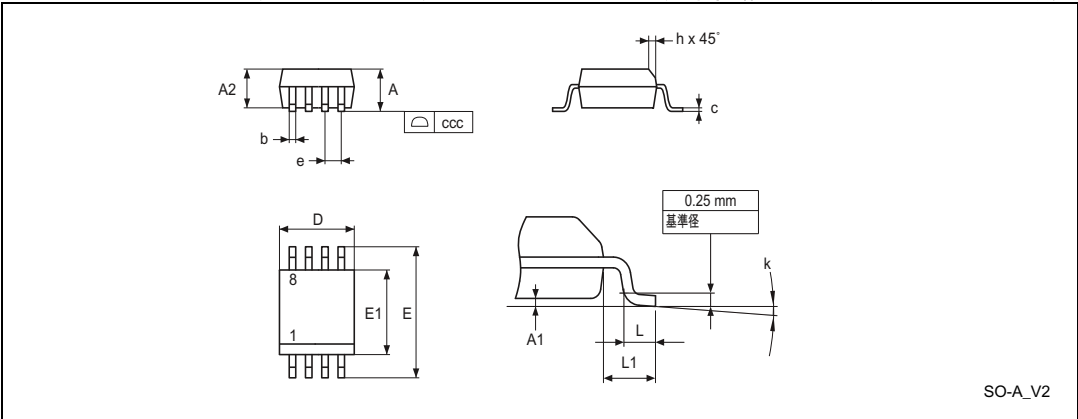


9 パッケージ情報

環境要求事項を満たすため、STでは、環境適合性のレベルに応じたさまざまなグレードのECOPACK®パッケージで、これらのデバイスをお届けしています。ECOPACK®の仕様およびグレードの定義、製品状況は、[www.st.com](http://www.st.com)に掲載されています。ECOPACK®はSTの商標です。

9.1 SO8Nパッケージ情報

図 33. SO8N – 8ピン、4.9 x 6 mm、プラスチックSOP、本体幅150ミル、パッケージ概要



1. 図面は一定縮尺ではない。

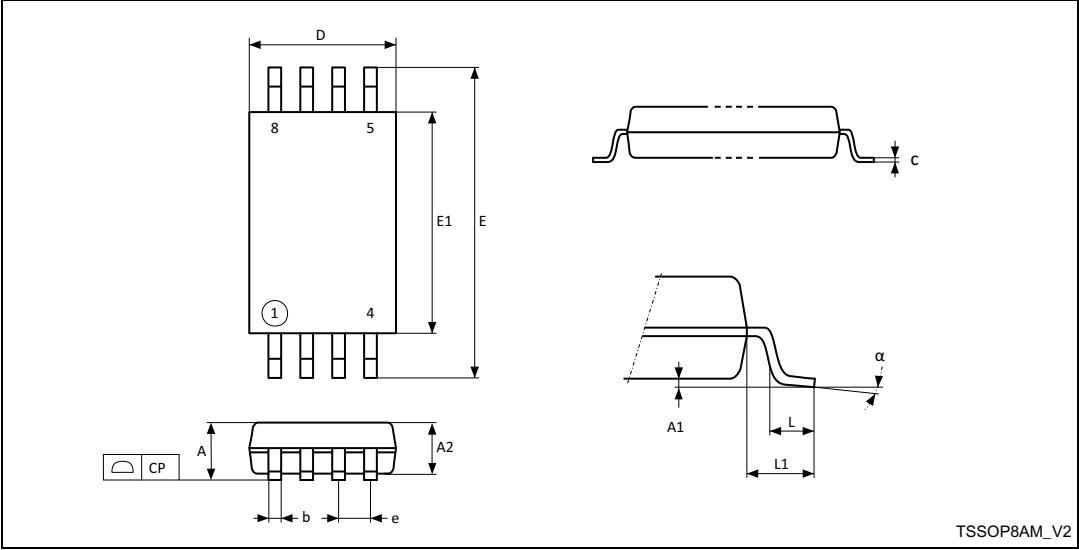
表 94. SO8N – 8ピン、4.9 x 6 mm、プラスチックSOP、本体幅150ミル、パッケージ機械的データ

記号	ミリメートル			インチ <sup>(1)</sup>		
	最小値	標準値	最大値	最小値	標準値	最大値
A	-	-	1.750	-	-	0.0689
A1	0.100	-	0.250	0.0039	-	0.0098
A2	1.250	-	-	0.0492	-	-
b	0.280	-	0.480	0.0110	-	0.0189
c	0.170	-	0.230	0.0067	-	0.0091
D	4.800	4.900	5.000	0.1890	0.1929	0.1969
E	5.800	6.000	6.200	0.2283	0.2362	0.2441
E1	3.800	3.900	4.000	0.1496	0.1535	0.1575
e	-	1.270	-	-	0.0500	-
h	0.250	-	0.500	0.0098	-	0.0197
k	0°	-	8°	0°	-	8°
L	0.400	-	1.270	0.0157	-	0.0500
L1	-	1.040	-	-	0.0409	-
ccc	-	-	0.100	-	-	0.0039

1. インチでの値はミリメートルからの換算値であり、小数第4位に切り上げられている。

9.2 TSSOP8パッケージ情報

図 34.TSSOP8 – 8ピンThin Shrink SOP、3 x 6.4 mm、0.65 mmピッチ、パッケージ概要



1. 図面は一定縮尺ではない。

表 95. TSSOP8 – 8ピンThin Shrink SOP、3 x 6.4 mm、0.65 mmピッチ、パッケージ機械的データ

記号	ミリメートル			インチ <sup>(1)</sup>		
	最小値	標準値	最大値	最小値	標準値	最大値
A	-	-	1.200	-	-	0.0472
A1	0.050	-	0.150	0.0020	-	0.0059
A2	0.800	1.000	1.050	0.0315	0.0394	0.0413
b	0.190	-	0.300	0.0075	-	0.0118
c	0.090	-	0.200	0.0035	-	0.0079
CP	-	-	0.100	-	-	0.0039
D	2.900	3.000	3.100	0.1142	0.1181	0.1220
e	-	0.650	-	-	0.0256	-
E	6.200	6.400	6.600	0.2441	0.2520	0.2598
E1	4.300	4.400	4.500	0.1693	0.1732	0.1772
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
α	0°	-	8°	0°	-	8°

1. インチでの値はミリメートルからの換算値であり、小数第4位に切り上げられている。

10 発注情報

表 96. 発注情報の仕組み

例：	ST25DV	02K	-W1		R	8	S	3
デバイスタイプ								
ST25DV = ISO 15693 と NFC Type 5 に基づく NFC/RFID タグ								
メモリサイズ								
02K = 02Kbits								
特徴								
W1 = 1x PWM出力 W2 = 2x PWM出力								
動作電圧								
R = V <sub>CC</sub> 1.8 ~ 5.5 V								
デバイスグレード								
8 = 産業用: RFに対して-40 ~ 85°C、PWMに対して-40 ~ +105°Cの標準試験フローでデバイス試験済み								
パッケージ								
S = SO8N T = TSSOP8								
キャパシタンス								
3 = 28.5 pF								

注 : 「ES」もしくは「E」とマーキングされているか、エンジニアリングサンプル通知文書が付属している部品は未認定品であり、量産での使用への承認は取れていません。STは、このような使用に起因するいかなる結果にも責任を負いません。いかなる場合も、これらのエンジニアリングサンプルを量産で使用した顧客に対する責任をSTは負いません。これらのエンジニアリングサンプルを使用して認定取得を行う前に、STの品質部門にご相談ください。

## 11 改版履歴

表 97. 文書改版履歴

日付	版	変更内容
2017 年 12 月 14 日	1	初版発行
2018 年 6 月 12 日	2	更新 : <ul style="list-style-type: none"> <li>– 特徴</li> <li>– セクション 2.1 : パルス幅変調出力 (PWM1)</li> <li>– セクション 2.2 : パルス幅変調出力 (PWM2)</li> <li>– 図 10 : PWM応答</li> <li>– セクション 5.2.2 : パスワードとセキュリティセッション</li> <li>– セクション 6.4.17 : Write Password</li> <li>– 表 91 : 絶対最大定格</li> <li>– 表 92 : RF特性</li> <li>– 表 93 : PWM特性</li> <li>– 表 96 : 発注情報の仕組み</li> </ul>
2018 年 6 月 25 日	3	更新 : <ul style="list-style-type: none"> <li>– セクション 3.3 : RFとPWMブートの優先度</li> <li>– 表 91 : 絶対最大定格</li> </ul>
2018 年 7 月 10 日	4	文書の適用範囲をST社内限定から公開に変更

表 98. 日本語版文書改版履歴

日付	版	変更内容
2018 年 8 月	1	日本語版 初版発行

### 重要なお知らせ（よくお読み下さい）

STMicroelectronics NV およびその子会社（以下、ST）は、ST製品及び本書の内容をいつでも予告なく変更、修正、改善、改定及び改良する権利を留保します。購入される方は、発注前にST製品に関する最新の関連情報を必ず入手してください。ST製品は、注文請書発行時点で有効なSTの販売条件に従って販売されます。

ST製品の選択並びに使用については購入される方が全ての責任を負うものとします。購入される方の製品上の操作や設計に関してSTは一切の責任を負いません。

明示又は黙示を問わず、STは本書においていかなる知的財産権の実施権も許諾致しません。

本書で説明されている情報とは異なる条件でST製品が再販された場合、その製品についてSTが与えたいかなる保証も無効となります。

STおよびSTロゴはSTMicroelectronicsの商標です。その他の製品またはサービスの名称は、それぞれの所有者に帰属します。

本書の情報は本書の以前のバージョンで提供された全ての情報に優先し、これに代わるものです。

この資料は、STMicroelectronics NV並びにその子会社(以下ST)が英文で記述した資料（以下、「正規英語版資料」）を、皆様のご理解の一助として頂くためにSTマイクロエレクトロニクス㈱が英文から和文へ翻訳して作成したものです。この資料は現行の正規英語版資料の近時の更新に対応していない場合があります。この資料は、あくまでも正規英語版資料をご理解頂くための補助的参考資料のみにご利用下さい。この資料で説明される製品のご検討及びご採用にあたりましては、必ず最新の正規英語版資料を事前にご確認下さい。ST及びSTマイクロエレクトロニクス㈱は、現行の正規英語版資料の更新により製品に関する最新の情報を提供しているにも関わらず、当該英語版資料に対応した更新がなされていないこの資料の情報に基づいて発生した問題や障害などにつきましては如何なる責任も負いません。

© 2018 STMicroelectronics - All rights reserved